

DISEÑO DE CI's ANALOGICOS CMOS PARA LA INGENIERIA ELECTRONICA

N.Barniol*, F.Serra-Graells#, J.Carrabina#

*Dept. Ingeniería Electrónica, #Dept. Informática. Edifici Cn.

Universitat Autònoma de Barcelona. 08193-Bellaterra.

*Tef.: (93) 581 13 61; Fax: (93) 581 13 50; e-mail: IFEL1@cc.uab.es

RESUMEN.- En este trabajo presentamos los contenidos de dos semestres académicos pertenecientes a la carrera de Ingeniería Electrónica de la Universidad Autònoma de Barcelona, en los que se pretende capacitar al alumno para el diseño tanto "full-custom" como "semi-custom" de circuitos analógicos CMOS. Durante el primer semestre, el alumno debe ser capaz de diseñar "full-custom" un amplificador operacional que cumpla unas ciertas especificaciones predefinidas y posteriormente debe ser capaz de optimizar una de ellas (normalmente GBW, SR o la ganancia en continua). Durante el segundo semestre, el alumno realiza estructuras mixtas a nivel de diseño semi-custom (convertor A/D y D/A) y el test de un amplificador operacional diseñado a partir de especificaciones análogas a las realizadas por el alumno en el primer semestre.

1.- INTRODUCCIÓN

Un sistema analógico es la interconexión apropiada de celdas básicas y componentes pasivos. A su vez, las celdas básicas, como amplificadores operacionales y comparadores, pueden ser asumidos como una interconexión apropiada de bloques constituyentes básicos. Adoptando este punto de vista jerárquico es fácil analizar y entender el funcionamiento de celdas más complejas. Sin embargo es necesario tener a priori un conocimiento completo de la operación y límites de estos bloques constituyentes. Teniendo en cuenta estas consideraciones, dentro de la Ingeniería Electrónica de la Universidad Autònoma de Barcelona se realizan dos cursos semestrales de 60 horas cada uno sobre el análisis y la síntesis de circuitos integrados analógicos. Básicamente estos dos cursos se focalizan en el diseño VLSI con transistores MOSFET. Siguiendo un enfoque jerárquico, en el primer curso se realiza el estudio de los circuitos a nivel "full-custom" mientras que el segundo curso corresponde a un nivel "semi-custom". De hecho el primero de los dos cursos está pensado para que el alumno al final de las 60 horas de curso, tenga el layout de un amplificador operacional CMOS optimizado por él mismo y en el semestre posterior pueda experimentalmente hacer el test de un amplificador operacional integrado.

Para establecer los contenidos de estos dos cursos se debe tener muy en cuenta cuáles son las asignaturas realizadas por el alumno durante sus estudios de Ingeniería Electrónica. En la **tabla I** se han resumido algunas de las asignaturas relacionadas con el diseño de circuitos integrados que debe realizar el alumno. De hecho la asignaturas de diseño analógico (que

reciben el nombre de "*Análisis de Circuitos Integrados I y II*" se realizan posteriormente a un curso de diseño digital a nivel full-custom ("*Diseño Microelectrónico I*") y dos cursos básicos sobre dispositivos electrónicos y tecnología microelectrónica. Simultáneamente al curso de diseño de CI's analógicos se realiza un curso de diseño digital a nivel semi-custom ("*Diseño Microelectrónico II*"). De esta manera la frontera para los contenidos de los dos cursos de diseño de circuitos analógicos queda bien establecida.

1er Semestre	2° Semestre	3er Semestre	4° Semestre
<i>Dispositivos Electrónicos</i> 90 horas Obligatoria	<i>Diseño Microelectrónico I</i> 60 horas Obligatoria	<i>Diseño Microelectrónico II</i> 60 horas Obligatoria	
<i>Tecnología Microelectrónica</i> 60 horas Optativa		<i>Análisis Circuitos Integrados I</i> 60 horas Obligatoria	<i>Análisis Circuitos Integrados II</i> 60 horas Optativa

Tabla I: Organización de las materias relacionadas con el diseño de circuitos integrados dentro de la carrera de Ingeniería Electrónica-UAB.

2.- DESARROLLO DE LOS SEMESTRES

En el primer semestre se realiza el estudio de los circuitos a nivel "full-custom" mientras que el segundo curso corresponde a un nivel "semi-custom", como ya hemos dicho. A continuación se resumen los contenidos de cada uno de los semestres.

En la primera parte del primer semestre se realiza una discusión clara de la dificultad pero al mismo tiempo necesidad de encontrar un buen modelo para el transistor MOS cuando éste se usa en aplicaciones analógicas. Se destaca la diferencia existente con el modelaje del transistor para aplicaciones digitales, como puede ser el caso de una pendiente errónea en la curva I-V en saturación sin consecuencia para el diseño digital, pero que en el diseño analógico puede significar una predicción errónea en la ganancia en voltaje. También en este primer tema se debe resaltar que el funcionamiento en pequeña señal del transistor MOS depende fuertemente no sólo de las variables dc, sino también de la geometría del dispositivo (a diferencia del bipolar que sólo depende de las variables dc).

En segundo lugar los estudiantes deben adquirir un conocimiento completo del funcionamiento y limitaciones de los circuitos de construcción básicos usados como elementos de celdas básicas más complejas como podría ser el amplificador operacional (OPAMP). Por tanto en el segundo punto del curso se estudia los estadios de ganancia, pares diferenciales, fuentes

y referencias tanto de corriente como de tensión, espejos de corriente y cargas activas. Para cada uno de los bloques constituyentes básicos se realiza un estudio de su funcionamiento ac, dc, transitorio y de ruido.

Una vez el estudiante conoce los bloques constituyentes básicos, se puede realizar un circuito más sofisticado. Siguiendo un punto de vista jerárquico, se estudia el circuito analógico más versátil y usado: el amplificador operacional. Se estudia un OPAMP de dos etapas, focalizando la atención en el diseño. Se estudia el conjunto completo de especificaciones para un simple OPAMP con impedancia de salida alta y capacidad de compensación (el llamado amplificador de transconductancia Miller). Se realiza un estudio de las características dc, ac, transitorias y de ruido para este operacional. Una vez el estudiante conoce las ecuaciones de diseño, se discute la síntesis y optimización de un OPAMP.

El resto del curso de este primer semestre trata de las reglas de diseño, algunas discusiones sobre las implicaciones de la tecnología (bipolar y BiCMOS) y finalmente algunas estrategias para mejorar parámetros específicos del opamp como puede ser alta ganancia, alta velocidad o bajo ruido.

Durante el segundo semestre se estudian módulos específicos más complejos que puedan realizarse a nivel de diseño semi-custom o bien que incluyan circuitos digitales-analógicos (mixtos). De hecho una parte importante del curso se dedica a estudiar a fondo las diferentes arquitecturas de los conversores digital-analógico y analógico-digital, incluyendo el estudio de las arquitecturas sigma-delta y delta o predictivo. Para cada una de las arquitecturas se estudian las especificaciones, las ventajas e inconvenientes así como las tecnologías utilizadas en las distintas implementaciones. Se realizan por ejemplo, implementaciones con las técnicas de capacidades conmutadas y con las más recientes de corrientes conmutadas. En este mismo semestre se estudian conceptos complementarios para que el alumno pueda percatarse de las necesidades requeridas para tener un CAD de circuitos analógicos. De esta manera se estudia los dispositivos elementales, las celdas y la dependencia de la tecnología para constituir una biblioteca. Se realiza también una discusión sobre la metodología de simulación a nivel de circuito (modelos eléctricos, macromodelos, modelos de alto nivel y simulación mixta). Finalmente se realiza un estudio sobre verificación de circuitos analógicos, máquinas de test y diseño para la testabilidad (implementación de estrategias redundantes, test-on line y multiplexación).

3.- TRABAJO DE LABORATORIO

Uno de los objetivos principales del primer semestre es aprender el diseño de un simple amplificador operacional CMOS dadas unas especificaciones pre-definidas. Una vez diseñado, una de las especificaciones del OPAMP (en general, máxima ganancia en continua, máximo producto ganancia ancho de banda -GBW-, máxima "slew rate" o mínimo tiempo de asentamiento) deberá ser optimizada. Para promover la discusión entre los estudiantes y en general, debido a las diferentes estrategias seguidas por ellos, el trabajo de laboratorio se realiza en grupos de dos. Además cada dos grupos, deberán optimizar el mismo parámetro, con lo que es relativamente fácil comprobar si la especificación ha sido realmente optimizada o no.

El trabajo de laboratorio del primer cuatrimestre se ha estructurado en cinco sesiones de 3 horas cada una de ellas. Se proporciona al alumno un tipo de laboratorio "puertas abiertas", en las que el alumno puede entrar al laboratorio después de su horario habitual para finalizar el trabajo. Se debe tener en cuenta que antes de llegar al laboratorio, cada grupo de estudiantes habrá calculado algunos parámetros que le permitirán la realización de la práctica. Cada una de las sesiones tiene un objetivo bien definido, que describimos a continuación.

Durante la primera sesión se estudian las limitaciones de los modelos SPICE para el transistor MOS para aplicaciones analógicas, destacando el cálculo de los parámetros de pequeña señal (como g_m y g_{ds}), el estudio del ruido para el transistor NMOS o PMOS y la respuesta en frecuencia con los pseudomodelos distribuidos de varios transistores. En la segunda sesión se estudia los circuitos de test para obtener los parámetros eléctricos de un estadio de ganancia simple (por ejemplo un inversor con fuente de corriente para polarizarlo). En la tercera sesión se caracteriza un amplificador operacional pre-diseñado tipo OTA-Miller.

Estas tres primeras sesiones son comunes para todos los grupos de alumnos. El objetivo general es que el alumno pueda aprender el material usado en un laboratorio de diseño que trate con circuitos analógicos. Se debe tener en cuenta que para realizar el diseño, se proporciona al estudiante un kit de diseño para trabajar con Analog Artist dentro de Design Framework II con los parámetros eléctricos y las reglas de diseño de la tecnología a usar. (En los dos últimos cursos esta tecnología ha sido la CNM 2P1M de $2.5\mu\text{m}$).

Durante la cuarta sesión se realiza la simulación y obtención de los parámetros de diseño para cada uno de los grupos (las especificaciones iniciales son las mismas para cada uno de los grupos, pero cada dos grupos tienen un parámetro diferente para optimizar). Finalmente en la última sesión se realiza el layout y la caracterización post-layout del OPAMP. Como ejemplo de uno de los OPAMPs realizados por los alumnos en este curso, en la figura 1 se puede ver tanto el esquema eléctrico como el layout de un amplificador operacional hecho por un grupo de alumnos. En este caso los estudiantes eligieron un circuito RC para la compensación del OPAMP durante el proceso de optimización.

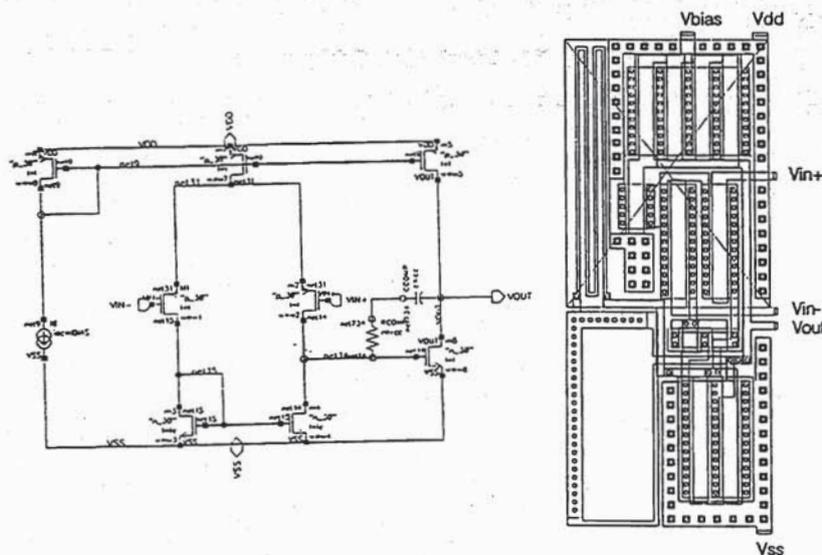


Figura 1: Esquema eléctrico y layout de un OPAMP de dos estadios con tecnología CMOS y con una compensación RC.

Durante el segundo semestre se han establecido unas prácticas de laboratorio comunes para todos los grupos de trabajo. También en este caso se han dividido las prácticas en cinco sesiones de tres horas cada una de ellas, cuatro de las cuales son de simulación a través de Design Framework II y una es de test en el laboratorio.

Durante las dos primeras sesiones se estudiará un convertor DAC algorítmico y un convertor de corriente ponderadas. El trabajo a realizar por el alumno comprende la caracterización de cada uno de los convertidores (INL, DNL, glitches, ruido,...) así como la influencia de los interruptores (estudiando el efecto de la realimentación de carga del reloj). En las dos sesiones siguientes se realizará un convertor ADC de aproximaciones sucesivas, en las que el alumno deberá implementar un registro de aproximaciones sucesivas así como realizar una simulación mixta. La quinta sesión, es una práctica de test, en la que el alumno hará el test de un amplificador operacional integrado que tenga un diseño análogo al realizado durante el primer semestre. Para poder realizar una comparación exhaustiva se le proporcionará al alumno las simulaciones y el layout del mismo opamp. De esta manera, el alumno habrá realizado un análisis completo del diseño y test de un circuito analógico clásico con tecnología CMOS.

4.- CONCLUSIONES

En este trabajo hemos presentado los cursos de diseño analógico dados dentro de la Ingeniería Electrónica de la UAB. Aunque el diseño de circuitos integrados analógicos requiere una dedicación mayor que el diseño digital, con la estructura de estos dos semestres el alumno es capaz de realizar un amplificador operacional clásico, desde la simulación hasta el diseño full-custom en sólo un semestre. Durante el semestre siguiente el alumno profundiza en el diseño analógico con estructuras mixtas, obteniendo de esta manera los conocimientos básicos para desarrollar otros circuitos integrados más complejos.

5.- REFERENCIAS

- [1] Y.P.Tsividis. "Operation and modeling of the MOS transistor". McGraw-Hill, 1987.
- [2] P.Allen, D.Holberg. "CMOS analog circuit design". Sanders College Publishing, 1987.
- [3] R.L.Geiger, P.E.Allen, N.R.Strader. "VLSI Design Techniques for analog and digital circuits". McGraw-Hill, 1990.
- [4] K.Laker, W.Sansen. "Design of analog integrated circuit and Systems". McGraw-Hill, 1994.
- [5] Van der Plassche. "Integrated A/D & D/A Converters". Kluwer, 1994.
- [6] R.Gregorian, G.C.Temes. "Analog MOS Integrated Circuits for Signal Processing". John Willey & Sons, 1986.
- [7] M.Ismail, T.Fiez. "Analog VLSI signal and information processing". McGraw-Hill, 1994.