

EVALUACIÓN DE HARDWARE DIGITAL DESDE EL ENTORNO MICROSIM DESIGNLAB[®]

Nieto Nieto, Luis Miguel¹ y López López, Luis Ramón²

¹ Dpto. de Electrónica. E. U.P. de Linares. Universidad de Jaén
C/ Alfonso X El Sabio, 28. C.P: 23700 Linares (Jaén)

² 2º I.T.T. Esp. Telemática. E.U.P. de Linares. Universidad de Jaén

Tel.: 953-649555. Fax: 953-649508. Email: lmnieto2@ujaen.es

RESUMEN

Se describe un sistema hardware-software, SiEMED, destinado a evaluar montajes de lógica cableada desde el PC, en modo manual o utilizando los archivos de estímulos que se preparen para simular el circuito con el conocido entorno DesignLab, desarrollado por la empresa MicroSim. La respuesta observada en el montaje es registrada en un archivo, y puede contrastarse con la obtenida bajo simulación del mismo circuito con ayuda del módulo Probe, integrado en el citado entorno. Además puede utilizarse como panel virtual de prácticas, de muy bajo costo dada la simplicidad de su componente de hardware.

1. INTRODUCCION

Dentro de las mejoras que habitualmente se han introducido en la docencia de la electrónica, el recurso del simulador ha sido prácticamente una norma. Y entre ellos uno de los más populares ha sido *PSpice*, desarrollado por la compañía MicroSim. No se repetirán aquí las razones de su aceptación desde hace algunos años (véase [1]), aunque citaremos algunas que decidieron su incorporación a las prácticas de Electrónica Digital impartidas en la titulación de I.T. de Telecomunicación en la Universidad de Jaén:

Alto nivel de realismo en los resultados de simulación, que lo han convertido en una referencia entre los programas del sector.

Desde el punto de vista docente, la versión de evaluación se ofrece con la suficiente capacidad para efectuar simulaciones digitales de interés.

Sencillez de manejo de los módulos de captura de esquemas y de trazado de cronogramas, que propicia el dedicar a su aprendizaje un corto periodo de tiempo.

- Funciona sobre PCs de gama media, por lo que puede utilizarse con los recursos informáticos existentes en el laboratorio de nuestra Escuela.

Con la integración del simulador se ha organizado el trabajo de prácticas en un ciclo con varias etapas: planteamiento del diseño, comprobación del mismo (simulación), montaje físico del circuito y comprobación del montaje. Con ello se consigue introducir al alumno en un moderno método de trabajo, que aceleró el desarrollo de las prácticas y propició aumentar el nivel de dificultad de los diseños, lo que a su vez dio lugar a una mejor preparación constatada durante el curso académico 97-98.

Entre las mejoras adicionales que pueden introducirse se pensó en abordar dos de las etapas: el planteamiento del diseño y la comprobación del montaje. En esta ponencia nos ocupamos de la segunda, presentando un sistema de hardware-software destinado a la evaluación de circuitos digitales de lógica cableada y bajas frecuencias de trabajo.

2. CARACTERISTICAS

- Reune las etapas de simulación y comprobación de prototipos, al reutilizar para la evaluación del montaje los archivos de vectores de estímulos que genera MicroSim DesignLab para efectuar simulaciones: los mismos archivos de estímulos permiten la comprobación del circuito simulado y del real.
- Con las observaciones efectuadas se construyen archivos compatibles con el módulo Probe, con lo que puede compararse el cronograma que describe el comportamiento funcional del circuito montado con el de su homólogo simulado.
- Al integrarse de esta forma con el trabajo que se efectúa con el potente simulador de MicroSim, no se necesita conocer el manejo de otros entornos de simulación realizados *ad hoc*. Además la reutilización de archivos reduce la duración del ciclo de desarrollo de la práctica y su puesta a punto.
- Incluye también la funcionalidad de un panel didáctico virtual, del tipo utilizado para evaluar circuitos de lógica cableada, a un costo mucho menor.
- Soporta un modo de *monitorización programada*, pasando de una evaluación automática a otra interactiva *paso a paso* o viceversa, dependiendo del estado lógico de una señal dedicada.
- Para facilitar el análisis incluye dos sistemas de disparo: un *reconocedor de patrones secuenciales* produce un disparo al detectar algún patrón secuencial presente en uno de los canales de entrada seleccionados, y otro *reconocedor de estado* supervisa los 8 canales de entrada.
- Su componente hardware es de muy bajo costo, completamente externo, conectado al puerto paralelo con 8 canales de entrada y 9 de salida (1 de señal de sincronismo) compatibles TTL.
- El software se ha diseñado como una aplicación desarrollada con Microsoft Visual C++ con el requerimiento mínimo de un PC basado en 486DX y Windows 95. Se ha procurado un entorno de trabajo dotado con ayuda contextual, múltiples ventanas de finalidad específica, y controles simples preconfigurados de modo que pueda darse un comienzo rápido a cada sesión de evaluación.

Uno de los objetivos que condicionaron el diseño fue la reducción del costo del hardware, propiciada al diseñarlo como un dispositivo externo conectado al puerto paralelo y a costa de no poder detectar estados de alta impedancia o condiciones de tensión fuera de rango TTL, y a costa de la reducción de la velocidad de muestreo, en torno a los 100 Hz. No obstante esta velocidad se consideró suficiente para el tipo de circuito que se pretende evaluar: circuitos de lógica cableada compuestos de dispositivos estándar SSI y MSI montados sobre placas de inserción sin soldadura. Con todo, este trabajo debe tomarse como un punto de partida para desarrollos futuros.

3. DESCRIPCIÓN

El sistema se utiliza junto o separado de los siguientes módulos del entorno DesignLab:

- *Stimulus Editor*: editor de estímulos analógicos y digitales. Genera archivos .STL.
- *Schematics*: capturador de esquemas, con el que pueden generarse archivos de vectores de extensión .VEC utilizando el pseudocomponente VECTOR. Este tipo de archivos tiene un formato utilizado también por otros simuladores [2], razón por la que se decidió que fuera aceptado por nuestro sistema de evaluación.
- *Probe*: trazador de gráficas a partir de resultados de simulación, también se utiliza aquí para visualizar respuestas de circuitos reales.

Separadamente opera como un panel virtual de prácticas, con el que pueden generarse también archivos .VEC. En cualquier caso, la utilidad de *disparos* es completamente operativa.

3.1. Utilización de los archivos de estímulos

Pueden escogerse hasta 8 estímulos entre los incluidos en el archivo de entrada, y otro adicional para *monitorización programada*, para detener el proceso de evaluación automática y pasar a un modo de evaluación interactivo con ayuda del *Panel de Test Manual*.

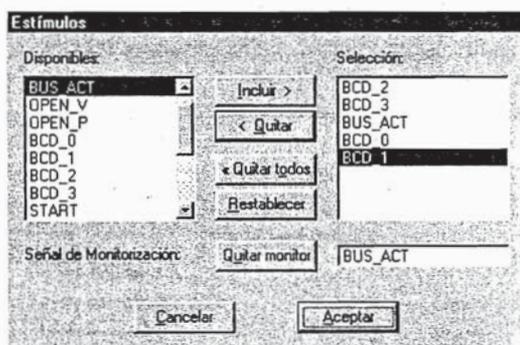


Fig. 1: Selección de estímulos. BUS_ACT es la señal de monitorización.

Cada señal seleccionada puede asignarse libremente a uno o varios canales de salida, ignorando aquellas que no tengan canal asignado.



Fig. 2: Asignación de canales de salida a los estímulos preseleccionados.

3.2. Disparos por secuencia y por estado

Pueden definirse un máximo de 4 patrones de secuencial (A...D) de hasta 8 bits (1, X, 0) y un máximo de 4 patrones de estado (E...H) de 8 bits (1, X, 0). La asignación de varios patrones secuenciales a un mismo canal de entrada permite capturar series complejas de sucesos.

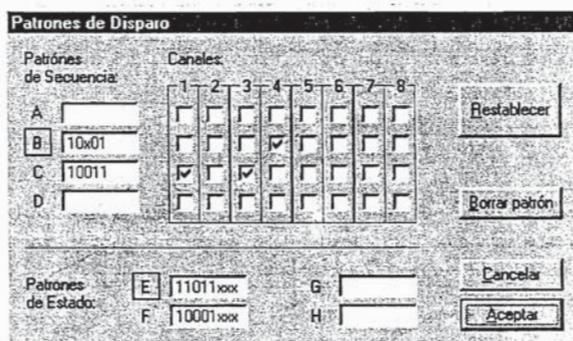


Fig. 3: Configuración de disparos

3.3. Panel de Test Manual

El panel para operación manual es la utilidad central de la aplicación. Sirve de entorno de trabajo cada vez que se produce una interrupción causada por disparo, condición de monitorización o se comienza una sesión de trabajo sin utilizar archivos fuente. El panel informa de la causa de la interrupción, y una vez activo permite al usuario aplicar los vectores de estímulo procedentes de archivo o definir el que desee, cambiando el valor lógico de la señal deseada utilizando el ratón. La señal se aplica automáticamente al montaje, y se observa sin necesidad de efectuar ninguna otra acción. Los vectores de estímulo y respuesta únicamente podrán ser registrados a voluntad si no se está trabajando con archivos, permitiendo en este caso definir un .VEC trabajando en modo manual autónomo.

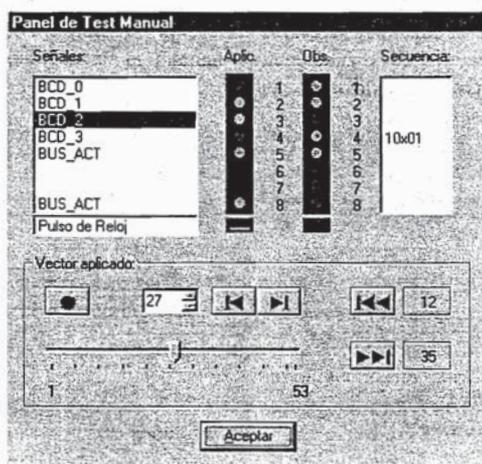


Fig. 4: Panel de Test para operar manualmente

Este panel aporta otra ventaja sobre el entorno de simulación al permitir la evaluación interactiva del montaje.

4. MODO DE TRABAJO

Las funciones del programa se completan con un enlace a *Probe*, el módulo de trazado de curvas integrado en DesignLab. Por ello, el modo recomendado de trabajo con SiEMED consiste en lo siguiente:

- 1-Puesta a punto del circuito bajo test, utilizando la simulación con DesignLab para evaluar la bondad del diseño, y alterarlo hasta que cumpla con las especificaciones.

2-Montar el circuito y prepararlo para someterlo a la evaluación con SIEMED, aplicando los archivos .STL utilizados en la etapa anterior, o bien obtener desde *Schematics* archivos .VEC que contengan las señales de entrada al circuito simulado.

3-Terminar con la presentación en pantalla de los cronogramas de ambas versiones (montaje y simulación) para posterior comparación y análisis.

5. CONCLUSIONES

Se ha presentado un sistema de bajo coste que amplía las capacidades del conocido entorno de simulación DesignLab, al reutilizar los archivos de estímulo destinados a la simulación para evaluar prototipos físicos. Observar las respuestas del montaje a través de *Probe* permite comparar las respuestas del circuito simulado y real. Como consecuencia se acelera el diagnóstico y corrección del montaje y se consigue vincular la etapa de simulación a la de evaluación del prototipo. En el plano docente esto implica reducir el tiempo de desarrollo y test de montajes al aplicar un método moderno de trabajo.

6. BIBLIOGRAFÍA

- [1] A. Carpeño, S. López, J. Arriaga. "PSpice como Complemento a una Formación Básica en Electrónica". *Actas del I Congreso sobre Tecnologías Aplicadas a la Enseñanza de la Electrónica, TAAE 94*, p.p. 77-88. Julio, 1994.
- [2] E. García. "PSpice: Simulación y Análisis de Circuitos Digitales y Mixtos Asistidos por Ordenador". Ed. Paraninfo. 1996.
- [3] J. D. Aguilar, A. Domenech, J. Garrido. "Simulación Electrónica con PSpice". Ed. Rama. 1995.
- [4] C. Petzold, P. Yao. "Programación en Windows 95". Ed. McGraw-Hill. 1996.