

SIMULACIÓN DE UN PROCESADOR DIDÁCTICO MEDIANTE UN APPLLET DE JAVA

A. GONZÁLEZ

Departamento de Informática de Sistemas y Computadores. Universidad Politécnica de Valencia. 46071-Valencia. España.

En la docencia de asignaturas básicas sobre Arquitectura de Computadores hemos observado que la comprensión del comportamiento del procesador durante la ejecución de las instrucciones, presenta una dificultad particular. Con el fin de facilitar dicha comprensión presentamos un simulador de un procesador didáctico que ofrece la posibilidad de diseñar el cronograma de las instrucciones y de visualizar ciclo a ciclo el comportamiento de la ruta de datos. Para su implementación hemos optado por la tecnología de los applets de Java lo que posibilita su utilización mediante clientes de web y su fácil integración con otros materiales didácticos.

1. Introducción

Los alumnos recién llegados a la Universidad que cursan asignaturas de introducción a los computadores tienen algunas dificultades en la comprensión de los conceptos básicos que se tratan en dichas materias. Los computadores son sistemas de naturaleza diferente a aquellos que se tratan en disciplinas más clásicas como la química o la física. Esto es debido a que el comportamiento de los computadores no es normalmente describible mediante ecuaciones matemáticas o leyes sencillas. Como consecuencia de ello, la forma de acercarse a la comprensión de su funcionamiento suele consistir en la descripción detallada de sus mecanismos.

En la descripción de la estructura del computador se identifican tres subsistemas: el procesador, la memoria y la entrada-salida, cada uno de ellos contiene una serie de mecanismos y algoritmos de funcionamiento propios. El procesador es el subsistema más complejo y que presenta pues más dificultades en cuanto a su comprensión. Nuestra experiencia en la docencia de la asignatura Fundamentos de Computadores en la Escuela Técnica Superior de Ingenieros de Telecomunicación en la Universidad Politécnica de Valencia así nos lo ha confirmado.

La realización de herramientas de simulación interactivas con entorno gráfico son de indudable utilidad para facilitar la comprensión del funcionamiento de los subsistemas de un computador y en particular del procesador. Aunque se dispone de herramientas ya realizadas creemos que la capacidad de realizar los propios simuladores es interesante ya que se pueden ajustar a los criterios de cada profesor y pueden asimismo evolucionar en función de lo que la experiencia nos vaya sugiriendo.

Los applets de Java son un instrumento muy interesante para la implementación de simuladores ya que pueden ser utilizados dentro de los navegadores de web sin tener que realizar ningún proceso de instalación y sin ningún software adicional. Además la librería AWT ofrece una gran cantidad de recursos de diseño gráfico, aún limitándonos a la versión 1.1 que es la que soportan directamente las máquinas virtuales incluidas en los navegadores.

En la presente comunicación se describe un simulador de un procesador didáctico que es una extensión del que se describe en [1], el cual adolece de una excesiva simplicidad.

2. Características del procesador simulado

El objetivo de la utilidad que presentamos es facilitar la comprensión del comportamiento interno de la ruta de datos del procesador cuando se ejecutan las instrucciones. Para ello resulta aconsejable reducir la complejidad del procesador a sus elementos imprescindibles, manteniendo al mismo tiempo una cierta capacidad de programación. Teniendo esto en cuenta hemos optado por un procesador de 8 bits multiciclo con las siguientes características:

- 1 registro acumulador
- 1 sumador/restador en complemento a dos
- 2 buses internos, bus de direcciones y bus de datos

En cuanto a los retardos se tiene (T es la duración del ciclo de reloj del procesador):

- Tiempo de decodificación = 0
- Tiempo de lectura en memoria = $2T$
- Tiempo de escritura en memoria = $2T$
- Tiempo de operación en el sumador = $1T$

Los retardos correspondientes a las demás operaciones (propagación por los buses, carga en los registros, incremento/decremento de los registros, etc) se consideran despreciables frente a T .

La longitud de los registros es de 8 bits, incluyendo el registro contador de programa (PC). La capacidad de direccionamiento es de 256 direcciones de memoria y 256 direcciones de entrada-salida. El espacio de entrada-salida es independiente del de memoria ya que se dispone de una señal de control para distinguir ambos espacios.

La codificación de las instrucciones es muy sencilla y consiste en una palabra para el código de operación y una palabra de campo de operando. Podemos tener pues hasta 256 instrucciones con uno o ningún operando explícito. El juego de instrucciones es una extensión del propuesto en [1] que está inspirado en la arquitectura x86 de Intel.

3. Implementación del simulador

Para implementar el simulador hemos utilizado la tecnología de los applets de Java. Esta alternativa presenta algunas ventajas:

- Java es un lenguaje sencillo, portable y con un conjunto de librerías que ofrecen una funcionalidad muy potente
- Los applets son compactos y no requieren de ningún proceso de instalación siempre que respetemos la compatibilidad con las versiones de la máquina virtual presente en los navegadores
- La visualización de los applets en los navegadores facilita su integración con materiales didácticos basados en otras tecnologías web (HTML, XML, Servlets, etc)

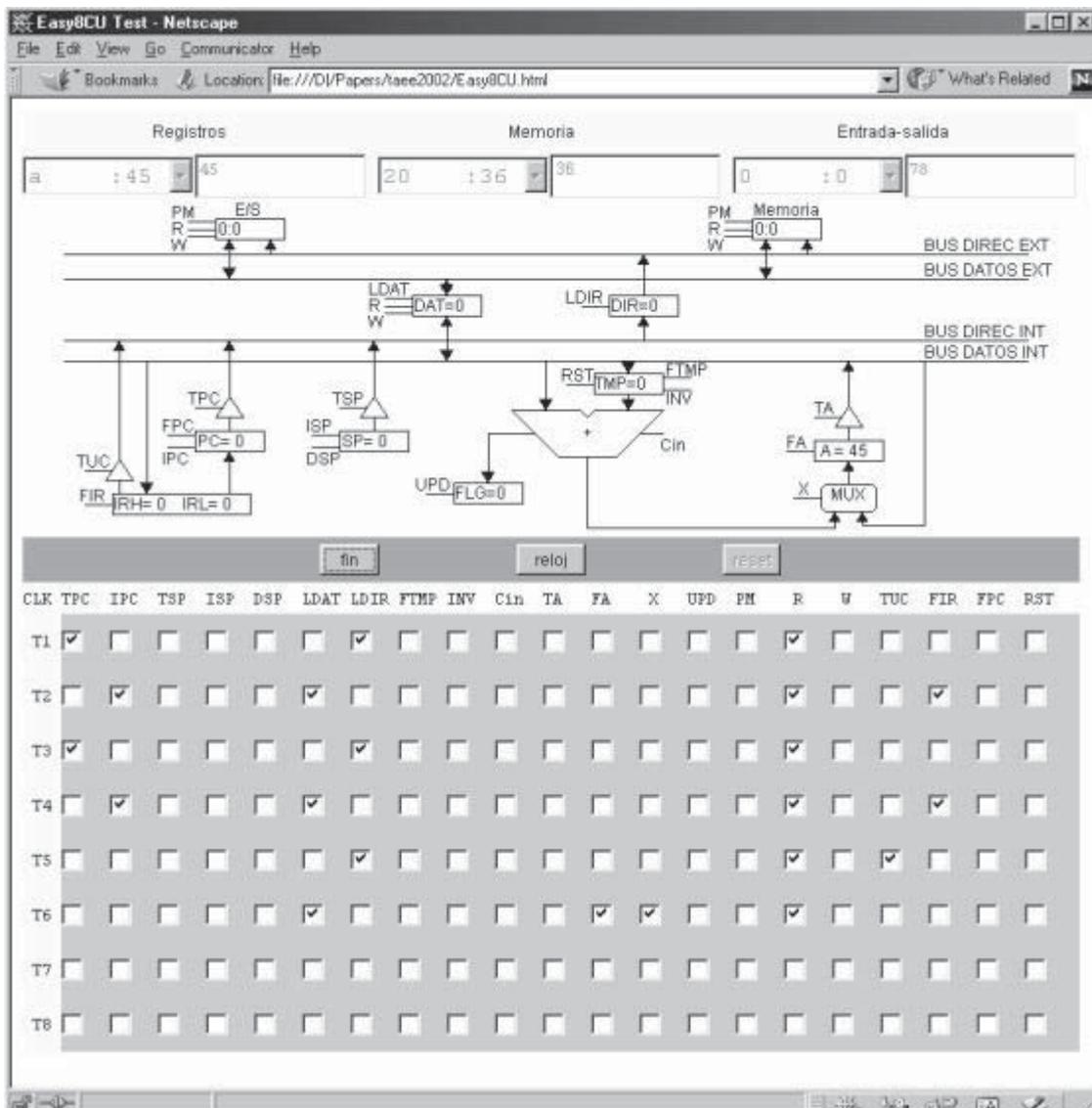


Figura 1: Aspecto del simulador con Netscape 4.7

El entorno de programación elegido es JBuilder 4 de Borland [3], el cual se caracteriza por facilitar enormemente la realización de la interfaz de usuario, así como otros aspectos del desarrollo como la depuración, la documentación, etc.

Con el fin de no tener que utilizar el plug-in de Java nos hemos limitado a la librería AWT en la versión 1.1, la cual presenta algunas limitaciones (tipos de línea, número de colores, tipos de fuentes de letra, etc), pero resulta suficiente para la realización de materiales didácticos en los que la calidad estética no es el factor determinante.

4. Utilización del simulador

El aspecto del simulador en la versión actual es la que aparece en la figura 1, concretamente visualizándolo con Netscape 4.7. La apariencia puede cambiar ligeramente si se utiliza otro navegador como Netscape 6.1, Explorer 5, Konqueror, etc. Pero en todos los casos el applet funciona correctamente.

En la parte superior se puede establecer el valor inicial de los registros, la memoria y la entrada-salida. En la parte central aparece la ruta de datos y la conexión mediante buses externos a los puertos de entrada-salida y a la memoria. También se dispone de tres botones que permiten iniciar o finalizar la ejecución, actualizar la ruta de datos ciclo a ciclo e inicializar el sistema. La parte inferior contiene las señales de control y los ciclos de reloj correspondientes a la instrucción cuyo funcionamiento se quiere visualizar. En total se tienen 21 señales de control y un máximo de 8 ciclos.

El diseño del cronograma de las instrucciones se realiza activando o no cada una de las casillas de la cuadrícula, pulsando con el ratón. Cada casilla corresponde a una señal de control en un determinado ciclo.

4. Conclusiones

Se ha presentado una utilidad didáctica cuyo objetivo es facilitar a los alumnos de cursos de introducción a los computadores, la comprensión del funcionamiento interno del procesador durante la ejecución de las instrucciones. Para su implementación se ha utilizado la librería AWT 1.1 de Java y la opción de ejecutable applet debido a su facilidad de integración en la web. El simulador se puede extender para ampliar su funcionalidad, por ejemplo para poder editar y ejecutar programas completos.

Referencias

- [1] D. Hergert, N. Thibeault, *PC architecture from assembly language to C*, Prentice Hall (1997)
- [2] J.Zukowski, *Java AWT reference*. O'Reilly , (1997)
- [3] <http://www.borland.com/techpubs/jbuilder/jbuilder4/index1024x768.html>