

SISTEMA INTEGRADO PARA LA ENSEÑANZA DE LOS CIRCUITOS DIGITALES CONFIGURABLES Y SUS APLICACIONES

M^a Dolores Valdés¹, M^a José Moure², Camilo Quintáns³, Bruno Pérez⁴
y Enrique Mandado⁵

Instituto de Electrónica Aplicada. Dpto. de Tecnología Electrónica. Universidad de Vigo

¹*mvaldes@uvigo.es*, ²*mjmoure@uvigo.es*, ³*quintans@uvigo.es*,
⁴*bruperez@uvigo.es*, ⁵*emandadoiea@uvigo.es*

RESUMEN

Para elevar la calidad del proceso de enseñanza de los circuitos digitales configurables del tipo FPGA se debe combinar adecuadamente la teoría y la práctica mediante un proceso que incluya el diseño, la verificación y la implementación de aplicaciones reales. En este trabajo se presenta un sistema para la enseñanza/aprendizaje de este tipo de circuitos, que combina la enseñanza teórica y la práctica. Para ello se ha desarrollado un tutorial hipermedia y un sistema de desarrollo de aplicaciones que se conecta a un computador personal a través de un canal de comunicaciones USB. El sistema de desarrollo está diseñado de forma que la comunicación USB permite tanto la configuración de la FPGA como la transferencia de información a alta velocidad entre el computador personal y la aplicación de usuario implementada en la FPGA. El coste del sistema es bajo y todos sus componentes software son de libre distribución, lo que lo convierte en una herramienta adecuada para la enseñanza a distancia de los circuitos digitales configurables.

1 INTRODUCCIÓN

Habitualmente la enseñanza teórica de los circuitos digitales configurables del tipo FPGA (Field Programmable Gate Array) se basa en el análisis de los dispositivos de un determinado fabricante, lo cuál brinda una visión muy particular de los mismos y no permite la comparación entre diferentes arquitecturas y recursos. La enseñanza práctica, por su parte, utiliza un sistema de desarrollo y un programa de diseño propietario comercializado por el fabricante de los dispositivos. Además, los sistemas de desarrollo disponibles en la actualidad sólo permiten realizar la configuración de los circuitos y no disponen de un canal de comunicación que facilite la transferencia de información entre la FPGA y el computador personal, debido a lo cual la verificación de las aplicaciones se tiene que realizar mediante la utilización de instrumentos electrónicos externos.

En este trabajo se presenta un sistema para la enseñanza de los circuitos FPGA que integra la enseñanza teórica y la práctica y pretende superar las limitaciones antes mencionadas. El sistema facilita la enseñanza a distancia a los estudiantes que tengan conocimientos básicos de electrónica digital y VHDL (Very Hardware Description Language). Para ello combina un tutorial hipermedia con herramientas hardware y software que proporcionan una interfaz amigable con un computador personal.

2 DESCRIPCIÓN GENERAL

En la Figura 1 se muestra un esquema del sistema integrado de enseñanza desarrollado, que consta de un tutorial y un sistema de desarrollo de aplicaciones denominado USB2-FPGA [1] que comparten un conjunto de ejemplos prácticos.

El tutorial actúa como el elemento director del proceso de aprendizaje. Consiste en una aplicación hipertextual que guía al estudiante a través de los diferentes conceptos asociados con los circuitos FPGA hasta llegar al diseño de sistemas digitales reales. Para ello, incluye una parte teórica en la que se manejan conceptos tales como arquitecturas, tecnologías, y métodos de diseño y programación de las FPGAs, y una parte práctica en la que se plantean diferentes ejemplos de aplicaciones. Los ejemplos se implementan y verifican mediante el sistema de desarrollo conectado al computador personal.

Los contenidos teóricos del tutorial no se limitan al análisis de los dispositivos de un único fabricante, sino que son el resultado del estudio de los dispositivos de los principales fabricantes actuales.

El sistema de desarrollo USB2-FPGA está compuesto por un sistema físico (hardware) y dos programas (software). El hardware consiste en:

- Una placa de desarrollo que se conecta a un computador personal a través de un canal de comunicaciones USB (Universal Serial Bus) e incluye como circuitos principales una FPGA y un controlador USB2.0. La FPGA es un dispositivo de la familia APEX de Altera.
- Tarjetas de expansión con diversos dispositivos periféricos (convertidores DA y AD, teclado, visualizador LCD, etc.) adaptados a los requisitos de cada aplicación. Dichas tarjetas se conectan a la placa de desarrollo.

El software del sistema de desarrollo incluye:

- Un programa de control de la comunicación USB y de la configuración de la FPGA denominado “USB2-FPGA Control Panel”.
- Las herramientas de diseño de las aplicaciones realizadas en la FPGA que forman parte del software “Quartus II Web Edition” proporcionado por Altera. La descripción de los circuitos se realiza en el lenguaje VHDL o mediante un capturador de esquemas, y la síntesis mediante un compilador de VHDL.

Los ejemplos prácticos de diseño contenidos en el tutorial están orientados a la familia APEX y a las herramientas de diseño de Altera, pero su funcionalidad los hace idóneos para ser utilizados con los dispositivos de otros fabricantes.

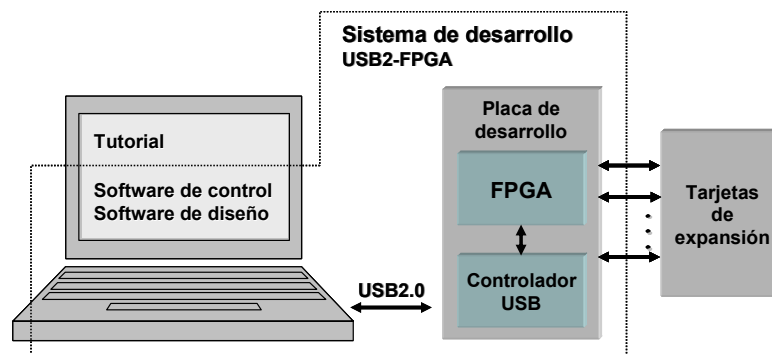


Figura 1. Sistema integrado para la enseñanza de circuitos FPGA.

El sistema desarrollado pretende facilitar el aprendizaje a distancia de los circuitos FPGA a estudiantes que posean conocimientos básicos de electrónica digital y VHDL. Para ello, cada estudiante debe disponer del sistema, por lo que se ha diseñado una placa de desarrollo de bajo coste, y todo el software que se utiliza, incluido el del fabricante (Quartus II Web Edition de Altera), se suministra con la placa. En sucesivos apartados se describen las partes integrantes del sistema.

3 TUTORIAL HIPERMEDIA

Los circuitos FPGA constituyen una tecnología compleja que se caracteriza por poseer un conjunto de conceptos básicos interrelacionados. Por ello, para llevar a cabo la exposición de los mismos se ha desarrollado un tutorial hipermedia basado en el método de caracterización de las tecnologías complejas [2] desarrollado en el Instituto de Electrónica Aplicada (IEA) de la Universidad de Vigo. A partir de dicho método se ha obtenido el mapa conceptual [3] de la Figura 2 que actúa como el elemento director del proceso de aprendizaje, mediante la combinación de archivos de sonido, texto, gráficos y animaciones para guiar al estudiante en el aprendizaje de los conceptos asociados con los circuitos FPGA. El mapa conceptual indica por un lado (parte izquierda) los elementos que componen los circuitos FPGA cuyo conocimiento previo es necesario para abordar el estudio de las mismas, y por otro lado (parte derecha) los conceptos básicos de los circuitos FPGA que son la organización, la diversidad de los bloques lógicos y la tecnología de los elementos de configuración. La navegación a través del mapa conceptual es no secuencial, ya que cada concepto es un hipervínculo a cuyo contenido se accede mediante la pulsación del ratón.

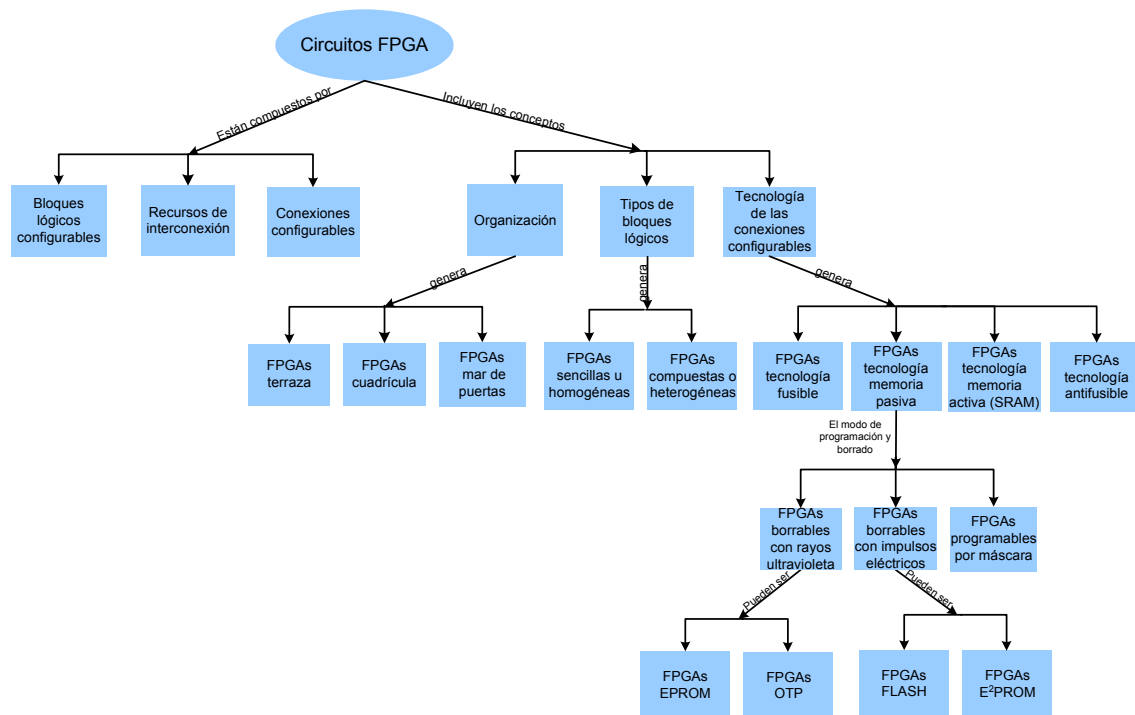


Figura 2. Mapa conceptual de los circuitos FPGA.

El tutorial hipermedia también permite el acceso secuencial a los contenidos mediante la navegación a través de un conjunto de lecciones, que a su vez, contienen hipervínculos a un glosario en el que se incluyen los conceptos más importantes relacionados con las FPGAs. Además, el tutorial dispone de un conjunto de ejercicios prácticos de diseño de aplicaciones con circuitos FPGA, que se especifican en el apartado 5. En cada ejercicio se describen las especificaciones y todas las etapas de diseño del sistema digital a realizar, y también se proporciona el diseño compilado para configurar el circuito FPGA utilizando el sistema de desarrollo USB2-FPGA que se describe a continuación.

4 SISTEMA DE DESARROLLO USB2-FPGA

4.1 Introducción

Los sistemas de desarrollo comerciales de aplicaciones electrónicas digitales basados en dispositivos lógicos configurables contienen uno o varios dispositivos lógicos configurables, uno o varios puertos de comunicación y un conjunto de circuitos periféricos.

La mayoría de los dispositivos lógicos configurables actuales son configurables en el propio sistema (In System Programmable: ISP), sin tener que extraerlos del circuito impreso. Para ello, los dispositivos están dotados de diferentes terminales y recursos lógicos dedicados que soportan diferentes modos de configuración entre los que destacan:

- El modo serie síncrono a través de un puerto compatible JTAG (definido en la norma IEEE1149.1, “Test Access Port and Boundary Scan Architecture”).

Este modo de configuración implica la utilización de un procesador encargado de generar las señales de control necesarias para implementar el protocolo JTAG. Sus principales inconvenientes son:

- Su baja velocidad, limitada por la velocidad del puerto del ordenador, o por la del propio puerto JTAG en aquellos casos en los que la configuración no se realice desde un ordenador sino utilizando un procesador externo.
- Sólo permite transferir datos relativos al estado lógico de determinados puntos del sistema implementado en el dispositivo configurable, pero no soporta la transferencia de los datos generados o procesados por el dispositivo configurable o de los datos externos adquiridos.

- El modo serie o paralelo mediante una memoria de configuración externa.

Este modo de configuración presenta la ventaja de que se realiza en un tiempo mínimo, mucho menor que el del modo serie síncrono. No obstante, para utilizar este método es necesario añadir una memoria externa que en la mayoría de los casos es específica del fabricante del dispositivo lógico configurable y que por otra parte hay que programar antes de su utilización.

Otros de los elementos incluidos en los sistemas de desarrollo son los puertos de comunicación con sistemas externos. Normalmente se añaden periféricos de comunicación que sirven de puente entre el dispositivo y otros sistemas, tales como unidades de acoplamiento serie o paralelo, conexión a redes, etc. Estas formas de comunicación exigen la utilización de un hardware externo al dispositivo configurable y de un módulo, incluido en el dispositivo configurable, que implementa el protocolo de comunicación correspondiente. De lo expuesto se deduce que los sistemas de desarrollo disponibles actualmente, carecen de un canal de comunicación que garantice la transferencia de datos a alta velocidad entre el dispositivo configurable y otro sistema, como por ejemplo un ordenador, y que permita además la configuración de la FPGA.

Otros de los elementos que la mayoría de los sistemas de desarrollo suelen incluir son los periféricos de entrada y salida. La solución habitual consiste en desarrollar sistemas que incluyen periféricos típicos tales como, visualizadores, pulsadores, etc., pero este tipo de solución presenta los siguientes inconvenientes:

- Los periféricos incluidos a menudo resultan insuficientes o inapropiados para las aplicaciones concretas del usuario que puede necesitar otros periféricos distintos.
- Estos sistemas se realizan con un gran número de periféricos que intentan cubrir la mayoría de las aplicaciones, lo cual encarece el sistema final y lo hace poco eficiente.

- Se dedica un gran número de terminales de entrada/salida para la conexión de los periféricos lo que reduce el número de terminales disponibles para el usuario.
- Se consiguen sistemas de desarrollo a los que es difícil conectar periféricos externos debido a la falta de accesibilidad de los terminales de entrada/salida del dispositivo.

4.2 Descripción del sistema USB2-FPGA

Con el fin de superar las limitaciones indicadas en el apartado 4.1, los autores de este trabajo desarrollaron el sistema USB2-FPGA que posee las siguientes características:

- Tiene un único canal de comunicaciones que soporta la transferencia de datos a alta velocidad entre el dispositivo configurable y un ordenador, tanto para la configuración del dispositivo como para la comunicación en general.

Para ello utiliza el bus serie de alta velocidad USB2 como elemento de comunicación entre el ordenador y el sistema de desarrollo. La utilización de esta conexión presenta las siguientes ventajas:

- Reduce el tiempo de configuración.
- Proporciona un soporte de alta velocidad que permite establecer un canal de comunicación directo entre el dispositivo configurable y el ordenador. Exige la inclusión en el dispositivo configurable un sistema de control sencillo, cuya implementación consume muy pocos recursos lógicos del dispositivo, que se encarga de controlar la transferencia de datos en ambos sentidos.
- Es una conexión estándar disponible en una amplia gama de dispositivos comerciales.
- Proporciona acceso a todos los terminales de entrada/salida del dispositivo configurable a través de conectores apropiados con el fin de facilitar la conexión de los periféricos adecuados a cada aplicación.

En las Figura 3 y Figura 4 se muestran una foto y el esquema de la placa de desarrollo, respectivamente. Los principales elementos son:

- Un circuito FPGA APEX EP20K100EQC240-2X de Altera.
- Un controlador USB2.0 de Cypress, que proporciona el canal de comunicación con el ordenador para descargar el fichero de configuración de la FPGA y comunicar con las aplicaciones de usuario ubicadas en el ordenador, a alta velocidad, con los sistemas digitales implementados en la FPGA.



Figura 3. Foto de la placa de desarrollo de aplicaciones basadas en FPGA.

- Una memoria EPC2LC20 de Altera (E²PROM) que permite almacenar un fichero de configuración de la FPGA.
- Una alimentación principal de +5VCC a partir de la cual se obtienen tensiones de +1,8VCC y +3,3VCC. La alimentación de +5VCC se puede obtener a partir de un alimentador externo o a partir de la tensión disponible en el conector USB. La selección de una u otra se realiza mediante un conmutador manual.
- Selectores del modo de configuración. Además de permitir la configuración a través del canal USB, la placa soporta otros dos modos de configuración, uno a partir del interfaz JTAG (modo PS) y el otro a partir de una memoria E²PROM.
- Un selector de alimentación principal.
- Un conector USB tipo B.
- Un conector normalizado de alimentación (5V).
- Un conector de configuración en modo PS.
- Un conector de configuración de la memoria E²PROM.
- Conectores de acceso a los terminales de la FPGA. La aplicación de usuario que se implementa en la FPGA puede utilizar todos los terminales de entrada/salida del dispositivo, que están repartidos entre tres conectores de 64 terminales cada uno. A través de ellos se pueden conectar tarjetas de expansión que contienen dispositivos periféricos específicos para cada aplicación.

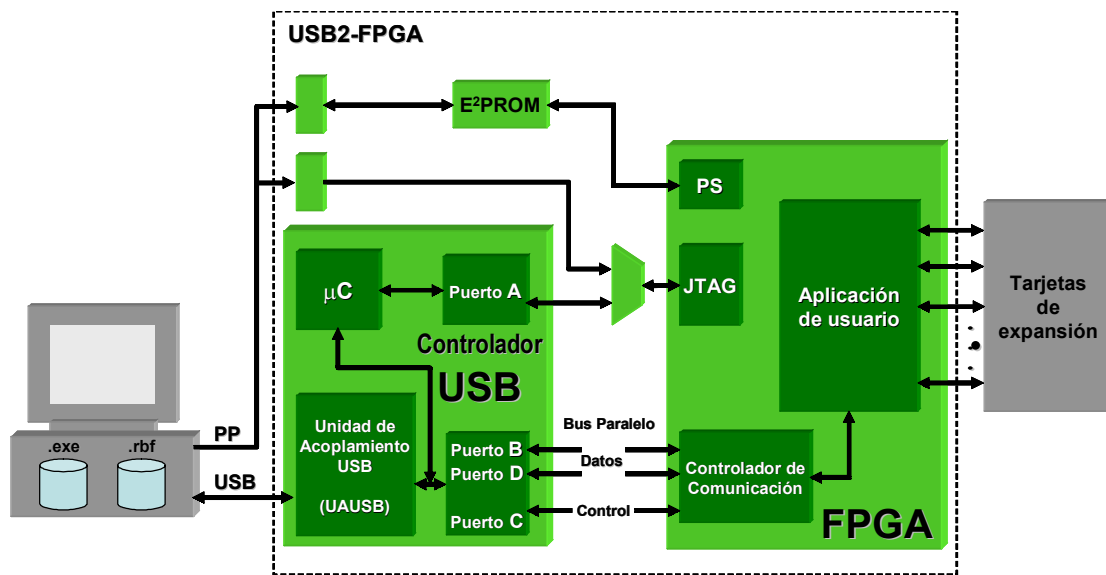
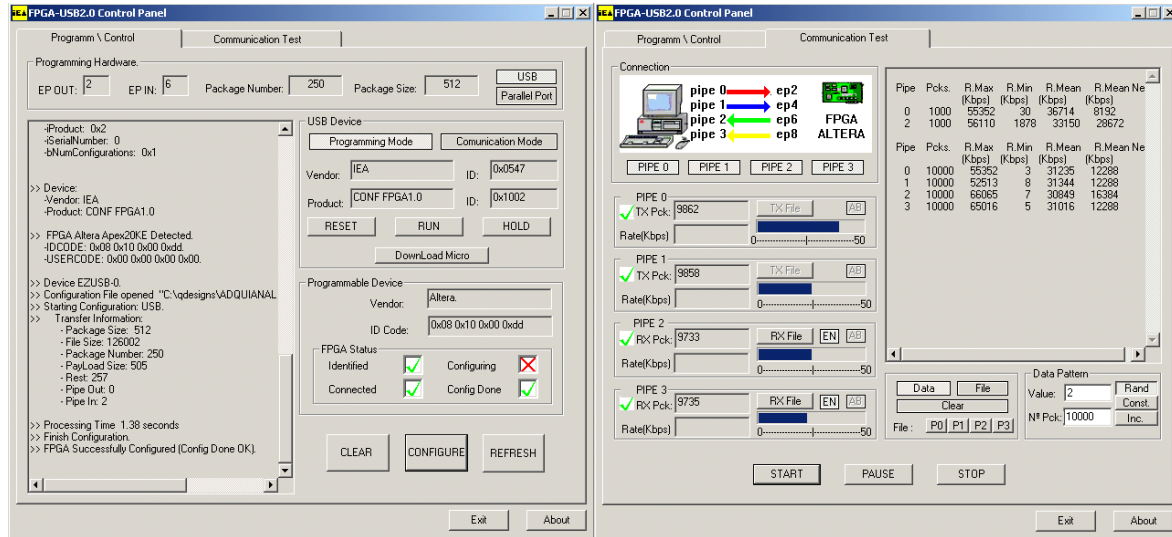


Figura 4. Esquema de la placa de desarrollo de aplicaciones basadas en FPGA.

4.3 Software del sistema de desarrollo

La implementación de los diferentes sistemas digitales en la FPGA implica el establecimiento del canal de comunicación USB entre el computador personal y la placa de desarrollo, y la configuración de la FPGA. Para ello se ha diseñado un programa denominado “USB2-FPGA Control Panel” cuya interfaz de usuario se muestra en la Figura 5. Tal como se aprecia en ella este programa posee dos funciones principales, por una parte la configuración (programación) de la FPGA (Figura 5a) y por otra la monitorización del canal de comunicación que se establece entre el computador personal y la FPGA para transferir la información entre ambos (Figura 5b).

Además de las ventajas indicadas en el apartado anterior, en relación con la comunicación del canal USB, hay que destacar la reducción significativa del tiempo de configuración de la FPGA, lo que es importante en aquellas aplicaciones en las que se necesita reconfigurar el dispositivo varias veces. Para verificar las prestaciones del programador desarrollado se midieron su tiempo de configuración y se comparó con el del programador del Quartus II (herramienta propietaria del fabricante). En la Tabla 1 se muestran las condiciones de prueba y los resultados obtenidos que evidencian que el programador “USB2-FPGA Control Panel” reduce sensiblemente el tiempo de configuración.



(a)

(b)

Figura 5. Interfaz del programa “USB2-FPGA Control Panel”. (a) Modo programación. (b) Modo comunicación.

En el modo comunicación (Figura 5b) el programa USB2-FPGA Control Panel comprueba la transferencia de información entre el computador personal y la FPGA, y monitoriza la tasa de transferencia y el estado de las memorias FIFO del controlador USB, que almacenan temporalmente los datos enviados y recibidos.

| Contexto de Prueba | Resultados |
|--|---|
| <p>Sistema Operativo: Windows XP</p> <p>Equipo: Procesador: Pentium® IV 2.40 GHz. Velocidad: 2.42 GHz RAM: 256 MB DDR</p> <p>Fichero de Configuración: Formato del Fichero: .rbf Tamaño : 123 KB</p> <p>Dispositivo: APEX20K100EQC240-2X</p> <p>Programas: • Quartus II Versión 1.1. • FPGA-USB2.0 Control Panel v1.1</p> | <p>Quartus II:</p> <ul style="list-style-type: none"> • ByteBlasterMV (LPT1): • Tipo fichero: *.sof • Tamaño: 121 KB • Tiempo-> 4.1 seg. <p>USB2.0-FPGA Control Panel:</p> <ul style="list-style-type: none"> • Tipo fichero : *.rbf • Tamaño: 123 KB • Tiempo-> 1.31 seg. (USB2.0) |

Tabla 1. Resultados comparativos de utilizar un programador convencional y el diseñado en este trabajo.

Para utilizar el sistema de desarrollo USB2-FPGA es necesario establecer el canal de comunicación entre la FPGA y el computador personal y llevar a cabo el proceso de configuración de la FPGA. Este proceso se representa en la Figura 6 y consta del siguiente conjunto de acciones:

- El computador personal inicializa el controlador USB (CUSB) a través del canal USB2.0 (Figura 4).
- El computador personal configura la Unidad de Acoplamiento USB (UAUSB) del controlador y el microcontrolador interno toma el control de ella (Figura 4). La UAUSB contiene las memorias FIFO encargadas de almacenar temporalmente todos los datos que se transfieren.
- El microcontrolador interno del controlador USB configura la FPGA mediante la transferencia, a través de la UAUSB y de la interfaz JTAG (Figura 4), del fichero de configuración almacenado en el computador personal.
- El CUSB cede el control de la UAUSB a la FPGA y queda establecida la comunicación entre la aplicación de usuario y el computador personal.

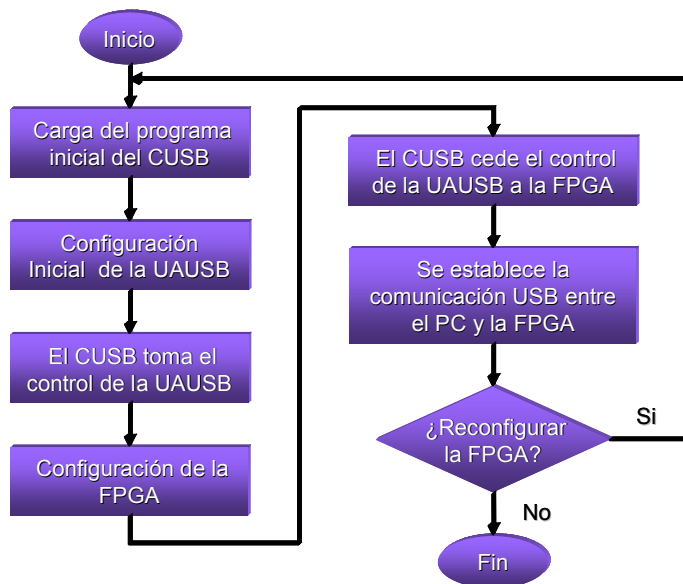


Figura 6. Diagrama de flujo del proceso de configuración del canal de comunicación de la FPGA.

5 LABORATORIO PARA EL AUTOAPRENDIZAJE DE LAS APLICACIONES DE LOS CIRCUITOS FPGA.

El sistema de desarrollo USB2-FPGA constituye un laboratorio que puede ser utilizado para el autoaprendizaje de las aplicaciones de los circuitos FPGA mediante la realización de un conjunto de ejercicios prácticos de complejidad creciente. Se supone que el usuario conoce los bloques funcionales básicos (puertas lógicas, multiplexores, decodificadores, biestables, contadores, memorias, etc.) y los fundamentos del lenguaje de descripción hardware VHDL.

Este sistema tiene como objetivos:

- Facilitar el aprendizaje de métodos de diseño de aplicaciones para su realización con circuitos FPGA.
- Aplicar los métodos citados mediante la utilización de la herramienta Quartus II Web Edition de Altera.
- Ampliar los conocimientos del lenguaje VHDL.

A continuación se indica la relación de ejercicios prácticos desarrollados. Los sistemas digitales que se realizan en los primeros ejercicios constituyen subsistemas de los realizados en los ejercicios más complejos.

- Ejercicio 1: Sistema digital de exploración de un teclado matricial de 4x4 teclas.
- Ejercicio 2: Circuito interfaz del teclado de un ordenador personal a una FPGA.
- Ejercicio 3: Sistema digital de control de un visualizador de cristal líquido (LCD).
- Ejercicio 4: Memorias tipo LIFO y FIFO circulares.
- Ejercicio 5: Calculadora básica que utiliza subsistemas de los ejercicios 2 y 3.
- Ejercicio 6: Sistema transceptor (transmisor y receptor) de comunicación serie mediante el código Manchester y verificación CRC.
- Ejercicio 7: Sistema de control convertidor digital-analógico PWM.
- Ejercicio 8: Sistema de control de un convertidor analógico digital de aproximaciones sucesivas.
- Ejercicio 9: Emulador de alarma doméstica que utiliza subsistemas de los ejercicios 2, 3, 6, 7 y 8.
- Ejercicio 10: Filtro FIR que utiliza subsistemas de los ejercicios 7 y 8.

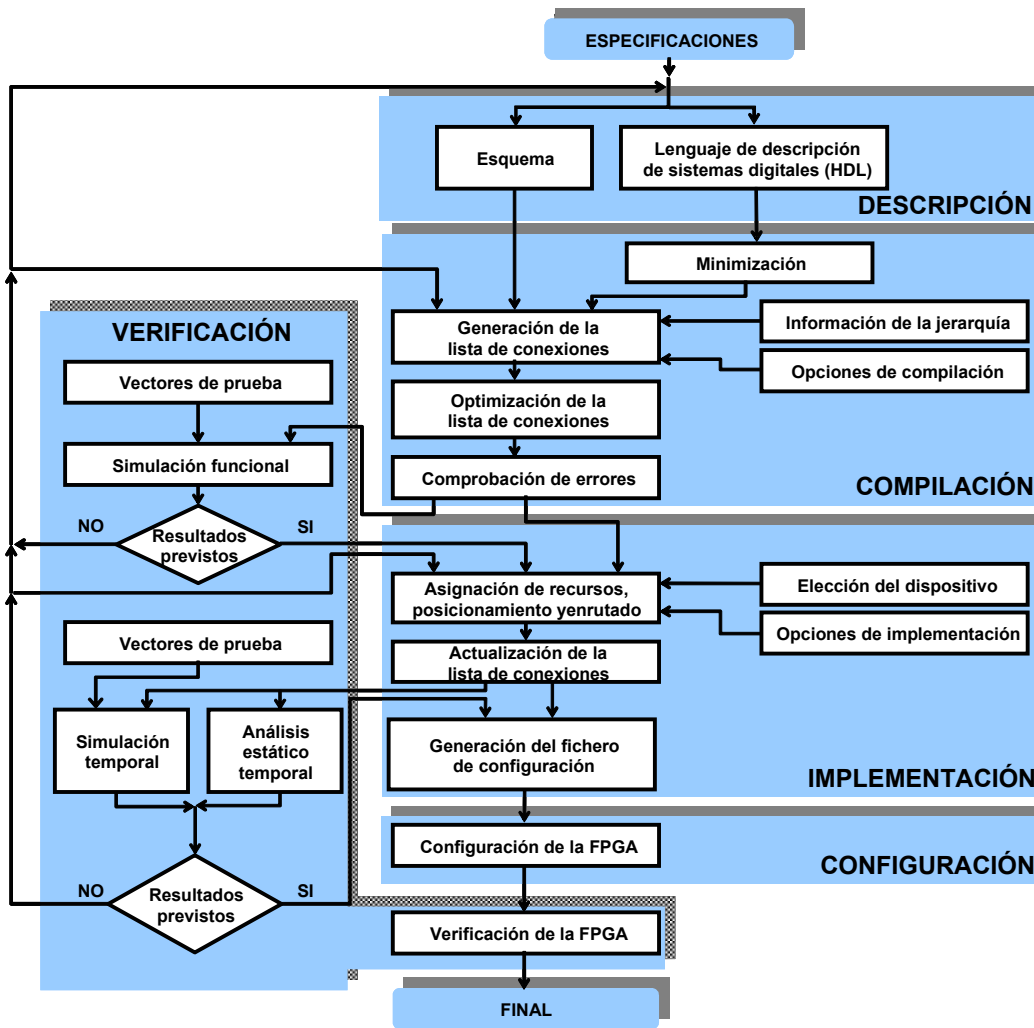


Figura 7. Proceso de diseño de sistemas basados en circuitos FPGA.

El proceso de diseño de sistemas basados en circuitos FPGA se representa en la Figura 7 y consta de las siguientes etapas:

- Descripción

En esta etapa se describe el sistema a partir de las especificaciones. Se utiliza la descripción estructural mediante un esquema si el sistema no tiene una complejidad excesiva. La más utilizada es la descripción mixta de la que se representa un ejemplo en la Figura 8. Los diversos bloques se describen mediante su comportamiento en VHDL y la interconexión entre ellos constituye una descripción estructural mediante un esquema.

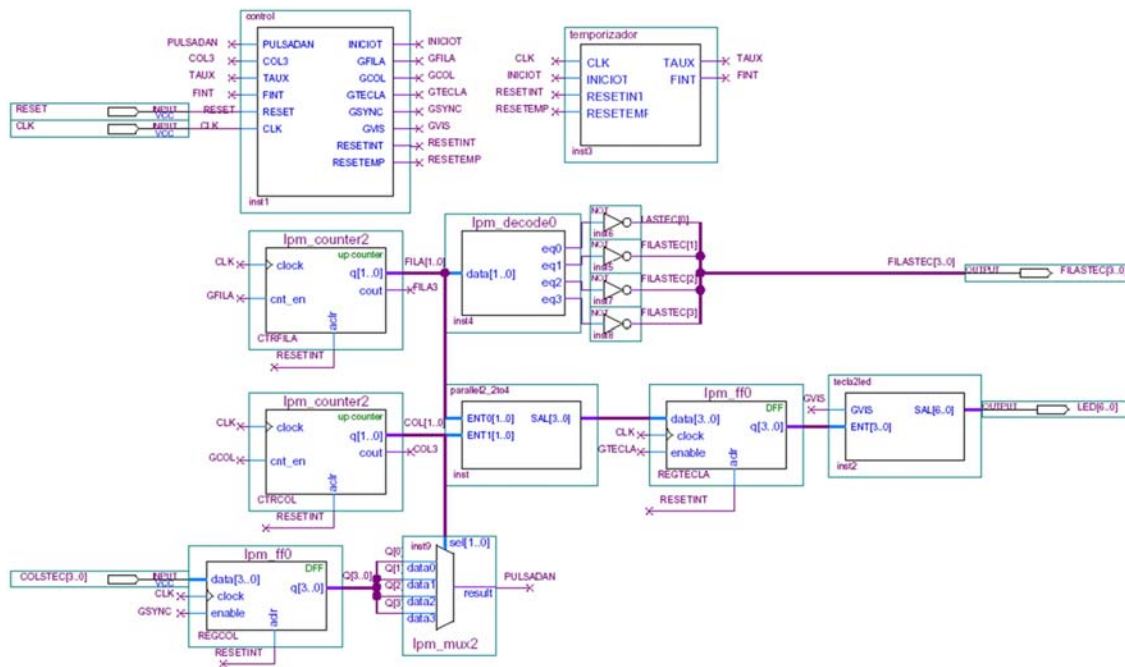


Figura 8. Descripción mixta de un sistema digital de exploración de un teclado matricial de 4x4 teclas.

- Compilación

En esta etapa, a partir de la descripción inicial, se obtiene una lista de conexiones (*netlist*) que integra todos los componentes del sistema digital diseñado y las interconexiones entre ellos. A continuación se puede realizar una fase opcional de optimización de la lista de conexiones. Finalmente se examina la integridad lógica y la consistencia del diseño, se comprueba la conexión correcta de los terminales de entrada/salida y se analizan los posibles errores de sintaxis.

La lista de conexiones que se obtiene en esta etapa se utiliza en la implementación y verificación del diseño.

- Implementación

En esta etapa se asignan los recursos lógicos del circuito FPGA (*mapping* o *fitting*) a los diferentes componentes del sistema diseñado (ejercicio práctico) incluidos en la lista de conexiones disponible, se lleva a cabo la interconexión o enrutado (*routing*) de dichos recursos lógicos y se genera el fichero de configuración de la FPGA. A partir de este proceso se obtiene una lista de conexiones actualizada que contiene los retardos inherentes a cada componente. A continuación se puede realizar la simulación temporal y/o el análisis de retardos para comprobar el funcionamiento del circuito FPGA. Si el resultado de estos procesos indica que el circuito FPGA funcionará correctamente una vez

configurado, se procede a la realización de la configuración y se da por finalizado el diseño del sistema.

- **Verificación**

Se divide a su vez en varias subetapas. Por una parte la simulación funcional que utiliza la lista de conexiones para comprobar que el resultado de la compilación cumple con las especificaciones. Si el resultado de la simulación funcional es correcto se pasa a la etapa de implementación y en caso contrario se vuelve a la etapa de descripción. Por otro lado la simulación temporal y el análisis de retardos se llevan a cabo después de realizar la implementación. Según el resultado de estas dos subetapas el diseñador debe realizar las siguientes acciones:

- Si comprueba que el sistema no funciona de acuerdo con las especificaciones, (por ejemplo por no haber realizado la simulación funcional), debe modificar la descripción y corregir los errores que posiblemente existen en ella.
- Si comprueba que existe algún tipo de malfuncionamiento, debido por ejemplo a retardos excesivos en algunas señales, puede realizar las siguientes acciones:
 - Volver a la etapa de compilación o de implementación para cambiar algunas de sus opciones y ejecutarlas de nuevo.
 - Volver a la etapa inicial para cambiar la descripción del sistema si no se obtienen los resultados adecuados al cambiar las opciones indicadas anteriormente.

- **Configuración (programación)**

En esta etapa se configura la FPGA, utilizando para ello la herramienta USB2-FPGA Control Panel que se describe en el apartado 4.3.

5.1 Analizador lógico virtual

Además de los recursos hardware y software descritos en los apartados anteriores, se ha desarrollado un analizador lógico virtual que permite verificar el funcionamiento real del sistema implementado.

El analizador lógico combina un hardware y una interfaz HMI (Human Machine Interface) software que reside en el computador personal. El hardware se implementa en la propia FPGA y consta de los terminales de entrada (canales de adquisición de datos) del analizador, una memoria de adquisición de datos y el procesador de comunicaciones que permite transferir los datos adquiridos al computador personal a través de la conexión USB2. Para el diseñador, el analizador es un módulo que forma parte de una biblioteca y que debe ser incluido en el sistema que se diseña durante la etapa de descripción. El hardware del analizador lógico consume muy pocos recursos de la FPGA, por lo que no impide, en ningún caso, la implementación de los ejercicios prácticos que se proponen.

Para realizar la verificación de un sistema es necesario conectar los terminales de entrada del analizador lógico a los nodos del sistema implementado que se desean verificar. Dichos nodos pueden ser señales externas (terminales de salida de la FPGA) o internas del sistema. En el caso de las señales externas se cablean los terminales de salida de la placa de desarrollo asociados a dichas señales con los terminales de la placa de desarrollo asociados a las entradas del analizador lógico implementado en la FPGA, del mismo modo que lo haría un sistema de instrumentación externo. En el caso de la verificación de nodos internos es necesario realizar la conexión de estos con las señales de entrada del analizador en la etapa de descripción. Este tipo de verificación no se puede realizar con un sistema de instrumentación externo.

La Figura 9 muestra la interfaz HMI del analizador lógico. Consiste en una aplicación, realizada en Visual C++ para el sistema operativo Windows, que combina un editor gráfico, en el que se representan las señales adquiridas, y un panel de control que permite configurar el modo de operación del analizador lógico.

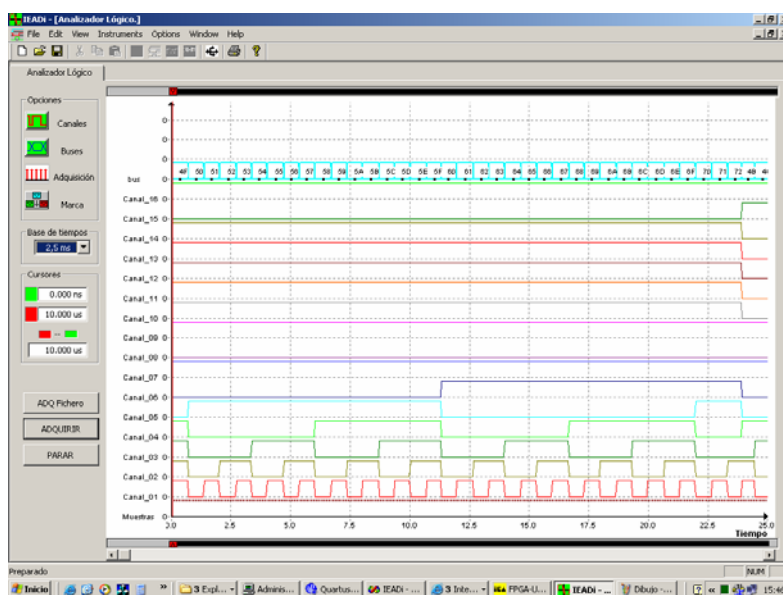


Figura 9. Interfaz HMI del analizador lógico.

6 CONCLUSIONES

A modo de conclusión se deben destacar las siguientes ventajas del sistema integrado para la enseñanza de dispositivos lógicos configurables desarrollado:

- Combina un tutorial hipermedia con un sistema de desarrollo para proporcionar al usuario no sólo una formación teórica sino también habilidades prácticas de diseño de sistemas electrónicos basados en circuitos FPGA.
- Está orientado a la enseñanza a distancia y al autoaprendizaje debido a la buena relación coste/prestaciones de la placa de desarrollo y a la disponibilidad del software (libre distribución).
- La placa de desarrollo USB2-FPGA permite acceder a un elevado número de terminales de entrada/salida lo que proporciona una gran flexibilidad de diseño.
- La interfaz USB2-FPGA Control Panel proporciona un canal de comunicación de alta velocidad entre la placa de desarrollo y el computador personal.
- Implementa un analizador lógico virtual que permite verificar tanto las señales internas como las de los terminales de entrada/salida del sistema implementado en la FPGA.

7 BIBLIOGRAFÍA

- [1] Quintáns C., Valdés M.D., Moure M.J., Mandado E.: Sistema de desarrollo de aplicaciones electrónicas basado en dispositivos lógicos configurables y en el bus serie universal. Patente P200301238. Mayo 2003.
- [2] Valdés M.D., Moure M.J., Mandado E.: Hypermedia: a tool for teaching Complex Technologies. IEEE Transactions on Education. No 4. Noviembre 1999.
- [3] Ontoria A. et al.: Mapas conceptuales. Una técnica para aprender. Narcea S.A Madrid 2000.