

PLATAFORMA PARA LA ENSEÑANZA DE LA ARITMÉTICA DE COMPUTADORES VÍA INTERNET

Miguel A. Vega, José A. Zarandieta, Juan M. Sánchez, Juan A. Gómez

*Departamento de Informática. Universidad de Extremadura
Escuela Politécnica. Campus Universitario, s/n. 10071-Cáceres. Spain
e-mail: mavega@unex.es Fax: +34-927-257-202*

RESUMEN

La importancia de Internet como tecnología aplicada a la enseñanza es cada día mayor. Son muchos los factores que aconsejan el uso de Internet: libertad de horarios, utilización desde cualquier lugar (Universidad, casa, cibercafés,...), interactividad con el alumno, menores costes, mayor distribución, etc. Por otro lado, la aritmética de computadores es una materia importante dentro del campo de la Arquitectura de Computadores y de los Sistemas Digitales. En esta ponencia presentamos una plataforma que se está desarrollando para la enseñanza de la aritmética de computadores vía Internet. Este trabajo da una descripción general de esta plataforma, así como de los métodos y herramientas que se están utilizando para su construcción. En conclusión, se trata de un recurso educativo que puede ser de gran utilidad en diversas asignaturas sobre Arquitectura de Computadores, Sistemas Digitales, Estructura u Organización de Computadores, etc.

1. INTRODUCCIÓN

La aritmética de computadores tiene un papel importante en el diseño de procesadores digitales de propósito general y de sistemas empuotrados para procesamiento de la señal, gráficos y comunicaciones. Por este motivo, es estudiada en diversas asignaturas sobre Arquitectura de Computadores, Sistemas Digitales, Estructura/Organización de Computadores, etc.

Por su parte, la aplicación de las TIC (Tecnologías de la Información y la Comunicación) a la enseñanza de diversas materias universitarias es cada vez mayor y más necesaria; Puesto que estas tecnologías poseen gran número de ventajas: mejora del proceso de aprendizaje gracias a su interactividad, eliminación de las limitaciones de lugar y tiempo, abaratamiento de costes, etc.

Por estos motivos, en la actualidad, nos encontramos desarrollando una plataforma para la enseñanza de la aritmética de computadores vía Internet. El objetivo global es mejorar de esta forma parte de la docencia que se imparte en la asignatura Arquitectura e Ingeniería de Computadores (AIC). AIC es una asignatura troncal anual de 9 créditos, que se imparte en cuarto curso de la titulación de Ingeniero Informático, dentro de la Universidad de Extremadura (UEX).

El resto de la ponencia se organiza como sigue: en la próxima sección describimos brevemente el contexto en el que se pretende utilizar esta plataforma. Posteriormente, en la sección 3 se da una visión general de la plataforma que se está construyendo para la enseñanza de la aritmética de computadores, indicando sus características fundamentales. La sección 4 resume las herramientas y métodos que se están siguiendo. Para finalmente, en la sección 5, presentar las conclusiones de este trabajo.

2. CONTEXTO

La asignatura AIC, impartida en 4º curso de la Ingeniería Informática en la UEX, tiene como objetivo general formar al alumno en los fundamentos arquitectónicos de los computadores actuales. Este objetivo abarca el estudio de muy diversos campos: análisis del rendimiento de arquitecturas, circuitos aritméticos complejos (aritmética de computadores), segmentación, multiprocesadores, multicomputadores, etc.

Para obtener información más detallada sobre el programa de la asignatura el lector puede consultar la referencia [5].

3. DESCRIPCIÓN DE LA PLATAFORMA

Hasta la fecha, nuestra plataforma web simula el comportamiento de cuatro circuitos aritméticos complejos, dos multiplicadores y dos divisores. En concreto, los multiplicadores implementados son: multiplicador de Booth y multiplicador de Baugh-Wooley. Mientras que los algoritmos divisores son los siguientes: divisor sin restauración y divisor con restauración [2], [3].

Los dos multiplicadores han sido representados mediante su circuito, mientras en los divisores lo que se representa es el algoritmo seguido por éstos, puesto que este algoritmo detalla con más claridad el funcionamiento de cada divisor. La figura 1 presenta la página web de inicio del simulador, en la que se puede elegir entre cualquiera de los circuitos aritméticos implementados, para comenzar su estudio y simulación detallada.

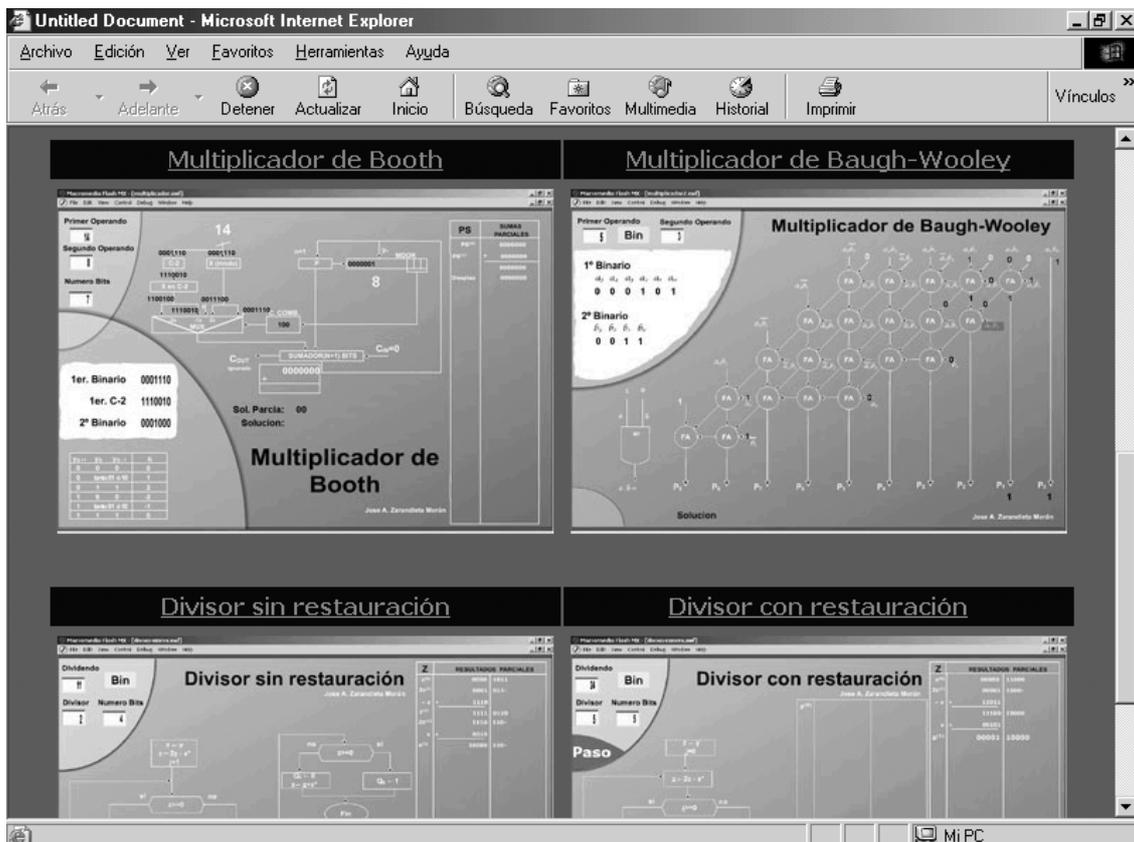


Figura 1. Página web principal del simulador para circuitos aritméticos complejos.

El simulador no requiere ningún tipo de instalación en la máquina por parte del estudiante, ya que se ejecuta a través de Internet en un servidor remoto. Por tanto, para que un alumno

pueda ejecutar el simulador, sólo necesita una máquina con acceso a Internet y un navegador que pueda visualizar páginas web diseñadas con elementos multimedia de tipo *Flash* (*Macromedia Flash* [4]). En concreto, se ha probado con éxito el simulador en los navegadores *Internet Explorer* y *Netscape*.

3.1. Multiplicador de Booth

El multiplicador de Booth utiliza un esquema de recodificación de los números que permite reducir el número de etapas en la multiplicación. Se trata de unos de los multiplicadores más populares, por lo que se puede encontrar una descripción detallada del mismo en gran cantidad de libros (por ejemplo, consultar [1], [2] o [3]). De hecho, la recodificación de Booth es generalmente el mejor método para diseñar hardware de multiplicación que vaya a operar con números con signo [1].

En la figura 2 se muestra la interfaz para el multiplicador de Booth. En ella podemos observar tres cuadros de texto en los que se indicará el valor del primer y segundo operando a multiplicar, así como el número de bits con el que queremos que se represente el circuito.

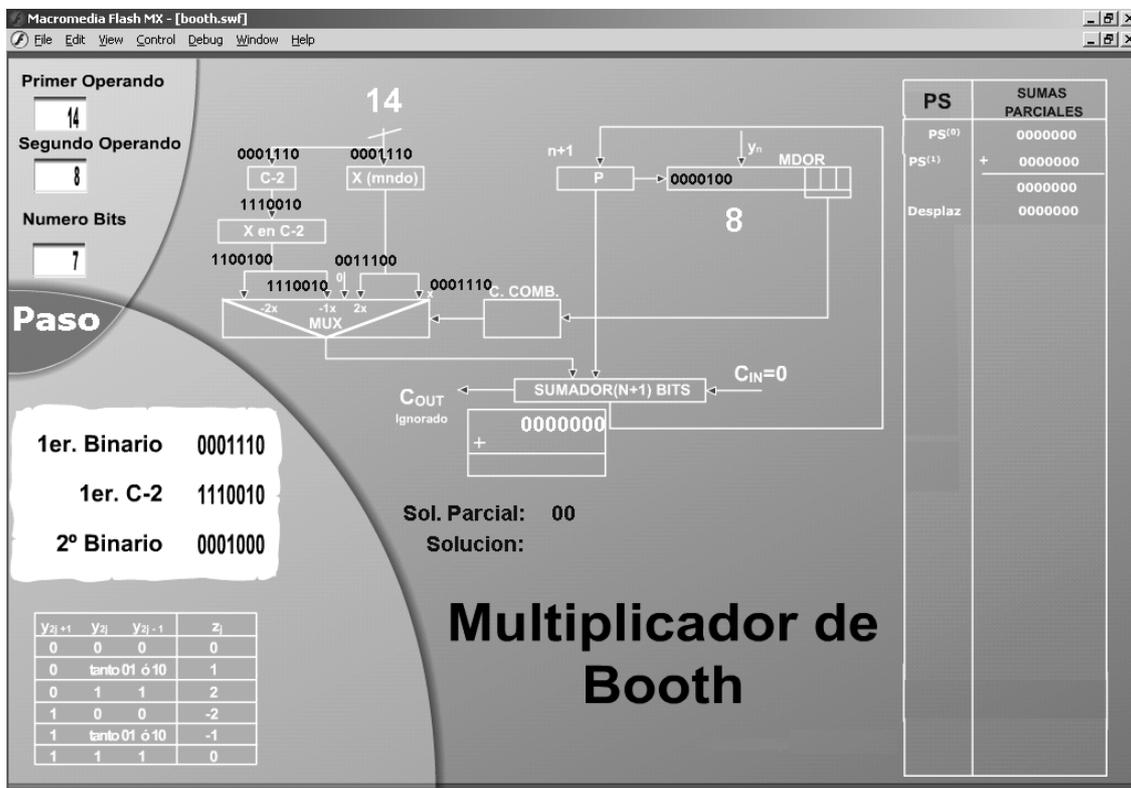


Figura 2. Interfaz para el multiplicador de Booth.

Tras estos datos, con el botón *Paso* podemos ir avanzando en la simulación, paso a paso. Observamos que la tabla de la derecha se va rellenando a medida que se realiza la multiplicación. La tabla canónica, que está situada abajo a la izquierda, va mostrando en cada caso cuál es la selección del multiplexor.

3.2. Multiplicador de Baugh-Wooley

El multiplicador de Baugh-Wooley es un multiplicador mediante sumas en array, que realiza la multiplicación directa en complemento a 2. Este tipo de multiplicador busca incrementar la

regularidad de su estructura usando un solo tipo de sumador para todas las operaciones. Para un estudio más detallado se aconseja la referencia [3]. En la figura 3 aparece un ejemplo de la interfaz del simulador para este multiplicador. En este caso mostramos el aspecto de la interfaz tras finalizar la simulación, y obtener el resultado final de la multiplicación.

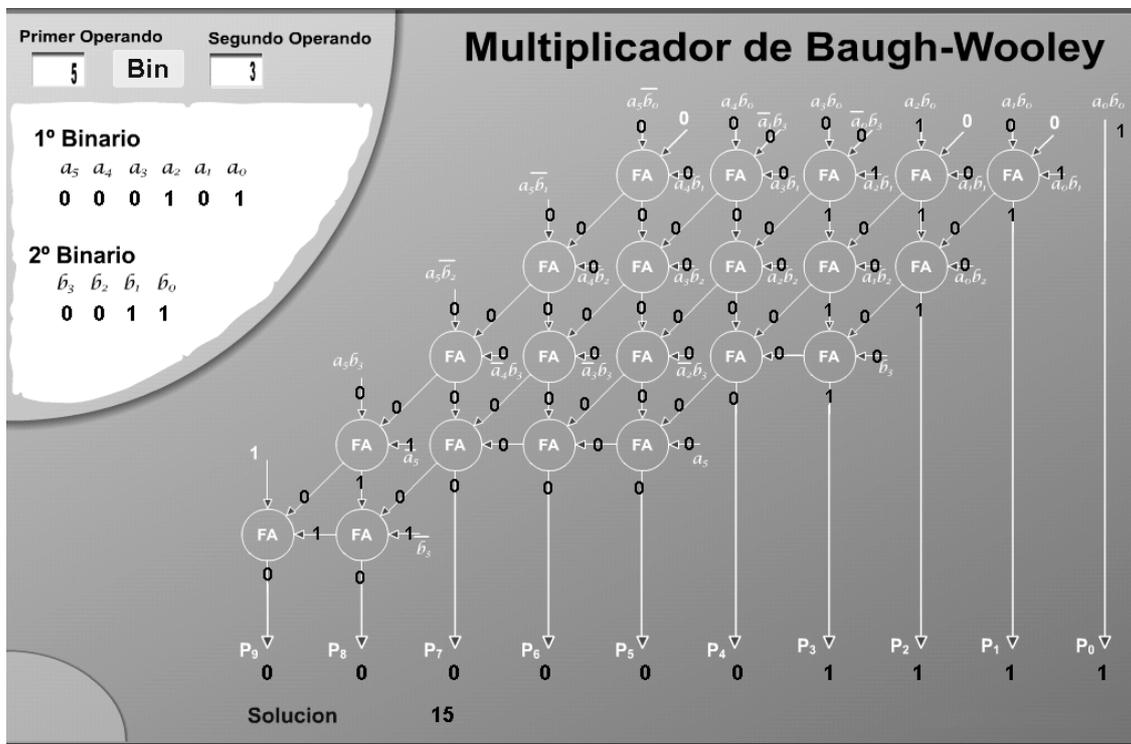


Figura 3. Interfaz para el multiplicador de Baugh-Wooley.

Al igual que para el multiplicador de Booth, en primer lugar se deben dar los operandos a multiplicar, que serán convertidos a binario. Luego se irá avanzando en la simulación paso a paso. Los resultados parciales, es decir, los bits de la solución que van apareciendo (de derecha a izquierda) a medida que avanzamos un paso más, van conformando la solución, que al final se convertirá a decimal.

Para poder ir calculando bits del resultado necesitamos resolver las sumas, y las entradas a cada uno de esos sumadores. Estas entradas pueden ser, básicamente, de tres tipos: puerta lógica AND, puerta lógica AND con un inversor en a , y puerta lógica AND con un inversor en b . Estos cálculos y puertas van apareciendo en la parte inferior-izquierda de pantalla según se van utilizando en la simulación.

3.3. Divisor sin restauración

La división sin restauración junto con la división con restauración son dos de las técnicas más utilizadas para dividir números en aritmética de computadores. Ambas se apoyan en el uso de operaciones de suma/resta y desplazamiento. Para el caso del divisor sin restauración, el lector encontrará información más detallada en [2] y [3]. En la figura 4 se muestra el aspecto del simulador web para el divisor sin restauración. En primer lugar debemos introducir los valores para el dividendo, divisor y número de bits a usar en la operación. Una vez introducidos correctamente estos datos, pulsamos el botón *Bin*, para convertir estos números de decimal a binario, y por tanto, iniciar la simulación. Para avanzar en la simulación, paso a paso, se utiliza el botón *Paso*.

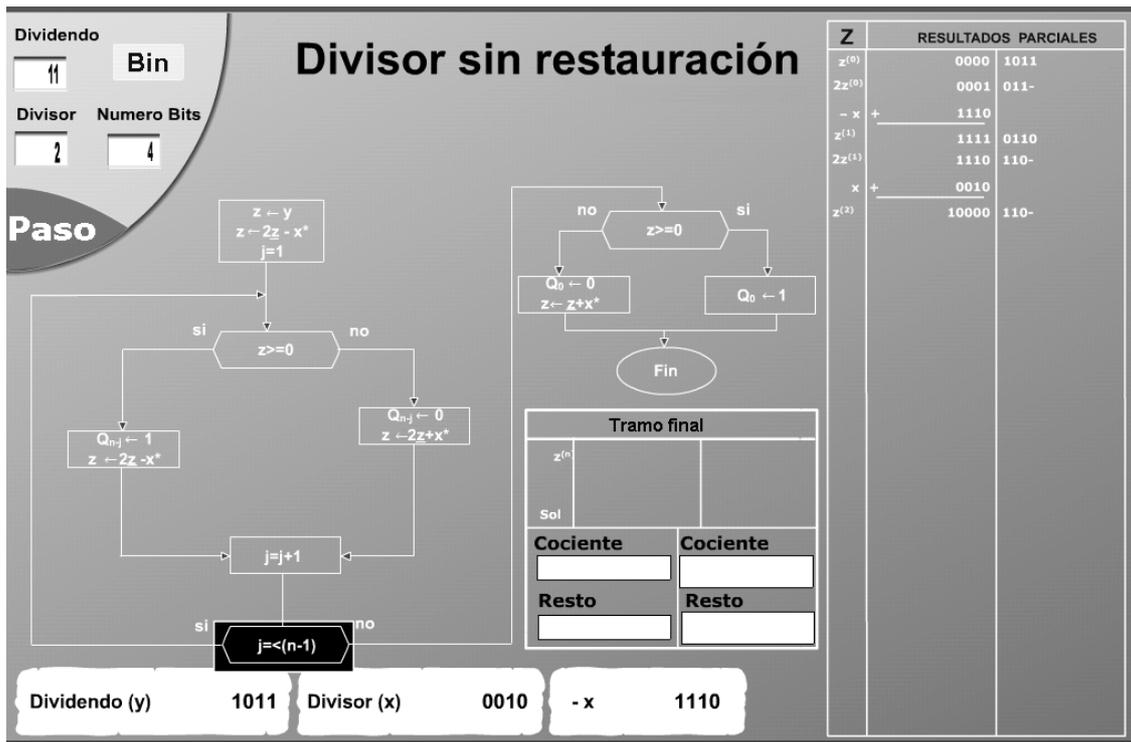


Figura 4. Interfaz para el divisor sin restauración.

En todo momento aparecerá resaltada en pantalla la zona del algoritmo por la que se encuentra actualmente la simulación. La tabla del lateral derecho de pantalla se va rellendo de forma dinámica, según se avanza en la simulación, y dependiendo de los números introducidos en los cuadros de texto (operandos y número de bits). Al terminar la simulación, podremos comprobar el resultado final de la división según este divisor.

3.4. Divisor con restauración

En la división con restauración, se compara el resto con el divisor. Si el resto es mayor o igual que el divisor, se establece el bit del cociente a 1 y se resta al resto el divisor. En otro caso, el bit correspondiente del cociente valdrá 0 y simplemente desplazamos el resto un lugar a la izquierda. Se denomina división con restauración porque para comparar el resto con el divisor, tenemos que realizar una resta, y restaurar el valor anterior a dicha resta si el resultado de la misma fue negativo (en [2] y [3] se pueden encontrar más detalles). Por el contrario, en el caso del divisor sin restauración esta operación de restauración no se realiza; Por lo que puede ser necesario realizar una corrección en el último paso de algoritmo si el resto es negativo.

En la figura 5 se presenta el simulador web para el divisor con restauración, mostrando el resultado final de una operación de división. El manejo básico de este simulador es similar al explicado anteriormente para el resto de circuitos. En primer lugar hay que introducir los valores para el dividendo, divisor y número de bits a usar en la operación. Una vez introducidos correctamente estos datos, pulsamos el botón *Bin* y el algoritmo comienza a simularse paso a paso.

La tabla que hay a la derecha del simulador se va rellendo de forma dinámica, dependiendo de los números introducidos en los cuadros de texto. Al terminar la simulación, podremos comprobar el resultado final de la división.

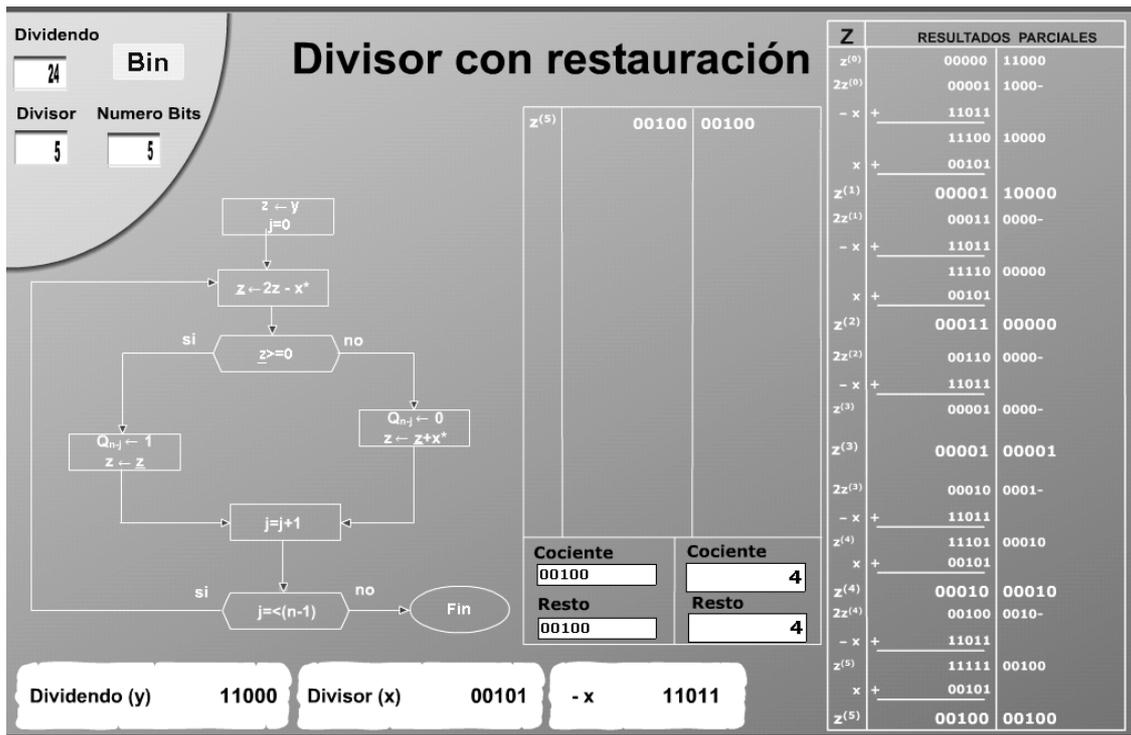


Figura 5. Interfaz para el divisor con restauración.

4. MÉTODOS Y HERRAMIENTAS

Para el desarrollo y mantenimiento de esta plataforma se dispone de un servidor que sirve de soporte al sistema docente a través de Internet. El servidor, bajo Windows 2003 Server, ofrece servicios de administración y publicación de páginas web (WWW), de transferencia de ficheros (FTP), correo electrónico, listas de distribución de correo compatible con *Majordomo*, etc.

Para la implementación de la plataforma se está utilizando Macromedia Flash [4]. La elección de Flash para la implementación de esta aplicación se fundamenta en el uso del simulador a través de Internet, y en que Flash facilita el diseño de entornos gráficos con animación. De hecho, se trata de una de las herramientas más usadas para realizar aplicaciones multimedia interactivas, animaciones y generación de contenidos en los desarrollos web.

5. CONCLUSIONES

En este trabajo hemos presentado una plataforma que se está desarrollando para la enseñanza a través de Internet de la aritmética de computadores, materia impartida en parte de la asignatura Arquitectura e Ingeniería de Computadores (AIC), de cuarto curso de la Ingeniería Informática, en la UEX.

Respecto a las ventajas del simulador, es importante resaltar que en la actualidad esta parte del temario se explica mediante problemas hechos en clase. Creemos que la realización de los problemas en la pizarra limita la versatilidad y cantidad de los mismos. El desarrollo de este simulador permitirá al alumno seguir practicando los conceptos aprendidos en su propia casa, y a su ritmo de aprendizaje. Además, la cantidad de ejercicios prácticos a realizar sólo estará limitada por la cantidad de pruebas que quiera realizar el alumno con el simulador. En conclusión, este simulador permitirá reforzar los conceptos introducidos en clase, motivando

a los estudiantes a realizar más ejercicios prácticos, lo cual redundará en una mejora de la enseñanza.

Finalmente, indicar que esta plataforma no sólo es aplicable en la asignatura AIC de la UEX, sino que también podría usarse en otras muchas asignaturas sobre Arquitectura de Computadores, Sistemas Digitales, Estructura/Organización de Computadores,... que se imparten en la mayoría de Universidades, y en las que se explican los conceptos relativos a la aritmética de computadores.

6. BIBLIOGRAFÍA

- [1] J.L. Hennessy, D.A. Patterson, *Computer Architecture: A Quantitative Approach*, Morgan Kaufmann, 3ª edición, 2003.
- [2] I. Koren, *Computer Arithmetic Algorithms*, A.K. Peters, 2ª edición, 2002.
- [3] B. Parhami, *Computer Arithmetic: Algorithms and Hardware Designs*, Oxford University Press, 2000.
- [4] B. Underdahl, *Macromedia Flash MX. Manual de Referencia*, McGraw-Hill, 2003.
- [5] M.A. Vega, J.M. Sánchez, J. Ballesteros, *Sitio Web de la Asign. AIC*, <http://arco.unex.es/mavega/AIC.htm>, 2004.