

ALTERACIONES FUNCIONALES EN CIRCUITOS DE CAPACIDADES CONMUTADAS PROVOCADAS POR LA TECNOLOGÍA BIPOLAR

J.VALVERDE, J.M. GARCIA

Departamento de Electrónica. Escuela de Ingenierías Industriales. Universidad de Extremadura. España

Este trabajo pretende, a través de una práctica simulada en PSPICE, poner de manifiesto la imposibilidad de utilizar transistores bipolares para implementar los interruptores, en circuitos de capacidades conmutadas, dado que se producen alteraciones en el valor medio de la corriente que dan lugar a errores en el valor estimado de R.

Los circuitos de capacidades conmutadas se utilizan, frecuentemente, para el diseño de filtros que requieren resistencias de valor muy elevado para ser fabricados en CI.

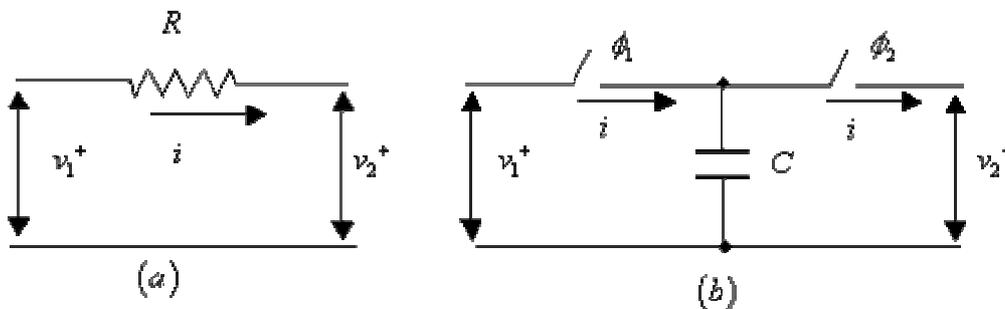


Fig.-1

Esta técnica, permite implementar la resistencia de la fig.1(a), mediante el circuito de la fig.1(b), siempre que los interruptores se abran, de forma alternativa, mediante trenes de impulsos no solapados y, su frecuencia, sea lo suficientemente grande para que las tensiones v_1 y v_2 no cambien, de forma apreciable, en cada periodo de conmutación. En tal caso, para el circuito de la fig.1(a):

$$R = \frac{v_1 - v_2}{I}$$

Para el de la fig.1(b):

$$R_{eq} = \frac{v_1 - v_2}{I_{med}} = \frac{1}{C \cdot f}$$

Siendo I_{med} el valor medio de la corriente que pasa de v_1 a v_2 , a través de los interruptores, C la capacidad del condensador y f la frecuencia de conmutación de los interruptores.

El hecho de utilizar esta técnica, para implementar resistencias, se justifica como ya hemos indicado, por la necesidad de conseguir valores grandes de R que ocupen poco volumen de semiconductor y, desde este punto de vista, ya es aconsejable la utilización de transistores MOST que, además, requieren muy poca potencia de control, no obstante, en el presente trabajo veremos que, con independencia de la densidad de integración y del consumo, no es aconsejable utilizar transistores bipolares como interruptores, ya que, dada su configuración, bajo ciertas condiciones de polarización, que se dan en este caso, pueden actuar como diodos independientes, alterando el valor de I_{MED} y, por tanto, generando valores erróneos de R_{EQ} .

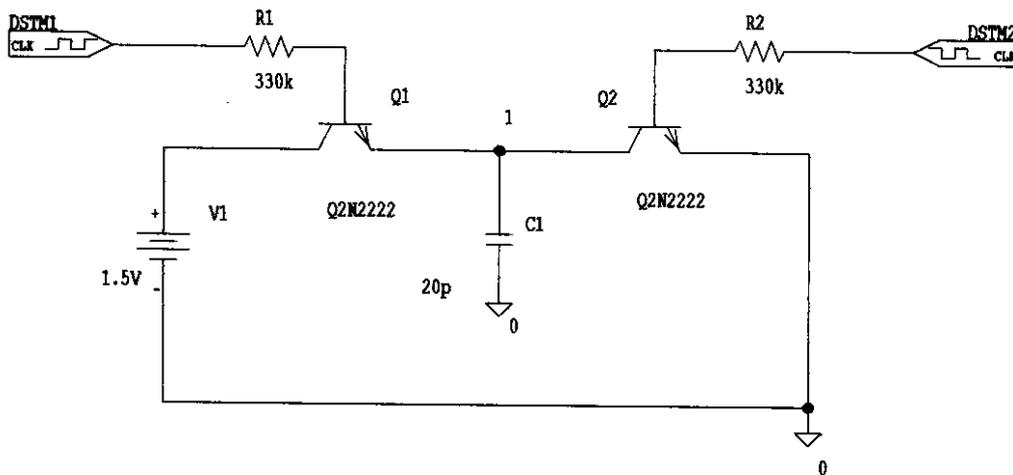


Fig.-2

Se ha simulado, utilizando Pspice, el circuito de la fig.2, en el que, para una frecuencia de 10KHz, se debería obtener una resistencia equivalente de:

$$R_{EQ}(teorica) = \frac{1}{C.f} = \frac{1}{20 \cdot 10^{-12} F \cdot 10000 Hz} = 5 M\Omega$$

Sin embargo, al simular el circuito y calcular el valor medio de la corriente $I(V_1)_{med}$, se observa una resistencia equivalente de:

$$R_{EQ} = \frac{V_1 - V_2}{I(V_1)_{MED}} = \frac{1.5V}{3.033 \mu A} = 0.5 M\Omega$$

Que, evidentemente se aleja mucho del valor teórico previsto.

En la fig.3, aparecen simultáneamente, la tensión entre las placas del condensador y los pulsos de control, junto a los valores medio e instantáneo de la corriente $I(V_1)$. Se puede apreciar que la corriente toma, en algunos intervalos de tiempo, valores positivos lo que, de acuerdo con el criterio de signos adoptado, indicaría que está entrando corriente en la fuente que suministra la tensión V_1 , lo que altera el valor medio de la corriente $I(V_1)$ y aleja al circuito del comportamiento resistivo.

Cuando los pulsos de control saturan a Q1 y cortan a Q2 el condensador se carga, casi instantáneamente, por el pico negativo de $I(V_1)$ y la corriente de carga que es la de emisor, del transistor Q1, se hace cero, con lo que: $I_e=0$ e $I_c=-I_b$, es decir, el diodo de emisor estaría cortado y la corriente pasa, a través del diodo de colector hasta la fuente V_1 .

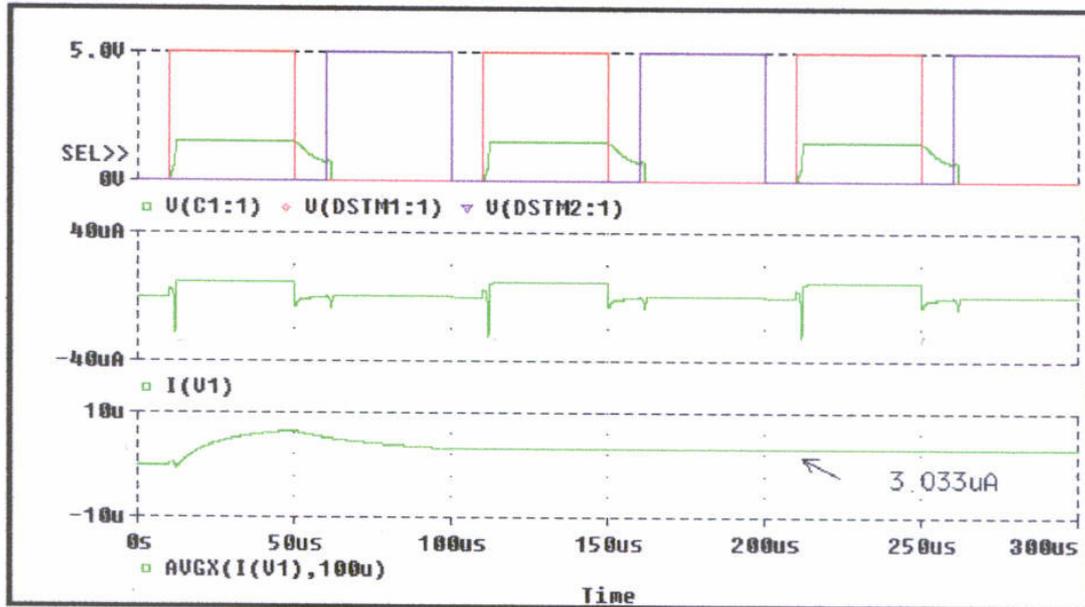


Fig.-3

La corriente de base de Q1, sería entonces:

$$I_B = \frac{V_{C1} - V_{BC} - V_1}{R_1} = \frac{5 - 0.7 - 1.5}{330K} = 8.48 \mu A$$

Con lo que, una vez cargado el condensador y, durante todo el tiempo que este en alto el pulso aplicado a la base de Q1, la corriente $I(V_1)$ es positiva, alterándose su valor medio y, por tanto, el valor de la resistencia equivalente.

Se puede minimizar el error aumentando la resistencia de base, para hacer menores los valores de corriente positiva que afectan al valor medio, así para: $R_1=820K$, $I_B=3.41 \mu A$ e $I(V_1)_{MED}=418.266 \text{ nA}$, con lo que:

$$R_{EQ} = \frac{V_1}{I(V_1)_{MED}} = \frac{1.5v}{418.266nA} = 3.58M\Omega$$

Para $R_1=853 \text{ K}$, $I(V_1)_{MED}=302,23 \text{ nA}$, entonces:

$$R_{EQ} = \frac{V_1}{I(V_1)_{MD}} = \frac{1.5v}{302.23nA} = 4.96M\Omega$$

Nos vamos acercando al valor teórico, pero vamos haciendo cada vez mas difícil la saturación del transistor y, por otra parte, el procedimiento no se puede generalizar, ya que los valores de R_1 se tendrían que adecuar, en cada caso, a los de R_{EQ} que se quieran conseguir, por lo que concluimos que, al margen de otras consideraciones de tamaño, potencia de control, etc, no es aconsejable implementar los interruptores de los circuitos de capacidades conmutadas con transistores bipolares.

CONCLUSIONES.- Se ha puesto de manifiesto en este trabajo que no es aconsejable implementar resistencias, mediante capacidades conmutadas, utilizando como interruptores transistores bipolares en conmutación, ya que, cuando deben estar abiertos se pueden producir corrientes a través del diodo de colector que pueden alterar el valor medio de la corriente entrada-salida y, por tanto, generar valores de resistencia que se alejan del valor teórico.

REFERENCIAS.-

1.-“*Modificaciones de comportamiento en circuitos de capacidades conmutadas provocadas por los interruptores*”. Trabajo fin de carrera. Victoria García Fernández. Escuela de Ingenierías Industriales. Badajoz 2003

2.-“*Semiconductor device modeling with Pspice*”. Antognetti /Masobrio
1ª Edición 1988. Ed. Mc Graw Hill.

3.-“*Analog integrated circuits desing*”. Martin/Johns
1ª Edición 1997. Ed. Wiley.

4.-“*Circuito de capacidades en conmutación con muestreo individual peridico no uniforme*”. Memoria de Tesis Doctoral. José Luis Ausín.
Facultad de Física. Badajoz 1999.