

ADAPTACIÓN DE SISTEMAS ELECTRÓNICOS DIGITALES AL SISTEMA ECTS

E. MAGDALENO, M. RODRÍGUEZ, A. AYALA

Departamento de Física Fundamental, Exp. y Electrónica. Escuela Técnica Superior de Ingeniería Informática. Universidad de La Laguna

Este trabajo presenta las pautas empleadas para lograr una metodología de enseñanza de circuitos y sistemas digitales en el marco que propone el espacio europeo de educación superior. La asignatura en la cual se aplica esta metodología se denomina Sistemas Electrónicos Digitales, troncal de cuarto curso de la titulación de Ingeniería en Automática y Electrónica Industrial que se está impartiendo desde hace tres cursos académicos en la Universidad de La Laguna.

1. Introducción

Teniendo en mente el fomento del crecimiento económico de Europa, el aumento de la competitividad internacional y la cohesión social a través de la educación, los Ministros de Educación de 29 países europeos firmaron, hace ya 6 años, la Declaración de Bolonia, con el fin de poder disponer a partir del 2010 de un Espacio Europeo de Educación Superior (EEES).

Como uno de los objetivos estratégicos del Espacio Europeo de Educación Superior (EEES) es fomentar la movilidad de estudiantes de las universidades europeas, se pretende adoptar un sistema de acumulación y transferencia de créditos que la favorezca (créditos ECTS).

Este sistema europeo de créditos pretende medir el trabajo que deben realizar los estudiantes para la adquisición de los conocimientos, capacidades y destrezas necesarias para superar las diferentes materias de su plan de estudios.

En el actual sistemas de créditos, estos únicamente contabilizan las horas lectivas (cada 10 horas lectivas suponen un crédito), pero el crédito europeo equivale a 25-30 horas no sólo de clases lectivas, sino además horas de estudio, tutorías, seminarios, trabajos, prácticas o proyectos. Estos créditos incluyen también la realización de exámenes, aunque una posible interpretación de este nuevo sistema podría suponer la eliminación de la clásica prueba escrita.

2. Objetivos y motivación

Aunque es cierto que los planes de estudios han de cambiar para ajustarse a este nuevo marco y, por lo tanto, podría haber una reestructuración de asignaturas, resulta interesante que tanto los alumnos como el docente empiecen a tomar contacto con los cambios que se avecinan.

La Universidad de La Laguna, a través del Vicerrectorado de Planes de Estudio y Títulos Propios, por su parte, ha organizado en los últimos dos años tres jornadas de información al profesorado:

- Las Jornadas sobre la Convergencia Europea: implicaciones del ECTS
- Políticas de Calidad en la Universidad de La Laguna
- Los retos de la Convergencia Europea en la Universidad de La Laguna

En estas jornadas fundamentalmente se intentó formar al profesorado en los cambios metodológicos que se proponen para mejorar el aprendizaje del alumnado, entre otros aspectos.

En este curso académico se procuró pasar al sistema ECTS la asignatura Sistemas Electrónicos Digitales de 4º de Ingeniería en Automática y Electrónica Industrial, acorde a lo expuesto en las jornadas anteriormente señaladas [2], [3]. Los objetivos que se pretendían alcanzar con esta nueva metodología eran:

- Aprendizaje de las diferentes arquitecturas de los dispositivos lógicos programables.
- Introducción al lenguaje de descripción hardware estándar VHDL.
- Modelado y síntesis de sistemas electrónicos digitales básicos.

La motivación de esta propuesta se deriva de lo siguiente: por una parte, es más sencilla la comprensión de los diferentes sistemas digitales si los sintetiza el propio alumno, mucho mejor que proporcionarle ya los componentes y las hojas de funcionamiento que muchas veces les son difíciles de entender. Además, esta asignatura se presta a disminuir de manera importante la carga lectiva (tanto por el contenido como por el número de matriculados) y sustituirla por proyectos, sesiones de tutorías, puestas en común, etcétera, y poner en práctica los conocimientos adquiridos en las jornadas anteriormente mencionadas

2. Metodología de enseñanza y aprendizaje

El nuevo enfoque metodológico se centra más en el aprendizaje del alumno que en la enseñanza al alumno. En el primer mes del cuatrimestre se realizaron clases teóricas donde se introducía al alumno los conceptos básicos del lenguaje de descripción de hardware VHDL [4]-[5] y de los dispositivos lógicos programables. Además, se realizaron posteriormente unas sesiones en las que el alumno estaba autorizado a usar los puestos de laboratorio para familiarizarse tanto con el software (ISE Fundación 7.1 de Xilinx [6]-[7]) como con el hardware (placas de desarrollo Spartan-3 donadas por Xilinx [8] en su programa universitario). En estas sesiones el alumno podía implementar diseños de multiplexores, decodificadores, sumadores, etcétera.

La placa desarrollo cuenta con los periféricos necesarios para poder realizar diseños muy flexibles y vistosos (figura 1). Entre sus componentes se pueden encontrar 4 displays de 7 segmentos, 8 leds, 8 interruptores, 4 botones, un puerto VGA, otro RS-232, y otro PS/2, además de memoria y ranuras de expansión. Fueron donadas 10 placas de estas características.



Figura 1. Placa de desarrollo empleada en las prácticas

Se introduce como metodología de diseño el método *top-down*, haciendo énfasis en la relación entre los diferentes niveles de abstracción existentes en el diseño lógico (figura 2), jerarquía y modularidad del lenguaje. Habitualmente todos estos conceptos derivados de este método son nuevos

para el alumno y se verán mediante unos ejemplos básicos como un semisumador, un sumador completo y una unidad aritmético-lógica.

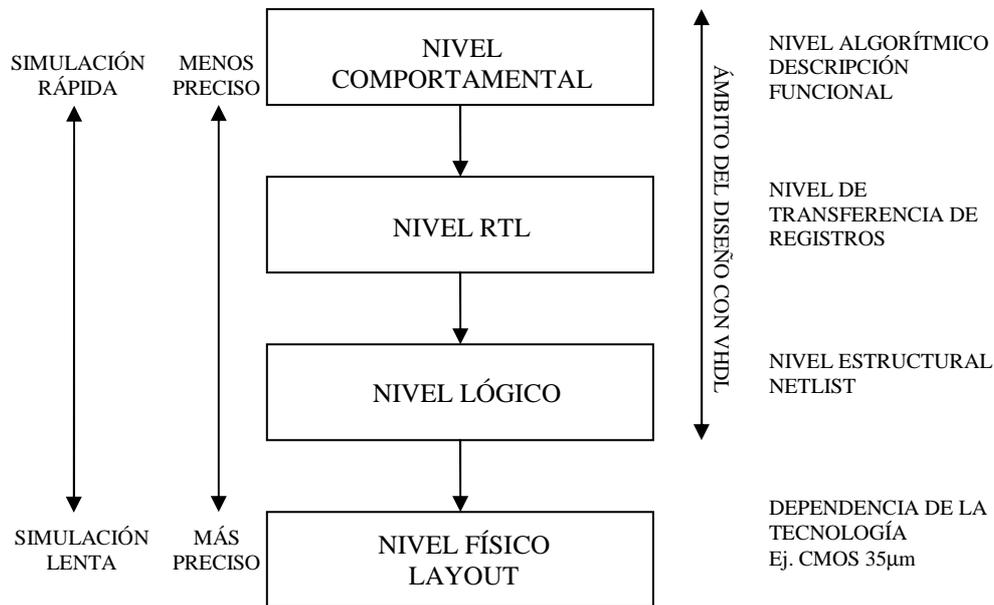


Figura 2. Niveles de abstracción en el diseño lógico

Esta metodología de enseñanza-aprendizaje viene a reemplazar el método clásico de montaje de sistemas digitales en una protoboard basada en familias lógicas como TTL, CMOS, etc. Algunos componentes estándares han llegado a alcanzar grandes cotas de popularidad, como los pertenecientes a la familia TTL 74, que todavía son muy empleados a día de hoy en las típicas prácticas de laboratorio de cursos universitarios de introducción al diseño lógico digital, ya que ofrecen una selecta variedad de útiles funciones estandarizadas y magníficamente implementadas. Sin embargo, hace años que el estilo de diseño TTL ha entrado en crisis debido al gigantismo en los diseños electrónicos que previó Moore en su día (década de los 60) acerca del incremento de la miniaturización, la capacidad de las memorias, la velocidad de reloj, etcétera. Si, por supuesto, es posible materializar cualquier diseño con componentes discretos TTL, sus características finales en tamaño, consumo, fiabilidad y precio, por no hablar del esfuerzo que suponía sus diseños, limitan notablemente la posibilidad de realización prácticas medias-complejas.

Durante el resto del cuatrimestre, se propuso a los grupos, de dos personas, implementar 3 prototipos (un contador, un detector de trama y un controlador de lavadora). Los alumnos disponían libremente del laboratorio y, dos veces por semana, se realizaban unas sesiones de realimentación con el profesor, en las que éste observaba sus evoluciones de manera pormenorizada. En estas sesiones se guiaba al alumno y se resolvían las dudas que iban surgiendo (figuras 3 y 4).

La valoración que se realizaba sobre el diseño en VHDL del prototipo estaba basada en los siguientes puntos: funcionalidad (el prototipo funciona o no), robustez, claridad, buena organización y documentación (básico cuando se diseña con un lenguaje de descripción de hardware), y mejoras (se proponía al alumno que modificara el diseño basado en las especificaciones iniciales e intentara aumentar sus prestaciones, mejorar la interfaz con el usuario y otros). Cada uno de estos criterios se evaluaba según su nivel de calidad con 3 puntos (bien), 2 puntos (regular) y 1 punto (mal).

Uno de los objetivos a corto plazo será erradicar el examen final. Éste, si bien se realizó, se redujo su proporción respecto a la nota final con relación a otros años.



Figura 3. Alumnos implementando un diseño en la placa de desarrollo

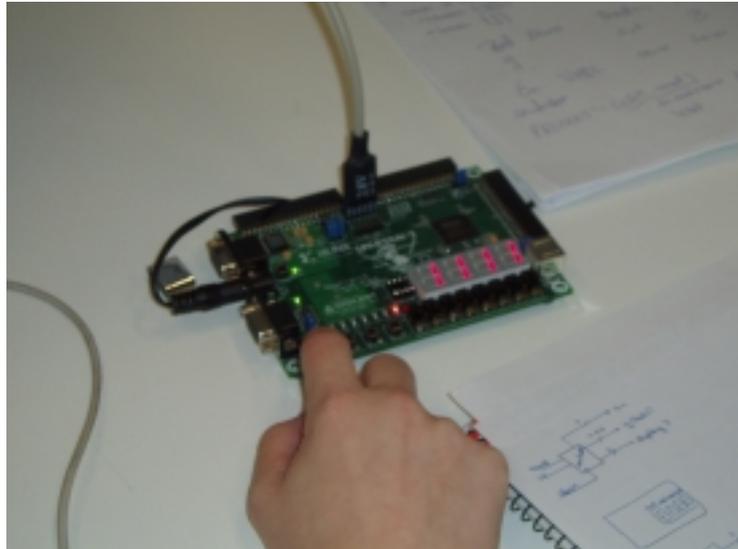


Figura 4. Detalle de la placa donada por Xilinx implementando un contador

3. Resultados y conclusiones

Una vez finalizado el cuatrimestre se realizó una encuesta al alumnado en la cual mostró su satisfacción por la metodología aplicada a la asignatura, en la que privó la componente práctica. De los 10 alumnos que se presentaron al examen (de 13 matriculados), 9 aprobaron el examen escrito, con lo que se pudo comprobar que los conocimientos habían sido asimilados. Sólo 4 alumnos presentaron los 3 diseños propuestos, debido fundamentalmente a falta de tiempo, según los alumnos.

Esta metodología de aprendizaje se presenta eficaz a la hora de transmitir al alumno los fundamentos del diseño electrónico digital. La realización de este método fue favorecida por el reducido número de alumnos matriculados, siendo complicada para asignaturas de primer curso, como en Introducción al Diseño Lógico Digital (de 1º de Informática), donde se tienen 200 alumnos.

Referencias

[1] http://www.ull.es/docencia/cr_europeo.html

[2] M. Valero. *¿Cómo se adapta una asignatura al sistema ECTS?* Jornadas Retos de la Convergencia Europea en la Universidad de La Laguna (2005).

- [3] S. Muñoz. *Indicadores de Rendimiento Académico del Alumnado de la Universidad de La Laguna*. Políticas de Calidad en la Universidad de La Laguna (2004)
- [4] *IEEE Standard VHDL Language Reference Manual*, IEEE-1076-2000, 2000. 11.
- [5] Ll. Teres, Y. Torroja, S. locos y E. Villar, *VHDL, Lenguaje Estándar de Diseño Electrónico*, McGraw-Hill, 1997.
- [6] E. Magdaleno, M. Rodríguez, *Tutorial de Xilinx ISE*, Grupo de Comunicaciones y Teledetección, 2005
- [7] *Xilinx ISE 7 Software Manuals*, Xilinx, 2005.
- [8] *Spartan-3 Starter Kit Board User Guide*, Digilent Inc., 2005