

DISEÑO DEL NODO INTERMEDIO DE UNA RED DE CONTROL DE ALARMAS

M. ORTIZ⁽¹⁾, F. QUILES⁽¹⁾, C. MORENO⁽¹⁾, E. SAEZ⁽¹⁾, J. MADRID⁽²⁾

¹Grupo de Arquitecturas Avanzadas de Computadores. Departamento de Electrotecnia y Electrónica. Universidad de Córdoba. España.

²C.E.S. San José. Departamento de Electrónica. Málaga. España

En este trabajo presentamos el nodo intermedio de una red de control de alarmas de tipo jerárquico. El nodo está basado en el microcontrolador MSC1210 de Texas Instruments y en el desarrollo de la aplicación hemos utilizado un pseudolenguaje basado en el concepto de autómatas que hemos desarrollado con carácter didáctico. En el desarrollo del proyecto hemos contado con la colaboración de varios alumnos, para los que enfrentarse a un problema real, ha sido muy enriquecedor.

1. Introducción

El sistema que presentamos forma parte de un proyecto contratado a la Universidad de Córdoba y que tiene como finalidad la modernización de una red de control de alarmas implantado en cada una de las viviendas de una urbanización. La red de alarmas se muestra esquemáticamente en la fig. 1. El requisito de partida fue mantener las placas que se encuentran instaladas en cada vivienda así como el cableado de los edificios para que el impacto fuese mínimo. Asimismo debería ser un sistema modular, de forma que permitiese en cualquier momento ampliar las prestaciones del sistema antiguo para soportar las necesidades futuras. Por otro lado la información de las alarmas debería estar centralizado en el puesto de vigilancia. Con estas premisas se ha diseñado una red jerárquica donde cada nodo puede trabajar autónomamente en caso de fallos en la comunicación.

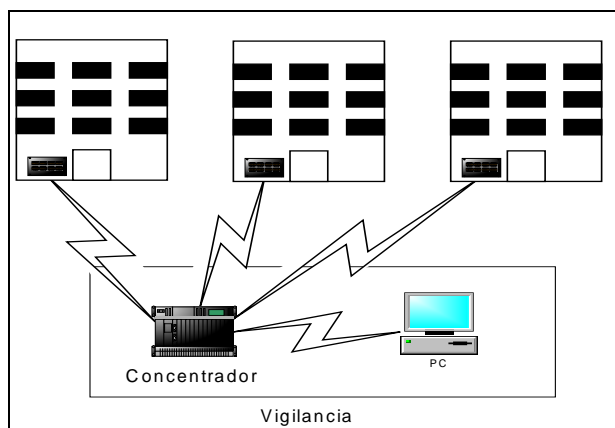


Figura 1. Estructura de la red de control de alarmas.

La fig. 2 muestra la estructura jerárquica de esta red que se estructura en tres niveles. El ordenador personal realiza únicamente las labores de interfaz con el usuario (en este caso el vigilante) y para guardar históricos por lo que no se considera éste un elemento de la red propiamente dicha. En el último nivel se encuentran las placas instaladas en cada vivienda. Todas las viviendas de un mismo edificio están controladas por un nodo intermedio o de edificio. En el nivel superior se encuentra el concentrador que informa y recoge todas las alarmas y las envía a un ordenador personal.

La red debía establecerse sobre líneas RS422 para mantener el cableado y las placas existentes en cada vivienda. Cada nodo dispone de dos líneas serie independientes que se multiplexan en varios interfases para aumentar el número de conexiones hacia los nodos inferiores. Una línea se reserva exclusivamente para comunicarse con el nodo superior o el ordenador personal en el caso del concentrador y la otra línea multiplexada se conecta a los nodos inferiores. Esta multiplexación no crea ningún problema ya que los nodos inferiores no pueden iniciar las transferencias si no es a petición del nodo superior.

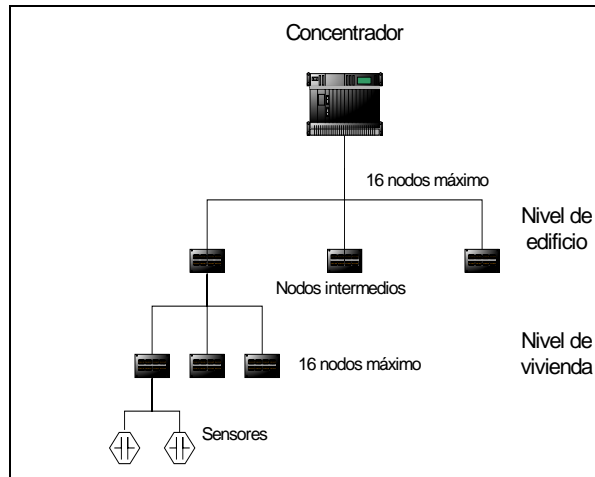


Figura 2. Jerarquía de la red de control de alarmas.

2. Características del nodo intermedio

Partiendo de los requisitos iniciales comentados brevemente en la introducción se diseñó una placa que debía tener las siguientes características:

- Microcontrolador de la familia MCS51 [1]
- Reloj de tiempo real y NVRAM
- Interfaz para conexión de un LCD
- Interfaz para teclado matricial
- Dos líneas serie con interfaz RS422 multipunto
- Una línea serie con interfaz RS232
- Entradas y salidas digitales adaptadas para conexión directa con determinados sensores
- Monitorización de las tensiones de alimentación

Una línea serie RS422 se utiliza para la conexión entre el nodo intermedio que se encuentra en cada edificio y el concentrador, y la otra, para conexión entre el nodo intermedio y los nodos de vivienda. La línea serie RS232 se utiliza para actualización del software del microcontrolador.

3. Descripción hardware del nodo intermedio

La placa está basada en el microcontrolador MSC1210Y5 [2] de la familia MCS51. Toda la lógica necesaria en la placa, incluidos los puertos digitales de entrada y salida, se ha integrado en el CPLD M4A5-128/64 de Lattice Semiconductor [3]. La fig. 3 muestra una fotografía de la placa donde se ha excluido el LCD y el teclado matricial.

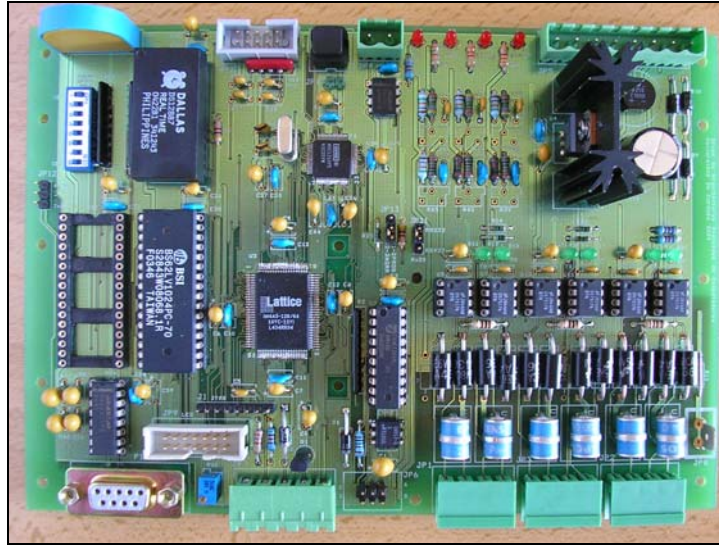


Figura 3. Fotografía del nodo intermedio.

La fig. 4 muestra el diagrama de bloques de esta placa, donde no aparece el registro de identificación necesario en cada placa ya que al tratarse de una red cada nodo que procesa debe tener su propio identificativo y tampoco aparece el interfaz RS232 para programación del microcontrolador.

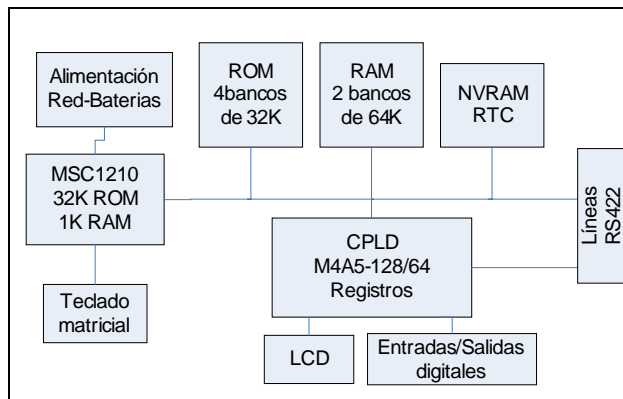


Figura 4. Diagrama de bloques del nodo intermedio

El microcontrolador tiene integrada una memoria Flash Eprom de 32KBytes pero se ha ampliado utilizando una memoria Flash Eprom externa de 128Kbytes que se ha organizado en 4 bancos de 32KBytes. La memoria RAM está formada por una memoria SRAM de 128Kbytes que se ha dispuesto en dos bancos de 64 KBytes. Las memorias se han tenido que organizar en bancos para tener una mayor capacidad de memoria, ya que este microcontrolador posee un máximo de memoria de programa y datos de 64KBytes. Para completar el sistema de memoria se ha utilizado una NVRAM con reloj de tiempo real para mantener la configuración del nodo y para informar de la hora a la que se han producido las alarmas.

La lógica de control de los bancos de memoria así como los registros de selección de los bancos se encuentra en el CPLD. Para modificar el banco activo, el programador debe activar un bit de permiso e inmediatamente establecer el banco activo, ya que este bit se desactiva automáticamente por hardware en cualquier escritura siguiente que se realice a cualquier dirección de memoria. Con este mecanismo de seguridad se protege el sistema de escrituras indeseadas que pudieran modificar los bancos activos.

Toda la lógica requerida en la placa se ha integrado en el CPLD M4A5-128/64, donde se ha incluido además de la lógica necesaria para banquear las memorias, comentado en el párrafo anterior, el interfaz a un LCD, los registros internos que permiten la multiplexación de una de las líneas serie y toda la lógica de decodificación y generación de Chip Select. La utilización del CPLD ha sido la pieza clave en la reducción de espacio ya que el tamaño de esta placa es de 185x130 mm y las pistas están trazadas a dos capas.

Realmente el microprocesador solo dispone de 2 líneas serie, de las cuales una se utiliza para conexión con el nodo superior o concentrador y la otra se utiliza para conexión con las placas de las viviendas. El cableado que hay instalado en el edificio para conexión entre el nodo intermedio y el nodo de vivienda está pensado para líneas RS422 multipunto. La norma especifica un máximo de ocho nodos y sin embargo se tienen 16 viviendas, por este motivo se han creado dos ramales (dos conexiones) y es necesario multiplexar la línea en dos. En el CPLD se tienen unos registros que seleccionan el ramal activo.

La actualización del software del microcontrolador se realiza través de la línea RS-232 y la programación del CPLD se realiza a través de un conector JTAG que se ha incorporado en la placa. De esta forma se pueden realizar las actualizaciones del programa o reconfigurar el CPLD en campo, si bien se requiere una parada del nodo para dicha operación.

4. Descripción de la Aplicación del nodo intermedio

Como se ha comentado anteriormente el nodo intermedio o de central de edificio forma parte de la red de alarmas. Para dicha red se han implementado tres protocolos que permiten la comunicación entre los nodos. La fig. 5 muestra en detalle la estructura de la red.

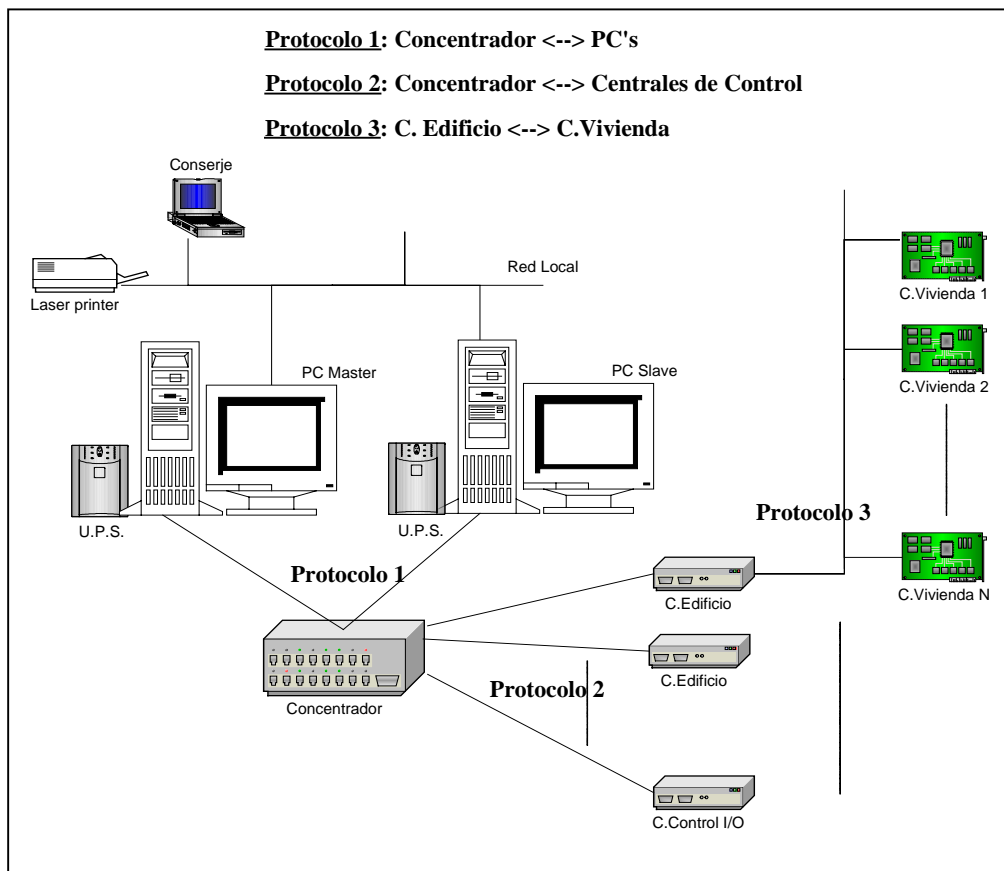


Figura 5. Detalle de la red de control de alarmas.

Las comunicaciones están basadas en mensajes que se envían de un nodo a otro utilizando líneas serie RS422. En el intercambio de mensajes el nodo destino debe confirmar el mensaje al nodo origen y de no ser así se realiza un número determinado de reintentos hasta informar de fallo en la comunicación y bajando sustancialmente la frecuencia de los reintentos para no sobrecargar al sistema. La fig. 6 muestra todos los tipos de mensajes que pueden circular por el Sistema, así como el nodo emisor y receptor de los mismos. En negrita aparecen los mensajes denominados ‘comandos’ y en gris las posibles ‘respuestas’ a cada uno de ellos. En la parte inferior, se indica el formato tanto de los comandos como el de las respuestas.

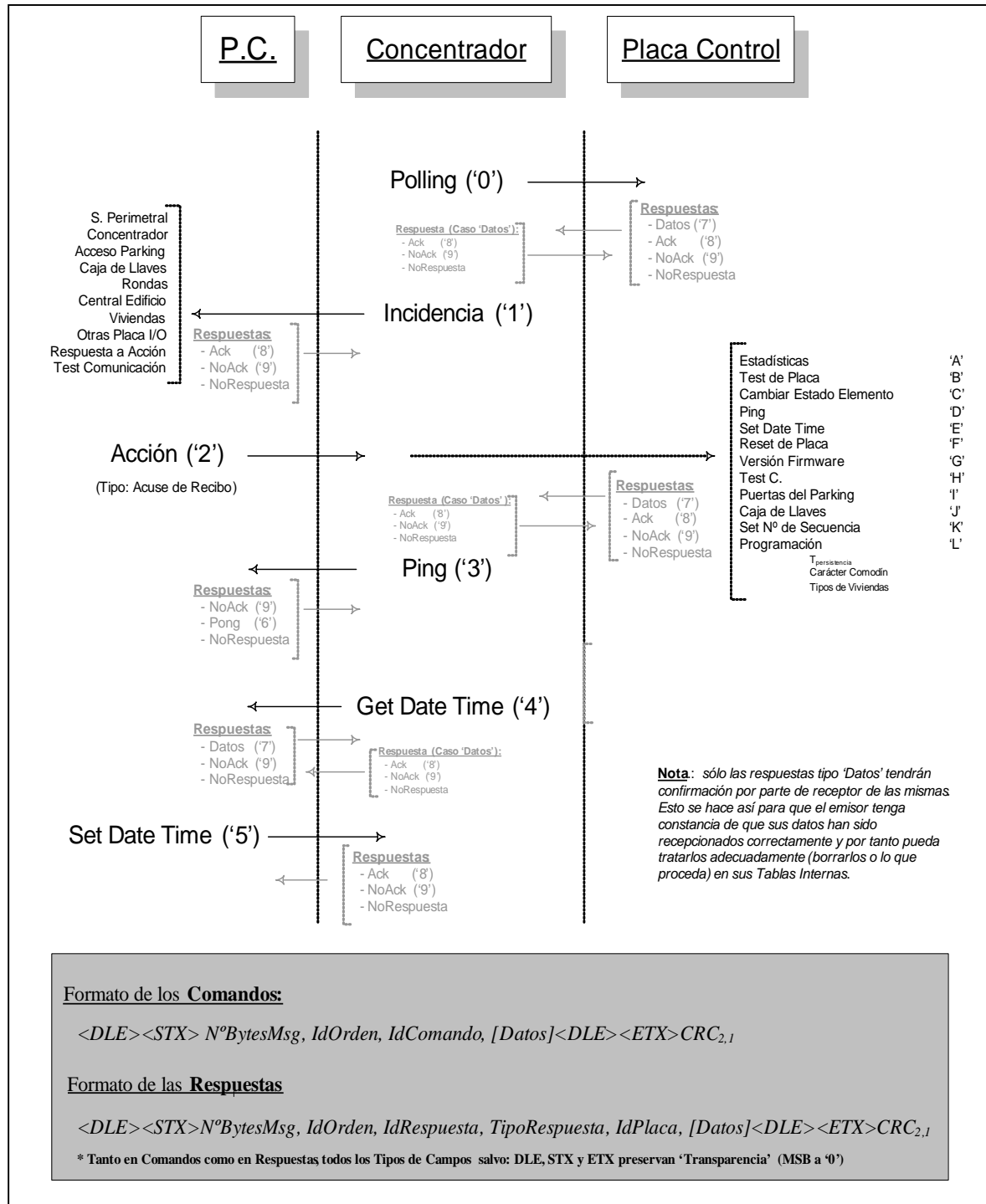


Figura 6 . Formato y tipos de mensajes.

El programa que se ejecuta en el nodo es relativamente complejo, ya que tiene que atender a las líneas serie, al usuario y a las entradas y salidas respondiendo a todos estos eventos en tiempo real. Para facilitar el desarrollo del programa del microcontrolador se ha utilizado un pseudolenguaje para programación en ensamblador basado en el concepto de autómatas [4,5]. Este pseudolenguaje, que en principio se desarrolló como una herramienta docente, permite describir la funcionalidad del programa mediante autómatas que evolucionan en función de los eventos que el bucle principal del programa va lanzando. La fig. 7 muestra la estructura del gestor de autómatas.

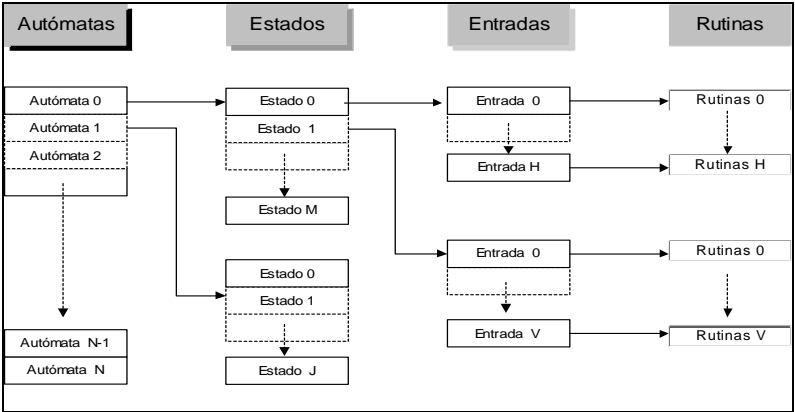


Figura 7. Estructura del gestor de autómatas.

En la fig. 8 se muestra el diagrama de bloques del firmware de la aplicación. Sobre el mismo se representan las distintas capas que constituyen las torres de comunicaciones para cada uno de los subsistemas a los que se conecta, así como el resto de módulos de control y de gestión local. El gestor se encarga de coordinar adecuadamente la secuencialidad de acciones a llevar a cabo en todo momento, en función de los eventos locales y externos acaecidos.

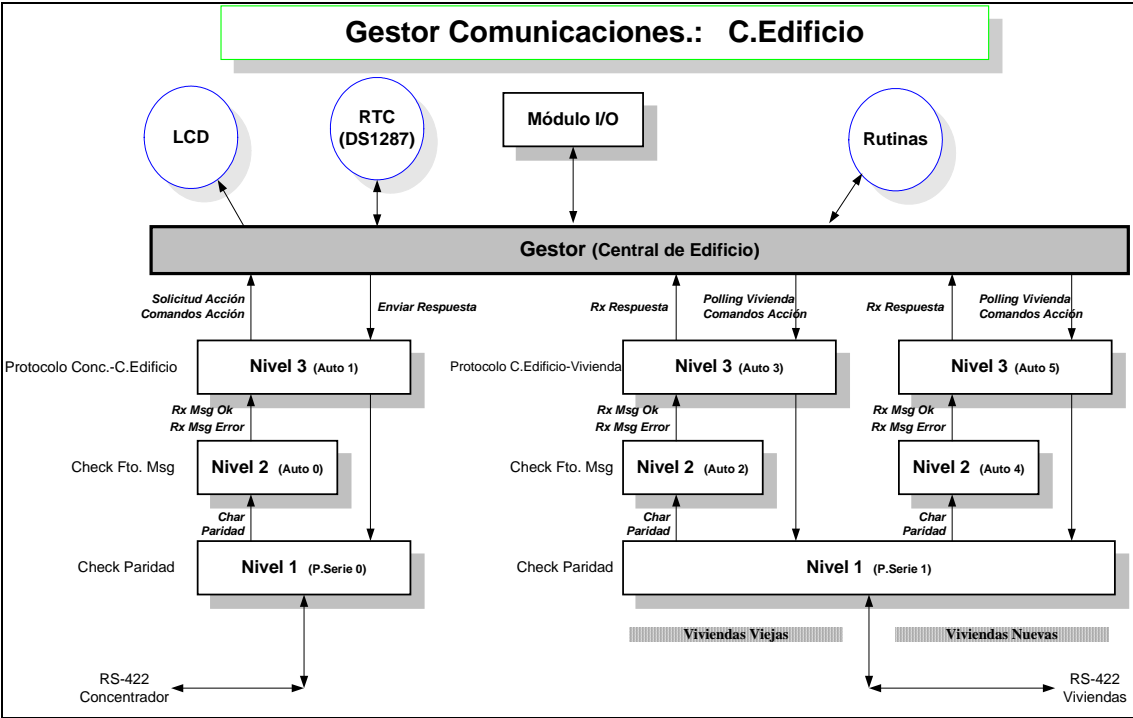


Figura 8. Gestor de comunicaciones.

La aplicación tiene dos partes diferenciadas, por un lado el control de eventos locales (alarmas locales, display, estado de las tensiones de alimentación, etc.) y por otro lado un gestor de comunicaciones para atender las peticiones del nodo superior (concentrador) y comunicarse con los nodos inferiores (viviendas). El nodo intermedio realiza un muestreo periódico de los nodos de las viviendas para mantener una imagen del estado de las alarmas de todo el edificio y enviar esta información al nodo concentrador, cada vez que es interrogado por éste.

Cada torre de comunicación está constituida por tres capas. La primera de ellas comprueba la paridad de cada carácter, en la medida que los mismos se van recibiendo. La segunda se encarga de verificar el correcto formato de la trama y de encolar el campo 'Datos' de la misma. La superior analiza la validez del tipo de trama, cuyo resultado notifica finalmente al Gestor, que a su vez arrancará las acciones oportunas.

Cada una de las capas asociadas a las torres de comunicación así como la del gestor, viene regida por un autómata. A título de ejemplo, en la fig. 9 se muestra el grafo que implementa el protocolo de Nivel 3 respecto a una Central de Vivienda.

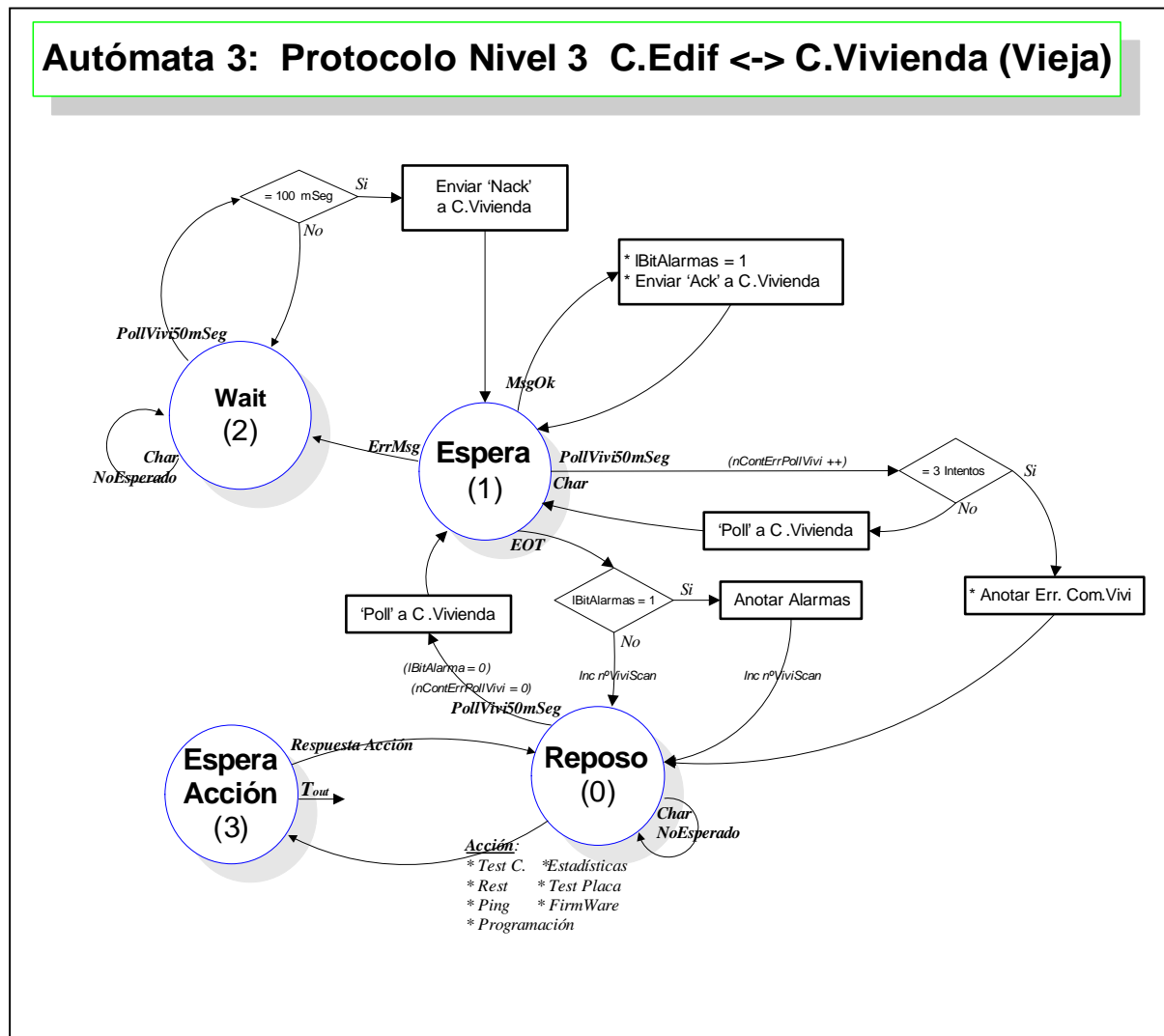


Figura 9. Autómata Nivel 3: C.Edificio – C.Vivienda.

5. Conclusiones

El nodo que hemos presentado forma parte de una red de control de alarmas para la cual hemos contado con la ayuda de varios alumnos, a los cuales se les ha acercado a un problema real. Uno de los aspectos que se les ha intentado inculcar es la necesidad de un diseño modular, sobretodo al tratarse de una red y el sometimiento al sistema a pruebas. Para tal efecto se han diseñado unos programas y bancos de pruebas.

El software del nodo se ha desarrollado aprovechando un pseudolenguaje que en principio tiene carácter docente pero que se ha mostrado muy robusto y modularizable. Con la utilización de este pseudolenguaje ha resultado menos complicado la implementación de la aplicación que en el caso de que hubiéramos utilizado directamente macroensamblador.

Referencias

- [1] Intel Corporation, <http://www.intel.com/design/mcs51>
- [2] Texas Instruments Incorporated, <http://www.ti.com>
- [3] Lattice Semiconductor Corporation, <http://www.latticesemi.com>
- [4] Madrid J.V., "Lenguajes de programación". C.E.S San José, Málaga.
- [5] Madrid J.V., et al., "Pseudolenguaje para programación en ensamblador de microcontroladores basado en el concepto de autómatas". Seminario Anual de Automática, Electrónica Industrial e Instrumentación (SAAEI). Año 2006.