

SIMULADOR VERSÁTIL DE DISPOSITIVOS ELECTRÓNICOS BASADO EN EL TRANSISTOR DE EFECTO CAMPO DE CUATRO PUERTAS (G4-FET)

A. LUQUE RODRÍGUEZ, J. A. JIMÉNEZ TEJADA, A. GODOY

Departamento de Electrónica y Tecnología de los Computadores. Facultad de Ciencias. Universidad de Granada. Avenida Fuentenueva s/n.18071. Granada. España. e-mail: agodoy@ugr.es

En este trabajo se presenta un simulador de dispositivos electrónicos para uso en el aula basado en el transistor de efecto campo de cuatro puertas. Las ventajas de este simulador frente a otros comerciales son la facilidad de uso, pues no requiere el aprendizaje de un nuevo programa, y la versatilidad que ofrece el dispositivo seleccionado, pues controlando las tensiones aplicadas a sus puertas, muestra comportamientos que aparecen en estructuras tan diferentes como el MOSFET y el JFET.

1. Introducción

La implementación de dispositivos electrónicos con mejores prestaciones exige soluciones tecnológicas diferentes. Este es el caso de la tecnología SOI (“Silicon On Insulator” Silicio sobre aislante) y de un nuevo dispositivo recientemente fabricado con esta tecnología: el transistor de efecto campo de cuatro puertas (G4-FET). Este dispositivo consta de un canal semiconductor rodeado por cuatro puertas que se pueden polarizar de forma independiente. Desde su reciente invención en 2001 [1] se han propuesto muchas posibles aplicaciones. El G4-FET ofrece nuevas posibilidades a los diseñadores de circuitos pues el canal conductor puede ser controlado por una de sus puertas (permaneciendo el resto a un valor constante de potencial) o desde varias puertas de forma simultánea. En él se ven reflejados mecanismos de conducción de otros dispositivos tales como el MOSFET y el JFET.

Estas razones hacen que este dispositivo, además de tener un interés tecnológico importante, lo tenga también como herramienta pedagógica en la enseñanza de los dispositivos electrónicos. Por un lado, permite ilustrar a los estudiantes el estado actual de la tecnología, y por otro lado podemos profundizar en el conocimiento de varios dispositivos básicos, desde la unión PN hasta los transistores JFET y MOSFET, sin más que jugar con la tensión aplicada a sus puertas.

El objetivo principal de este trabajo es proponer un simulador sencillo que sirva como herramienta de estudio a los estudiantes, con la que puedan comprender el funcionamiento de diferentes dispositivos electrónicos. Se pretende hacer responder a los estudiantes a las siguientes preguntas ¿Cuál es la respuesta de un dispositivo electrónico si se aplican unas determinadas tensiones a sus terminales?, ¿cuáles son las regiones del dispositivo por las que circulará una corriente eléctrica, las zonas de mayor y menor conductividad? La forma de conseguirlo es a través de la visualización de magnitudes eléctricas a lo largo de toda la estructura, llámense potencial eléctrico, campo eléctrico, concentraciones de electrones y huecos, concentraciones de impurezas ionizadas, conductancia del canal o distribución de la movilidad electrónica, entre otras. La idea es que los estudiantes trabajen con un simulador gratuito, intuitivo y fácil de usar, evitando la complejidad de simuladores comerciales [2].

2. Motivación

La elección de este dispositivo no ha sido trivial, pues el esfuerzo en la implementación de un simulador de estas características debía compensarse con la utilidad y aprovechamiento del mismo, obteniendo como resultado una herramienta versátil y robusta para el estudio y demostración de diferentes procesos físicos en dispositivos semiconductores. La inclinación por el G4-FET recae principalmente en dos factores que lo hace más interesante que otros dispositivos: su tecnología de fabricación y su capacidad como herramienta didáctica.

2.1. Tecnología de fabricación

La tecnología SOI ha experimentado una importante expansión dentro de la industria semiconductora debido a las ventajas que ofrece, tanto que incluso el hecho de que sea más compleja que otras existentes (los dispositivos se fabrican sobre un sustrato de óxido de silicio) no la convierte en un impedimento.

Su principal mejora es la de poder implementar dispositivos más pequeños ya que desde siempre el principal objetivo es aumentar la densidad de empaquetamiento de los transistores. El bajo consumo que ofrece debido a las reducidas corrientes de fuga del sustrato y a la posibilidad de trabajar con tensiones menores que otros dispositivos convierte a esta tecnología en la más adecuada para su utilización en aplicaciones móviles sin que se vea comprometida la velocidad. Al contrario, esta aumenta ya que al disponer de un sustrato aislado mediante el óxido enterrado, la carga a evacuar en las transiciones es menor. Posee también una alta tolerancia a la radiación la cual quedaría absorbida casi en su totalidad por el grueso óxido de sustrato, consiguiendo que el funcionamiento del dispositivo no se vea alterado, facilitando así su uso en entornos adversos. También existe la posibilidad de fabricar dispositivos multicapa en un mismo chip ya que el óxido de sustrato realiza la función de aislante entre capas. Otras características a mencionar serían: reducción de la capacidad parásita entre drenador y fuente, reducción de efectos de canal corto o inmunidad al *latch-up* [3].

2.2. Potencial como herramienta didáctica

Mucho mejor que crear simuladores diferentes para el estudio de transistores distintos, llámense MOSFET y JFET, o utilizar simuladores comerciales donde es necesaria una formación básica previa para su uso, además de su coste, existe la posibilidad de implementar un simulador para la estructura G4-FET y jugar con las posibles combinaciones de dopados en sus regiones y polarizaciones de sus puertas para simular y comprender el funcionamiento de distintos dispositivos semiconductores. Todo esto se simplifica en una interfaz inicial donde el alumno elige el dispositivo a simular y el programa realiza las combinaciones pertinentes de un modo transparente al usuario. Con esta herramienta se pueden realizar estudios de diferentes efectos en distintas estructuras. Sirva como ejemplo, la estructura MIS (“Metal-Insulator-Semiconductor” Metal-aislante-semiconductor), que conforma la base del funcionamiento de un MOSFET y la unión PN, fundamental para un BJT. El estudio de las dos es muy importante para cualquier alumno de electrónica.

La versatilidad de este simulador reside en la capacidad de análisis de la estructura bajo estudio, de la cual se pueden extraer los parámetros más importantes. Además se incluye la posibilidad de acceso al código fuente del simulador por parte del alumno, abriéndole un amplio abanico de posibilidades al poder incorporar nuevos modelos para el estudio de otras propiedades y efectos, iniciándolo así en el campo del modelado y simulación numérica de dispositivos semiconductores.

Este simulador se diferencia principalmente con respecto a otros existentes en su facilidad de uso, ya que gracias a su intuitiva interfaz gráfica se consigue trabajar con una herramienta potente de

simulación sin que se requiera un gran conocimiento previo por parte del alumno en el uso de simuladores y sus fundamentos, centrandó la atención, en un primer acercamiento, sólo en los resultados y análisis de las estructuras. Por otro lado, aunque se basa en la estructura G4-FET, no requiere el conocimiento previo de la misma para poder simular estructuras básicas constituyentes de los dispositivos, como la propia unión PN. Por tanto, puede ser empleado desde las primeras fases de iniciación de los alumnos en los dispositivos electrónicos.

3. Simulador

La descripción de esta herramienta se ha dividido en cinco partes: en una primera se describe la estructura física del dispositivo a simular, en otra se describen los modos de funcionamiento del mismo y la versatilidad del dispositivo para transformarse en otros conocidos, posteriormente se describe la interfaz gráfica que ve el alumno, se comenta la estructura interna del simulador, y por último se comprueban los resultados del simulador con los procedentes de otros simuladores y de medidas experimentales.

3.1. Descripción del dispositivo

Los G4-FET están formados por cuatro puertas como se muestra en la Figura 1a. Sobre el óxido inferior se crece una capa de silicio la cual se divide en tres zonas: una zona central que va a ser el canal y dos zonas laterales, con dopado contrario al del canal, creando así dos uniones PN que forman las puertas laterales. Sobre las zonas laterales se realizan dos contactos, uno en la puerta izquierda V_{JG1} y otro en la puerta derecha V_{JG2} . Sobre la parte superior del canal se crece una delgada lámina de óxido sobre la que se realiza un contacto de polisilicio, denominado contacto de puerta superior V_{G1} . Así pues, este contacto junto con el canal separado por la capa de óxido forman una de las estructuras MIS. Finalmente la última puerta se consigue al realizar un contacto de polisilicio bajo el óxido inferior consiguiendo así otra estructura MIS. La corriente en este dispositivo fluye transversal al plano del papel, para ello se realizan dos contactos óhmicos adicionales, uno que hace la función de drenador y otro la de fuente, como se observa en la Figura 1b.

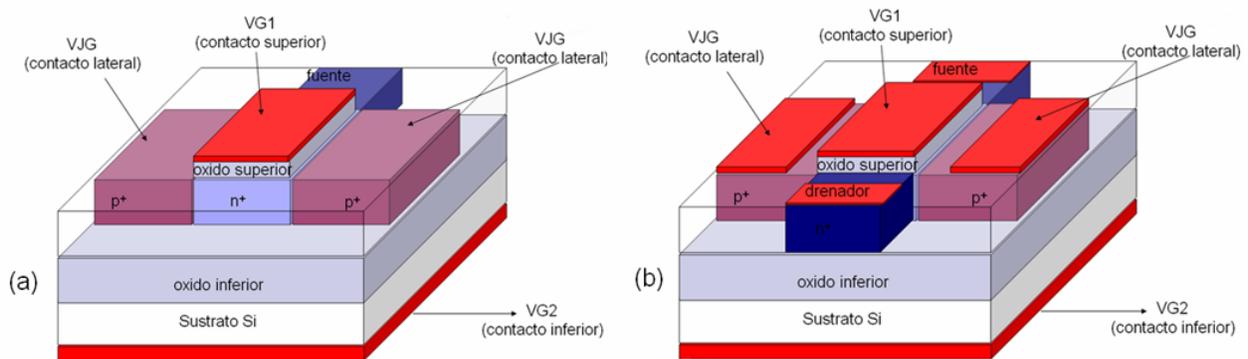


Figura 1. Esquema de un dispositivo G4-FET. (a) Corte vertical, donde se aprecia el canal de tipo n. (b) Esquema completo de un G4-FET considerando los contactos de drenador y fuente.

3.2. Modos de funcionamiento

El objetivo principal de este trabajo es que el estudiante trabaje con un dispositivo diferente a los que ya ha visto, pero a su vez que le sirva para asentar las bases de los dispositivos conocidos. Esto es fácil de entender si se analizan los distintos modos de funcionamiento en los que puede operar el G4-FET. Dependiendo de las tensiones aplicadas a las cuatro puertas podemos tener: 1) un canal de electrones en el centro de la lámina n completamente rodeado de zonas de carga espacial, 2) un canal de electrones cercano a la puerta superior, 3) un canal de electrones cercano a la puerta inferior o 4) dos canales

próximos a cada una de las puertas MOS. La conducción por electrones entre la fuente y el drenador (Fig. 1a) se realiza a través de este canal electrónico. Un ejercicio interesante para los estudiantes es poder jugar con las diferentes tensiones aplicadas a las puertas y comprobar mediante una herramienta de simulación cómo se distribuyen realmente los electrones en el canal. Para facilitar su estudio, el transistor trabaja en el régimen lineal, con lo que la estructura tridimensional de la Figura 1b se puede reducir a una estructura bidimensional como la recogida en la Figura 2, donde se observan las puertas MOS superior e inferior y las puertas de las uniones laterales. En principio, el cálculo de variables eléctricas como el potencial o las concentraciones de electrones se puede realizar mediante un simulador bidimensional de la ecuación de Poisson, como el desarrollado por nosotros u otros comerciales. Más adelante se comentarán las ventajas del presentado en este trabajo, aunque por ahora se siguen enumerando las características de esta estructura como herramienta de enseñanza y se muestran las distintas estructuras que se pueden analizar.

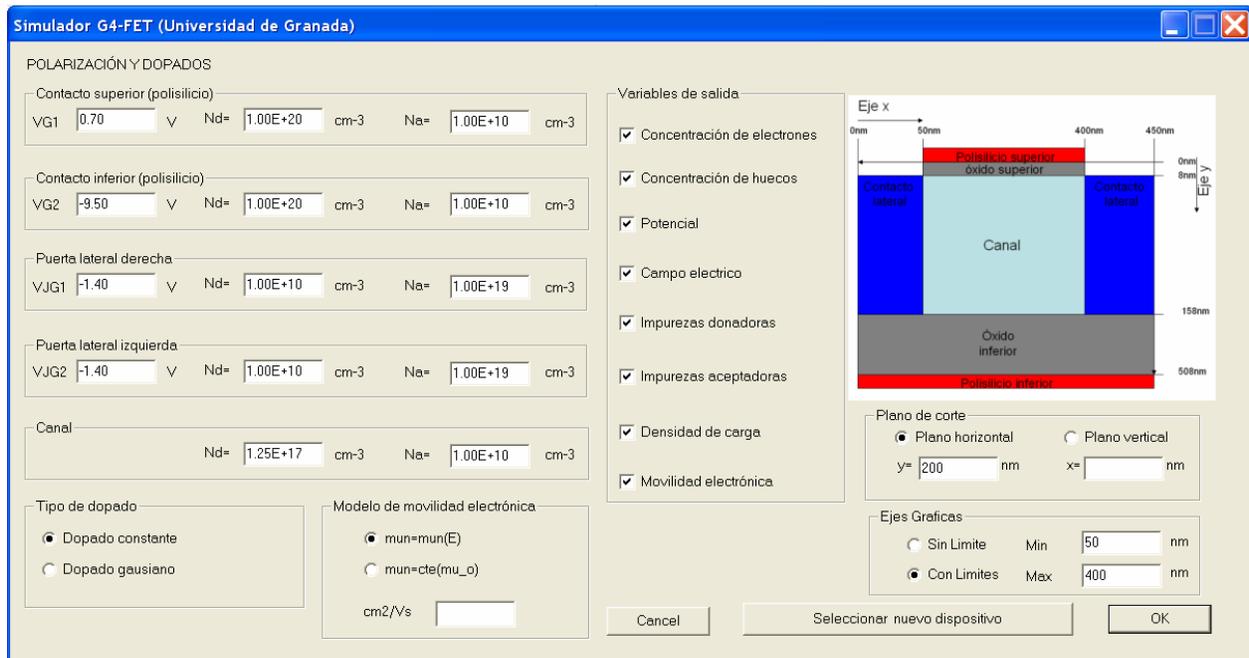


Figura 2. Interfaz gráfica para el modelo de dispositivo tipo G4-FET.

Una vez reducida la estructura 3D a una estructura 2D (Fig. 2) es fácil advertir que el dispositivo tiene un aspecto similar al de un MOSFET de doble puerta de canal P, donde ahora los contactos laterales harían la función de fuente y drenador. El canal de huecos se formaría pegado a las puertas superior e inferior, o sólo a una de ellas, dependiendo de las tensiones que se apliquen a estas dos puertas. La principal diferencia respecto al G4-FET es la dirección de la corriente eléctrica. Mientras que en el G4-FET la corriente fluye transversalmente al plano del papel, para el MOSFET la dirección de dicha corriente es paralela al mismo, fluye de uno de los contactos laterales hacia el otro, dependiendo de la tensión aplicada a cada uno. Se observa, por tanto, que sin cambiar de estructura, tan sólo variando las tensiones aplicadas a los contactos, podemos transformar el G4-FET en un MOSFET. El programa posibilita al estudiante esta transformación, si así lo desea, pues internamente fija valores de dopados de algunas regiones y tensiones de algunas puertas. De esta forma no es necesario que el estudiante conozca el G4-FET en profundidad para poder utilizar esta aplicación en estructuras más simples. También permite que el estudiante, una vez estudiado el G4-FET, modifique los dopados y tensiones de las puertas para conseguir que la distribución de portadores sea equivalente a la encontrada en un MOSFET.

Otro modo de operación del G4-FET lo encontramos cuando el canal de electrones se localiza en el centro rodeado por zonas de carga espacial. En esta situación el dispositivo opera de forma similar a un JFET, donde el espesor del canal se puede variar modificando las tensiones aplicadas a las puertas laterales de unión y manteniendo fijas las tensiones de las puertas MOS. El simulador permite analizar este pseudo-JFET sin más que elegir las tensiones de las puertas de forma adecuada, o bien permite trabajar con un JFET real realizando algunos cambios. A continuación se comentan estas dos alternativas.

Modificando las tensiones de las puertas MOS de forma apropiada, es decir, aplicando una tensión igual a la de banda plana, podemos conseguir que el canal de electrones se aproxime a las interfaces superior e inferior, consiguiendo así la imagen típica de un canal con geometría casi rectangular, como la que conocen los estudiantes a través de los libros de texto. La configuración que tendría que realizar el usuario para esta estructura es: igualar las dos tensiones de los contactos laterales a un mismo valor, que realiza la función de tensión de puerta, y polarizar las tensiones de las puertas superior e inferior en banda plana. En este caso los contactos de drenador y fuente se situarían como en la Figura 1 por lo que la corriente en este caso fluye normal al plano de la figura. Como se ha mencionado anteriormente, la reducción de la estructura 3D a una 2D permite analizar al transistor en sólo modo lineal, es decir, para valores bajos de la tensión drenador-fuente.

Si se quisiera visualizar la distribución de magnitudes en el canal de un JFET operando en la región trío o en saturación, o bien analizar el JFET sin estudiar primero el G4-FET, se deben realizar otros cambios, tal y como se observa en la figura 3. La autoconfiguración que realiza el programa consiste fundamentalmente en eliminar las regiones de óxido, extender el canal hacia arriba y abajo ocupando la zona de óxido, fijar los dopados de las puertas superior e inferior de manera que coincida con el tipo de dopado del canal y con un valor elevado para garantizar contactos óhmicos. El sentido de la corriente sería paralelo al plano de la figura y dirección vertical. Al igual que en la opción anterior las tensiones de los contactos laterales se hacen iguales, jugando el papel de la tensión de puerta. Controlando el valor de las tensiones de los contactos superior e inferior se pueden analizar distintos modos de operación del transistor JFET.

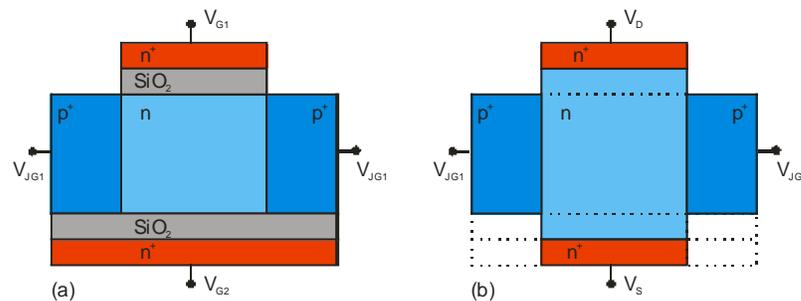


Figura 3. Detalle del proceso de transformación interno de la estructura G4-FET (a) en un JFET (b).

Finalmente, también es posible configurar el simulador para analizar una unión PN. Para hacer más intuitivo el estudio de la unión se crea una estructura donde el dopado de la puerta lateral izquierda se hace igual al del canal, y la longitud de estas dos zonas es igual a la de la puerta lateral derecha. Con ello se tiene una sola unión PN. Por otro lado, para evitar el efecto de las puertas superior e inferior, los dopados de los contactos de polisilicio de estas puertas se pueden igualar a los del canal e igualmente las tensiones de estas puertas inferior y superior se fijarían a la tensión del canal, con lo que el dispositivo realmente quedaría reducido a un diodo de unión. La tensión de uno de los contactos se fija a cero, que hace de terminal de tierra y variando la tensión del otro contacto lateral se puede polarizar en directa o inversa (Fig. 4).

En resumen, el programa incluye tres configuraciones automáticas de estructuras alternativas al G4-FET pues se pretende que el simulador sea una herramienta para los estudiantes que se inician en los dispositivos (recuadro inferior izquierdo de la Fig. 4). A los estudiantes más aventajados se les sugiere que modifiquen directamente los parámetros del G4-FET para simular el comportamiento de estos otros dispositivos más básicos, o bien que hagan los retoques pertinentes dentro del código fuente para crear sus propias estructuras.

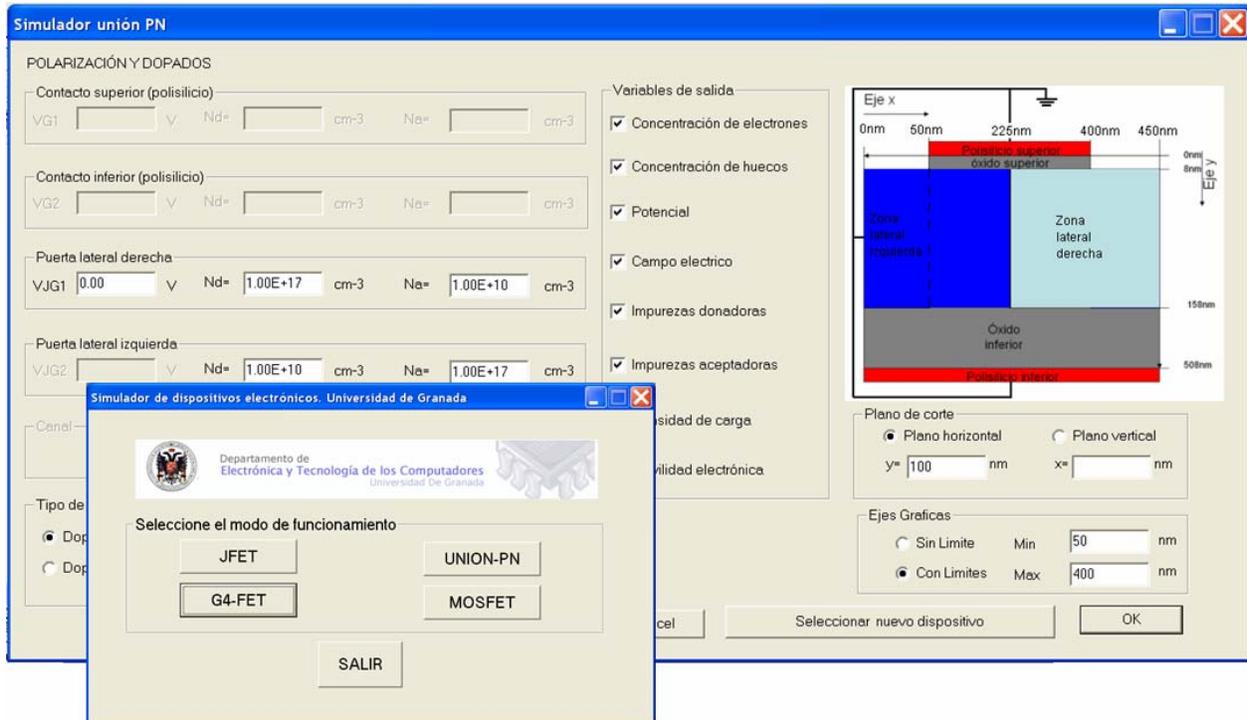


Figura 4. Interfaz de lectura de parámetros para la unión PN. Se aprecian las variables deshabilitadas en este dispositivo, que se configuran internamente. En el recuadro inferior izquierdo se muestra el detalle del menú inicial donde se puede elegir el tipo de estructura a simular.

3.3 Interfaz gráfica

Existen simuladores comerciales que permiten resolver autoconsistentemente las ecuaciones bidimensionales de Poisson [2] y de difusión-deriva. Sin embargo, como mínimo el estudiante debe crear un fichero donde se describan las dimensiones del dispositivo, donde se delimiten todas sus regiones y donde se definan los dopados; todo ello bajo unas normas muy bien definidas por el simulador, con el consiguiente consumo de tiempo del estudiante. Con nuestro simulador eliminamos todo aquello superfluo y permitimos que el tiempo ganado lo emplee en comprensión de las distintas estructuras a analizar. Por ello le presentamos al estudiante una interfaz sencilla como las que se ven en las Figuras 2 y 4. Con unas simples pestañas el estudiante puede elegir el dispositivo (recuadro inferior izquierdo de la Fig. 4). Una vez elegido, aparece una pantalla en cuyo lado derecho se muestra un dibujo con una estructura y unas variables que puede modificar: concentraciones de impurezas básicas de las regiones semiconductoras y las tensiones aplicadas a los contactos (Fig. 2). Se pueden elegir las variables eléctricas a representar: potencial a lo largo de la estructura, campo eléctrico, concentraciones de electrones y huecos, entre otras. Asimismo, se puede elegir la región a representar en una pantalla de salida de datos (Fig. 5): corte en el eje x o en el eje y y extremos de dicho corte. Las variables seleccionadas se representan cada una en una

ventana propia, y si se han seleccionado más de una variable, se muestra una ventana adicional donde se representan todas las variables normalizadas entre cero y uno (Fig. 5) para poder comparar mejor los resultados. También se suministra al estudiante un listado de los parámetros de configuración utilizados: tensiones, dopados y modelos empleados, además de los valores máximos y mínimos utilizados en la normalización de las gráficas. Otra opción más avanzada consistiría en visualizar variables en una representación tridimensional, como se puede observar en la Figura 6b. Sin embargo, para ello sería necesario utilizar algún programa externo para realizar un tratamiento de los ficheros generados por el simulador.

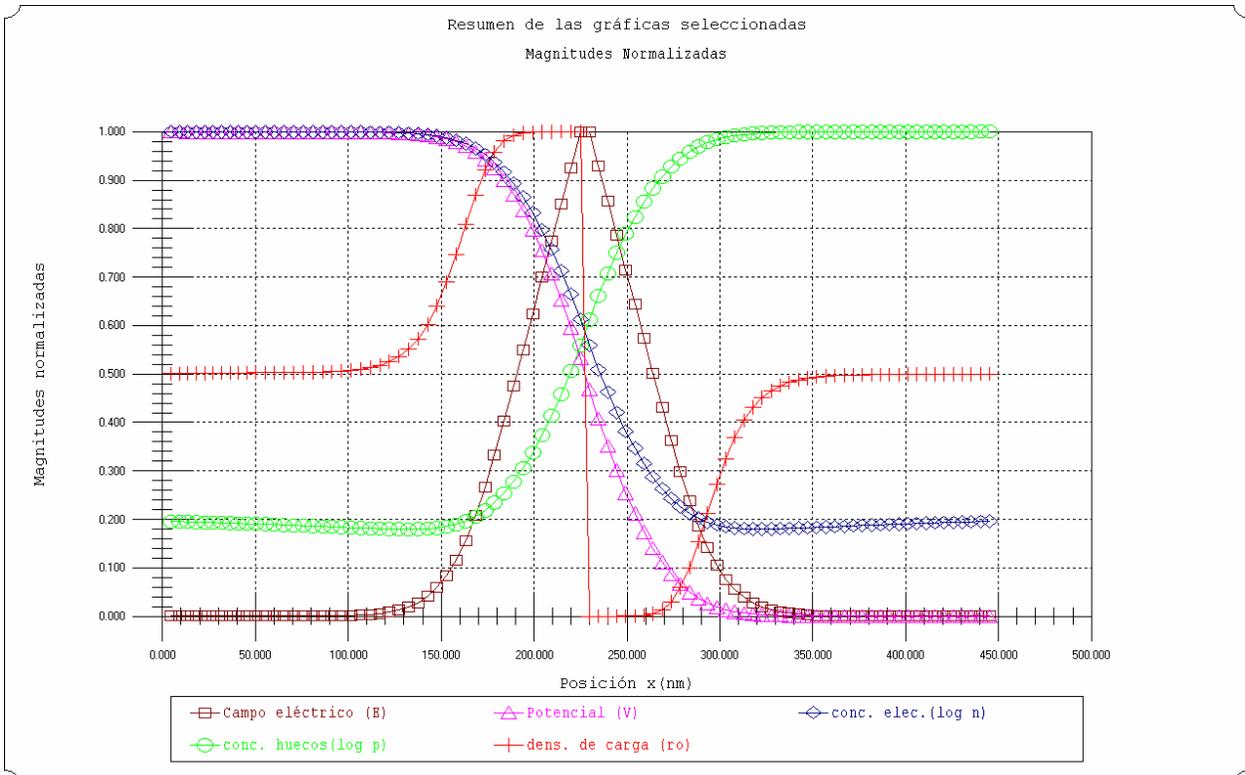


Figura 5. Captura de pantalla de la salida de resultados que proporciona el simulador para una unión PN donde se representan la concentración de electrones (azul), huecos (verde), potencial (magenta), campo eléctrico (marrón) y densidad de carga (rojo), todas ellas normalizadas.

3.4. Estructura interna

De forma opcional, para estudiantes más aventajados, o si sobra tiempo en forma de seminarios, se puede dar a conocer la estructura interna del simulador. El programa resuelve las ecuaciones de Poisson y de difusión-deriva en la estructura. En primer lugar se discretiza el espacio de trabajo. Una vez obtenidos los puntos de la discretización, se calcula la carga existente en cada uno y analizando la densidad de carga se obtiene el potencial en ese punto. Mediante un proceso iterativo se realizan alternativamente los cálculos necesarios para la obtención del potencial en un punto, teniendo en cuenta para la actualización del potencial el valor existente en los puntos adyacentes y la densidad de carga. El mismo procedimiento se emplea para resolver la ecuación de difusión-deriva y calcular las concentraciones de portadores de carga. Otras variables como el campo eléctrico, la movilidad o la densidad de carga se obtienen en función de las primeras. El campo eléctrico se obtiene como la derivada del potencial, la movilidad se evalúa en función del campo eléctrico calculado anteriormente o se le asigna

un valor constante, dependiendo del modelo seleccionado en la interfaz gráfica, y la densidad de carga se obtiene al evaluar la carga neta en un punto dado.

Internamente el simulador esta programado para que genere todos los ficheros necesarios para guardar los resultados de la simulación, en ellos se almacenan, además de variables tales como la concentración de electrones, huecos, potencial eléctrico, los parámetros de configuración de tensiones, dopados y modelos físicos utilizados. Con ello el alumno dispone de información suficiente para realizar un tratamiento de los datos a posteriori y obtener otros elementos de diseño como por ejemplo representaciones de curvas I-V para obtener características estáticas del dispositivo. Como se ha mencionado anteriormente, los estudiantes disponen también del programa en código fuente, escrito en lenguaje Fortran, de manera que se puedan integrar nuevas mejoras o incluir las modificaciones que se estimen oportunas.

3.5. Resultados

Como prueba de la fiabilidad de nuestro simulador en primer lugar se han comparado nuestros resultados con los obtenidos por otros autores con simuladores comerciales [2]. La figura 6a muestra en línea continua nuestros resultados y en línea con símbolos los presentados en la Ref. 2. Se trata de un transistor operando en el modo JFET donde se ha representado la concentración de electrones para distintos valores de la tensión de las puertas laterales $V_{JG}=V_{JG1}=V_{JG2}$, manteniendo fijas $V_{G1}=0V$ y $V_{G2}=-9.5V$. Se observa como los electrones se confinan en el interior del canal. En la figura 6b se aprecia este efecto con más detalle pues se trata de una representación 3D.

Considerando el simulador en modo G4-FET y utilizando el modelo de movilidad electrónica dependiente del campo eléctrico se ha obtenido la corriente eléctrica que proporciona dicho dispositivo para diferentes polarizaciones, estos datos se representan en la Figura 7 donde se comparan con los obtenidos mediante medidas experimentales [2]. La capacidad de nuestro simulador no se limita a la labor docente sino también se extiende a la investigadora, prueba de ello es que ha sido utilizado con éxito para modelar el ruido de baja frecuencia producido por trampas y defectos en las regiones semiconductoras y en el óxido de este dispositivo de cuatro puertas [5]. En este caso se han incorporado modelos de ruido de baja frecuencia, también detallados en esta referencia, y se han introducido módulos en el simulador para tratar estas trampas.

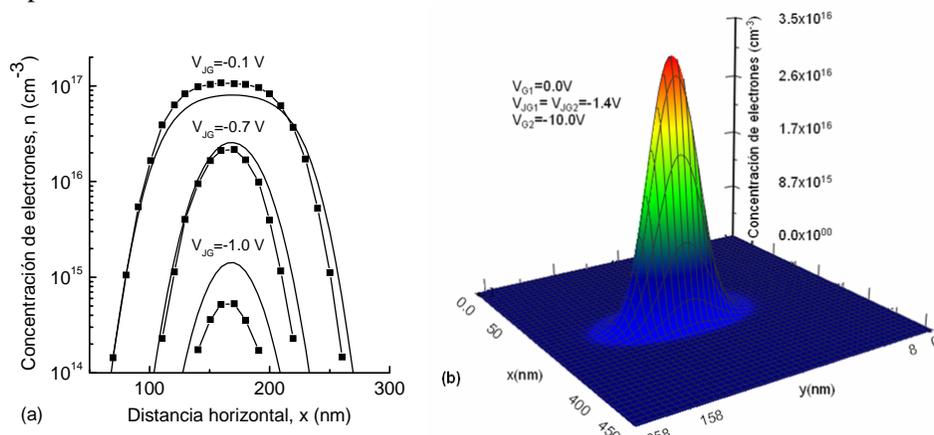


Figura 6. a) Representación de la concentración de electrones para un corte horizontal a la mitad del canal ($V_{G1}=0V$ $V_{G2}=-9.5V$). Las líneas continuas corresponden a datos calculados con otros simuladores [2] y las líneas con símbolos corresponden a nuestro simulador. b) Representación tridimensional de la concentración de electrones dentro del canal ($V_{G1}=0V$ $V_{G2}=-9.5V$).

4. Conclusiones

En este trabajo se ha presentado un simulador de dispositivos electrónicos basado en un dispositivo sacado a la luz recientemente, el G4-FET, que combina características de dispositivos tradicionales, como el MOSFET y el JFET. Se aprovecha su versatilidad para que los estudiantes puedan usar esta herramienta para visualizar variables eléctricas en esta estructura con el objetivo de comprender mejor el funcionamiento de diferentes fenómenos físicos que se observan en los dispositivos semiconductores tradicionales. La característica esencial es su facilidad de manejo al estar basado en una interfaz gráfica muy simple que permite seleccionar de forma ágil las distintas variables a analizar en la estructura bajo estudio. Su sencillez permite optimizar el rendimiento del estudiante pues minimiza el tiempo dedicado al conocimiento de nuevos programas de simulación.

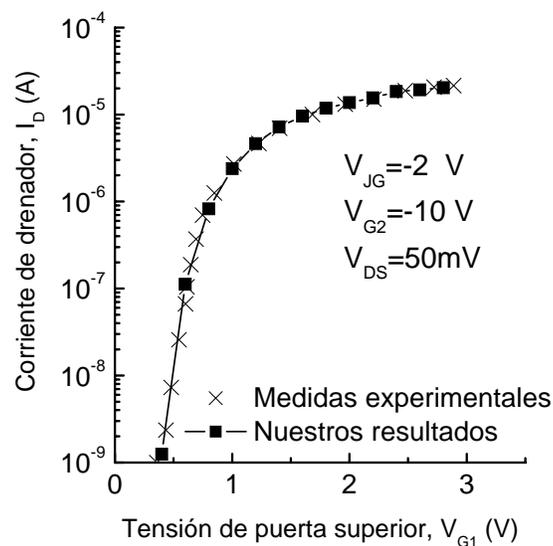


Figura 7. Comparación de nuestros resultados con medidas experimentales de una curva corriente tensión en el G4-FET en modo acumulación (canal de electrones próximo a la puerta superior). Los cuadrados unidos por línea continua corresponden a nuestra simulación y las cruces corresponden a medidas experimentales extraídas de la Ref.4.

Referencias

- [1] B. J. Blalock, S. Cristoloveanu, B. M. Dufrene, F. Allibert, and M. Mojarradi, "The multiple-gate MOS-JFET transistor," *Int. J. High Speed Electron. Syst.*, 12 (2), pp. 511–520, (2002).
- [2] http://www.silvaco.com/products/device_simulation/
- [3] J. P. Colinge, *Silicon-On-Insulator Technology: Materials to VLSI*, 2nd ed. Kluwer, Boston (1997).
- [4] K. Akarvardar, B. M. Dufrene, S. Cristoloveanu, P. Gentil, B. J. Blalock and M. M. Mojarradi "Low-Frequency Noise in SOI Four-Gate Transistors", *IEEE Trans. Electron Devices.*, 53(4), pp. 829-835 Apr. (2006).
- [5] J. A. Jiménez Tejada, A. Luque Rodríguez, A. Godoy, J. A. López Villanueva, F. M. Gómez-Campos and S. Rodríguez-Bolívar. "A Low-Frequency Noise Model for Four-Gate Field-Effect transistors", *IEEE Trans. Electron Devices*, 53(3)., pp. 896-903 (2008).