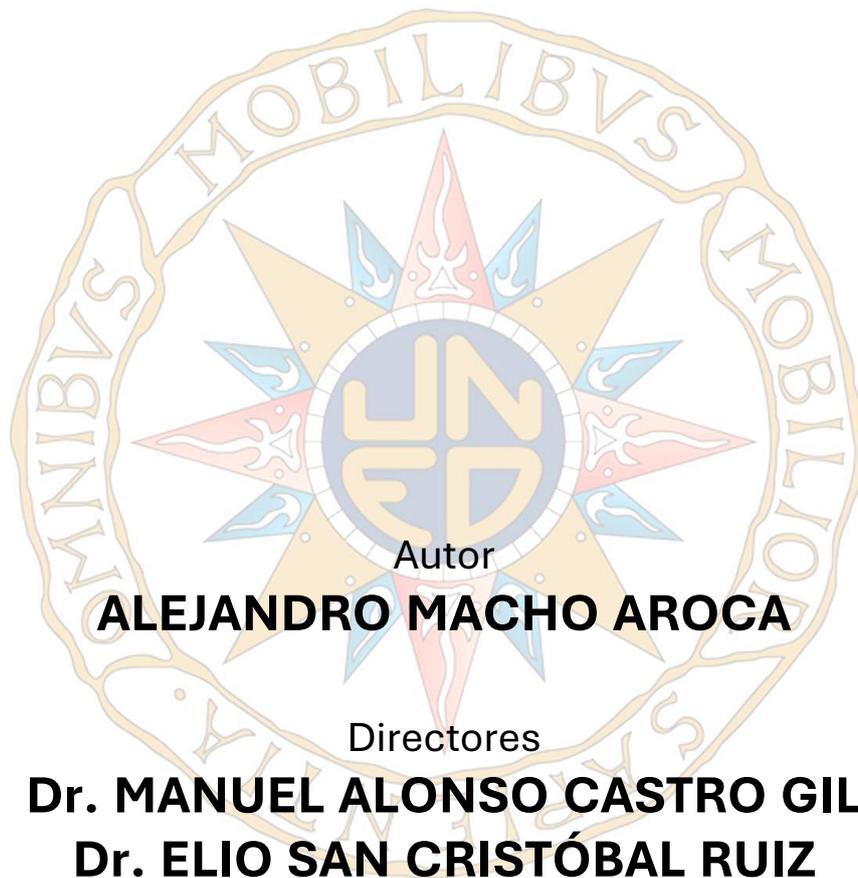


TESIS DOCTORAL

DEDRAE: DISPOSITIVOS ELECTRÓNICOS DINÁMICAMENTE
RECONFIGURABLES, APLICACIONES Y SU USO EN EDUCACIÓN

DYNAMICALLY RECONFIGURABLE ELECTRONIC DEVICES,
APPLICATIONS AND THEIR USE IN EDUCATION



PROGRAMA DE DOCTORADO EN TECNOLOGÍAS INDUSTRIALES

LÍNEA DE ELECTRÓNICA AVANZADA

2022

Departamento de Ingeniería Eléctrica, Electrónica, Control, Telemática y Química Aplicada a la Ingeniería

Programa de Doctorado en Tecnologías Industriales
Escuela Técnica Superior de Ingenieros Industriales
Universidad Nacional de Educación a Distancia, UNED

DEDRAE: DISPOSITIVOS ELECTRÓNICOS DINÁMICAMENTE RECONFIGURABLES, APLICACIONES Y SU USO EN EDUCACIÓN

Autor:

Alejandro Macho Aroca

Graduado en Ingeniería Electrónica Industrial y Automática por la
Escuela Técnica Superior de Ingenieros Industriales de Albacete de la
Universidad de Castilla – La Mancha (UCLM)

Máster de Investigación en Ingeniería Eléctrica, Electrónica y de
Control Industrial por la Escuela Técnica Superior de Ingenieros
Industriales (ETSII) de la Universidad Nacional de Educación a
Distancia (UNED)

Director:

Manuel-Alonso Castro Gil

Catedrático de Universidad

Codirector:

Elio San Cristóbal Ruiz

Profesor Contratado Doctor

Madrid, 2022

ESCUELA TÉCNICA SUPERIOR DE INGENIEROS INDUSTRIALES
UNIVERSIDAD NACIONAL DE EDUCACIÓN A DISTANCIA

TESIS DOCTORAL

DEDRAE: DISPOSITIVOS ELECTRÓNICOS DINÁMICAMENTE
RECONFIGURABLES, APLICACIONES Y SU USO EN EDUCACIÓN

DYNAMICALLY RECONFIGURABLE ELECTRONIC DEVICES,
APPLICATIONS AND THEIR USE IN EDUCATION

Autor:

ALEJANDRO MACHO AROCA

Director:

Dr. MANUEL ALONSO CASTRO GIL

Codirector:

Dr. ELIO SAN CRISTÓBAL RUIZ

El Tribunal, compuesto por los siguientes miembros:

Presidente:

Secretario:

Vocal:

Acuerdan otorgarle la calificación de:

El Secretario de Tribunal

Madrid, de de 2022.

*Gracias a mis padres, María y Nisi;
a mi hermana, Patricia, y a mis abuelos,
Anisio, María, Tomás y Carlota;
porque gracias a vosotros, y a toda la familia,
he conseguido todo lo que tengo,
y todo lo que soy.*

*Me habéis enseñado el valor de hacer las cosas bien,
en lo profesional y en lo personal.*

Gracias por hacerme mejor persona.

Alejandro Macho Arca

2022



AGRADECIMIENTOS

Este trabajo es el resultado de muchos años de estudio, esfuerzo y aprendizaje donde lo más valioso ha sido, siempre, la interacción con grandes personas que me han ayudado a buscar una mejor versión de mí mismo y lograr grandes hitos, como este doctorado.

Entre estas personas que han marcado la diferencia en este viaje destaca Manuel Castro, al que quiero agradecer no solo su apoyo y guía como Director de Tesis, sino todo lo vivido juntos: desde el Máster en el que fue mi profesor y mi Director de Trabajo Fin de Máster hasta todo lo que está, todavía, por llegar, que no acaba con esta tesis. Manuel me ha enseñado tanto aspectos académicos como humanos y de liderazgo, permitiéndome formar parte de grandes proyectos e iniciativas, como ha sido la fundación del capítulo Nu Alpha de la Sociedad de Honor IEEE-HKN.

Elio San Cristóbal, co-Director de esta tesis, con el que no solo aprendo, sino que también pasamos buenos momentos y nos reímos juntos, al que le debo mucho más que unos dulces, y con el que espero poder seguir trabajando en más proyectos y aventuras.

A Félix García Loro, guía técnico y, muchas veces, espiritual en el desarrollo de la tesis, ayudándome a entender mejor VISIR y sus posibilidades, a mejorar mis artículos y, en definitiva, a que el transcurso de esta tesis haya sido mejor, gracias.

Todos los logros en la vida se consiguen gracias al apoyo y a las aportaciones de muchísimas personas. En ese sentido, he tenido la suerte de recibir consejos, palabras de ánimo, chistes, correcciones y guía por parte de todo el Departamento de Ingeniería Eléctrica, Electrónica, Control, Telemática y Química Aplicada a la Ingeniería de la Escuela Técnica Superior de Ingenieros Industriales de la UNED (DIEECTQAI), cuyo nombre es casi tan grande como la calidad humana de sus integrantes.

Agradecer de forma especial a Manuel, Antonio y Pablo el haberme permitido vivir esta experiencia junto con ellos, tanto en lo académico como en lo personal.

También gracias a la experiencia conseguida en Iberdrola, donde he podido compaginar estos estudios de doctorado y buscar aplicaciones industriales a

lo desarrollado, donde quiero destacar a Juan Luis Cajete, responsable del área que ha hecho posible esta mención industrial en el doctorado.

Un recorrido que empezó con el máster en la UNED, donde Gabriel Díaz me acompañó, literalmente desde el primer hasta el último momento, pero que tenía su origen, así como gran parte de la temática de este doctorado, en la Universidad de Castilla-La Mancha (UCLM). De la UCLM me llevé grandes enseñanzas de otro fantástico equipo de personas, donde quiero dar las gracias de forma especial a Valentín Miguel Eguía, Francisco García Sevilla y Manuel García Teruel.

Agradecer también a los proyectos europeos PILAR, I4EU y ECoVEM la posibilidad de desarrollar parte de este doctorado bajo su paraguas, logrando un mayor impacto y un aprendizaje más completo.

Gracias a Fede, Isi, Guille y Koky por aguantarme en los momentos menos buenos, y darme ánimos para superarlos.

Y, por supuesto, a mi familia y amigos que siempre han estado ahí, apoyándome en todo y ayudándome a ser un poco mejor cada día.

Gracias a todos.

Alejandro Macho Aroca
Madrid, 2022

La capacidad de reconfiguración de los dispositivos electrónicos desbloquea el potencial de crear sistemas inteligentes, capaces de trabajar en diferentes situaciones o adaptarse a objetivos cambiantes. Esta capacidad de adaptación difiere en gran medida entre los dispositivos digitales y los analógicos, quedando estos últimos rezagados con respecto a los primeros, tanto en cantidad de recursos por dispositivo como en el número de soluciones comerciales disponibles.

Al igual que muchos sistemas analógicos requieren del cambio de componentes para variar su funcionamiento y, por lo tanto, realizan una parada en su operación, muchos dispositivos digitales, como los microcontroladores, requieren de un reinicio para ser reprogramados. Resolviendo este problema aparece la reconfiguración dinámica, que añade todavía más posibilidades al lograr ese cambio de funcionamiento sin necesidad de interrumpir la operación para realizar un reinicio.

Este trabajo estudia la reconfiguración dinámica en el área menos desarrollada: la analógica. Concretamente los FPAA y su reconfiguración dinámica, analizando sus posibilidades en educación, gracias a su versatilidad y potencial en los diferentes niveles y ámbitos, y sus aplicaciones en la industria.

En el área educativa se presenta un análisis de los escenarios donde esta técnica puede aportar valor, cubriendo desde las etapas no superiores hasta las etapas universitarias, tanto técnicas como no técnicas, considerando escenarios donde entra en juego la diversidad de capacidades y la presencialidad o no de los alumnos. Se incluye en esta tesis el desarrollo de aplicaciones educativas tanto para la educación presencial como para un laboratorio remoto, teniendo esto último especial importancia debido al auge de esta modalidad, trabajando con el laboratorio remoto VISIR, preparado para la construcción de circuitos eléctricos/electrónicos.

En el terreno industrial, y aprovechando la experiencia profesional brindada por la mención industrial de esta tesis, se han analizado áreas tan variadas como inteligencia artificial, energía, control, ciberseguridad o prototipado.

Palabras clave – FPAA, Reconfiguración Dinámica, Laboratorios Remoto, Laboratorios Adaptados, Electrónica en educación, Anadigm.

The reconfiguration ability of electronic devices unlocks the potential to create intelligent systems, capable of working in different situations or adapting themselves to changing objectives. This adaptability differs greatly between digital and analog devices, with the latter lagging behind the former in both the amount of resources per device and the number of commercial solutions available.

Just as many analog systems require the replacement of components to change their behavior and, therefore, perform a stop in its operation, many digital devices, such as microcontrollers, require a reset to be reprogrammed. Dynamic reconfiguration solves this problem and adds even more possibilities by achieving this change on the fly without the need of interrupting the operation to perform a reset.

This work studies dynamic reconfiguration in the least developed area: the analog electronics. Specifically the FPAA and its dynamic reconfiguration, analyzing its possibilities in education, thanks to its versatility and potential in different levels and fields, and its applications in industry.

In the educational area, an analysis of the scenarios where this technique can add value is presented, covering from non-university stages to university stages, both technical and non-technical, considering scenarios where the diversity of capabilities and the presence or absence of students come into play. This thesis includes the development of educational applications both for face-to-face education and for a remote laboratory, the latter having special importance due to the boom of this modality, working with the VISIR remote laboratory, prepared for the construction of electrical/electronic circuits.

In the industrial field and taking advantage of the professional experience provided by the industrial mention of this thesis, areas as varied as artificial intelligence, energy, control, cybersecurity or prototyping have been analyzed.

Keywords – FPAA, Dynamic Reconfiguration, Remote Laboratories, Customized Laboratories, Electronics in education, Anadigm.

ÍNDICE

1. Motivación y Objetivos	1
1.1. Motivación	3
1.2. Hipótesis y Objetivos.....	4
1.3. Justificación.....	10
1.4. Estructura.....	11
2. Los FPAA y su reconfiguración	15
2.1. Desarrollo de los FPAA	17
2.1.1. Historia de los dispositivos electrónicos reconfigurables ...	17
2.1.1.1. Dispositivos Digitales.....	17
2.1.1.2. Dispositivos Programables Analógicos	20
2.1.2. FPAA comerciales.....	25
2.1.2.1. Arquitectura y Diseño	26
2.1.2.1.1. FPAA de Tiempo Continuo	28
2.1.2.1.2. FPAA de Tiempo Discreto	29
2.1.2.1.3. Procesos de diseño para los FPAA	30
2.2. FPAA de Anadigm	32
2.2.1. Chips AN221E04 y AN231E04	33
2.2.2. Vortex y SingleApex Development Boards	37
2.2.3. AnadigmDesigner 2.....	40
2.3. Reconfiguración Dinámica	46
2.3.1. El método de estados o <i>state driven</i>	47
2.3.2. El método algorítmico.....	50
2.3.3. Comparativa.....	51

3. Escenarios en Educación y Metodología 55

3.1. Escenarios	57
3.1.1. Educación técnica superior	57
3.1.1.1. Ingeniería eléctrica/electrónica	57
3.1.1.2. Otras ingenierías	58
3.1.2. Otros estudios superiores	59
3.1.3. Educación no superior.....	60
3.1.4. Educación especial.....	61
3.1.5. Entorno global – Instituciones educativas	62
3.2. Metodología.....	63
3.2.1. Diseño del sistema	63
3.2.2. Implementar en el IDE y simular el funcionamiento	63
3.2.3. Obtener las librerías C.....	64
3.2.4. Crear la aplicación de control.....	65
3.2.5. Compilar y comprobar el funcionamiento final.....	66

4. Aplicación en educación presencial 67

4.1. Introducción.....	69
4.2. Escenario técnico	70
4.2.1. Aplicación marco: guía paso a paso.....	70
4.2.1.1. Diseño del sistema.....	71
4.2.1.2. Implementar en el IDE y simular el funcionamiento	74
4.2.1.3. Reconfiguración dinámica: librerías y aplicación.....	77
4.2.1.4. Compilar y comprobar el funcionamiento final.....	84
4.3. Escenario no técnico	85
4.3.1. Contexto y ventajas	85
4.3.2. Ejemplos.....	86
4.4. Sigüientes pasos	90
4.4.1. Estrategias de estandarización e implementación.....	90

4.4.2.	Escalado	92
4.4.3.	Herramienta auxiliar para el profesor.....	93
4.4.4.	Análisis de datos	94
5.	Aplicación en laboratorios remotos	95
5.1.	Introducción	97
5.2.	FPAA en los laboratorios remotos	97
5.2.1.	FPAA como elemento auxiliar.....	98
5.2.2.	FPAA como elemento principal	99
5.2.3.	Entorno de desarrollo FPAA remoto.....	100
5.3.	Control remoto del FPAA	101
5.3.1.	Desarrollo de una API	102
5.3.2.	Ejecución por comandos	102
5.3.3.	Entornos complejos.....	104
5.3.4.	Otras vías	104
5.4.	Aplicación marco	105
5.4.1.	Aplicación de reconfiguración.....	106
5.4.2.	Aplicación de interfaz de usuario.....	113
5.5.	Integración con Visir.....	121
5.5.1.	Aplicación de ejemplo: integración con VISIR	122
5.5.1.1.	Aplicación de reconfiguración	122
5.5.1.2.	Aplicación WEB	131
5.5.1.3.	Integración con VISIR.....	134
5.5.1.4.	Pruebas de laboratorio y lecciones aprendidas.....	137
5.5.2.	Prueba de concepto: Raspberry Pi.....	143
5.6.	Otras posibilidades y próximos pasos	146

6. Aplicación en el contexto Industrial	149
6.1. Introducción – Doctorado Industrial	151
6.2. Aplicación en Control	152
6.3. Aplicación en IA e IoT con énfasis en el área de la energía	154
6.3.1. Arquitecturas neuromórficas	161
6.4. Prototipado y simulación	163
6.5. Otras áreas	164
6.6. CAM involucrados	166
7. Resultados	177
7.1. Aplicaciones y Desarrollos	179
7.2. Producción académica	181
7.2.1. Artículos y capítulos	181
7.2.1.1. Revistas	182
7.2.1.2. Capítulos de libro	182
7.2.1.3. Congresos	183
7.2.2. Proyectos y grupos de investigación.....	187
7.2.2.1. Proyectos	188
7.2.2.2. Grupos de investigación e Innovación	190
7.2.3. Docencia	190
7.2.4. Otras actividades académicas.....	191
7.2.5. Becas y premios.....	192
7.3. Área Industrial	192
7.4. Consecución de los objetivos	193
8. Resultados	199
8.1. Conclusiones: área educativa	201
8.2. Conclusiones: área industrial.....	203
8.3. Líneas futuras y próximos pasos	205

Conclusions	207
Conclusions: Educational area	209
Conclusions: Industrial area	211
Next steps	213
Referencias	215
Anexo I: CV del Autor	229
Anexo II: Contenido USB	233
Anexo III: Mención Industrial: Iberdrola	237
Introducción.....	239
Iberdrola – Gestión de la Energía	239
La Reconfiguración Dinámica	240
Inteligencia Artificial, Energía y FPAA	242
Generación de los modelos – AutoML	243
Control e implementación en hardware	246
Conclusiones	248

LISTA DE FIGURAS

Figura 1. Evolución de los dispositivos lógicos programables	19
Figura 2. Diagrama de un CAB introducido por Lee y Gulak en 1991 [3] ...	20
Figura 3. FPAA basado en transconductores junto con filtro biquad [4] ...	21
Figura 4. Esquema de filtro biquad por Lee y Gulak [4].....	22
Figura 5. Circuito programable de Puerta flotante para el procesamiento de altas frecuencias [10]	23
Figura 6. OTAs trabajando en paralelo [11]	24
Figura 7. (a) CAB Hexagonal, (b) Estructura del FPAA con CAB Hexagonales [12]	25
Figura 8. Estructura FPAA Genérica	26
Figura 9. Arquitectura FPAA con los elementos de un bloque funcional [16]	27
Figura 10. Diagrama básico capacidades conmutadas [21]	29
Figura 11. Diagrama alto nivel del chip AN221E04 [32]	33
Figura 12. Arquitectura del chip AN221E04 [32].....	34
Figura 13. Arquitectura del chip AN231E04 [33].....	35
Figura 14. Diagrama alto nivel placa de desarrollo Vortex [34]	37
Figura 15. Configuración en Daisy Chain de la placa Vortex [34]	38
Figura 16. Diagrama placa de desarrollo SingleApex [35]	39
Figura 17. Filtro Rauch [35].....	40
Figura 18. AnadigmDesigner2 interfaz gráfica [36]	41
Figura 19. Lista de CAM disponibles para el chip AN221E04 [36]	42
Figura 20. Ventana de parametrización y de información del CAM FilterBiquad [36].....	43
Figura 21. Simulación de un circuito de ejemplo en AnadigmDesigner2 ..	44
Figura 22. Herramienta AnadigmFilter [36]	45
Figura 23. Herramienta AnadigmPID [36].....	45
Figura 24. Ejemplo flujo método de estados o state driven	47
Figura 25. AnadigmDesigner2 - Ejemplo State Driven [36].....	49
Figura 26. Método algorítmico, funciones C GainLimiter CAM [36]	50
Figura 27. Acceder al método algorítmico [36]	64
Figura 28. Generación proyecto de Visual C++ [36].....	65
Figura 29. Aplicación esqueleto AnadigmDesigner2 [36].....	66
Figura 30. Circuito externo acondicionamiento PT100	72

Figura 31. Circuito acondicionamiento PT100 – AnadigmDesigner2.....	74
Figura 32. Sample and hold.....	75
Figura 33. CAM de ganancia	75
Figura 34. Sumador Restador	75
Figura 35. Amplificador Limitador.....	76
Figura 36. Salida para tensiones.....	76
Figura 37. Resultado simulación PT100	77
Figura 38. Estructura de la solución en Visual Studio	78
Figura 39. Esquema de la vista de la aplicación PT100	79
Figura 40. Aplicación PT100 - Ventana Principal	83
Figura 41. Aplicación PT100 - Ventana de Instrucciones.....	84
Figura 42. Diseño generador de señal complejo.....	87
Figura 43. Interfaz de la aplicación del generador de señales	89
Figura 44. Diagrama arquitectura FPAA como elemento auxiliar en lab. remoto	98
Figura 45. Diagrama arquitectura FPAA como elemento principal en lab. remoto	99
Figura 46. Diagrama arquitectura entorno de desarrollo remoto FPAA ..	101
Figura 47. Arquitectura propuesta - Aplicación Lab Remoto	105
Figura 48. Diseño aplicación marco - Lab Remoto	107
Figura 49. Parametrización CAM de ganancia	109
Figura 50. Esquema aplicación web	114
Figura 51. Esquema estructura web	115
Figura 52. Ejemplo de error en el parámetro	120
Figura 53. Interfaz tras ejecutar "Escenario 1"	120
Figura 54. Interfaz ejemplo aplicación web	121
Figura 55. Circuito Filtro paso Alto	123
Figura 56. Circuito Filtro paso Bajo.....	123
Figura 57. Circuitos Filtro paso Banda.	123
Figura 58. Esquema de la solución para el ejemplo integrado con VISIR	124
Figura 59. Límites de la frecuencia de corte Filtro Paso Bajo	129
Figura 60. Interfaces aplicaciones filtros	130
Figura 61. Ejemplo información del autor - Filtro Paso Bajo.....	131
Figura 62. Interfaz aplicación web Filtros.....	131
Figura 63. Icono aplicación Filtros para VISIR	134
Figura 64. Matriz de conexión de VISIR	135
Figura 65. Laboratorio VISIR con el componente FPAA.....	136

Figura 66. Aplicación Laboratorio Remoto Filtros – VISIR	137
Figura 67. Montaje VISIR junto con el seguidor de tensión (LM358)	138
Figura 68. Fotografías montaje FPAA + VISIR	139
Figura 69. Laboratorio remoto de VISIR embebido en la aplicación web	140
Figura 70. Configuración Generador de Señales VISIR 1 kHz - 1 Vpp	141
Figura 71. Osciloscopio - Entrada 1 kHz y 1 Vpp - FPAA como Filtro Paso Bajo Fq: 10 kHz.....	141
Figura 72. Osciloscopio - Entrada 1 kHz y 1 Vpp - FPAA como Filtro Paso Alto Fq: 10 kHz	142
Figura 73. Arquitectura Raspberry Pi - Elemento de Control.....	144
Figura 74. Arquitectura Raspberry Pi - Entorno Virtualizado	144
Figura 75. Diagrama alto nivel Placa QuadApex [83]	156
Figura 76. Loihi 2 sobre un dedo [93].....	162
Figura 77. CAM Sumador	167
Figura 78. Funciones de Reconfiguración CAM Sumador	168
Figura 79. CAM Integrador	168
Figura 80. Función de Reconfiguración del Integrador	169
Figura 81. CAM Multiplicador de dos señales	170
Figura 82. Funciones de Reconfiguración CAM Multiplicador.....	170
Figura 83. CAM Gain Polarity con filtro paso bajo	171
Figura 84. Opciones de reconfiguración dinámica CAM Gain Polarity....	171
Figura 85. CAM Divisor	172
Figura 86. CAM Filtro Bilineal.....	173
Figura 87. CAM Filtro Biquad Polo/Cero	173
Figura 88. Función de Reconfiguración de Filtro Bilineal en Polo y Cero	174
Figura 89. CAM delay.....	174
Figura 90. Función de reconfiguración CAM función de transferencia ...	175
Figura 91. CAM generación de onda con LUT.....	175
Figura 92. DataRobot: Ejemplo de los modelos conseguidos	245
Figura 93. Arquitectura ejemplo Microsoft Azure IoT [113]	247

LISTA DE TABLAS

Tabla 1. Principales características de los chips AN221E04 [32] y AN231E04 [33]	36
Tabla 2. Comparación métodos de reconfiguración	53
Tabla 3. Comparativa de escenarios cubiertos	180
Tabla 4. Relación de objetivos y apartados que los cubren	193
Tabla 5. Citas desde el inicio del doctorado hasta marzo de 2022 – Google Scholar	196
Tabla 6. Tabla Resumen de contenido del USB	235
Tabla 7. Comparación empresas de Auto-ML [112]	245

LISTA DE ACRÓNIMOS Y SIGLAS

AMS	Analog and Mixed-Signal
API	Application Programming Interface
ARM	Acorn RISC Machine
ASIC	Application-specific integrated circuit
CAB	Configurable Analog Block
CAC	Configurable Analog Cell
CAD	Computer Assisted Design
CAM	Configurable Analog Module
CMOS	Complementary Metal-Oxide-Semiconductor
CPLD	Complex Programmable Logic Device
DIEEC	Departamento de Ingeniería Eléctrica, Electrónica y Control
DIEECTQAI	Departamento de Ingeniería Eléctrica, Electrónica, Control, Telemática y Química Aplicada a la Ingeniería
dpASP	Dynamically Programmed Analog Signal Processors
EPAC	Electronically-Programmable Analog Circuit
FIPSOC	Field Programmable System on Chip
FPAA	Field-Programmable Analog Array
FPD	Field Programmable Device
FPGA	Field-Programmable Gate Arrays
FPU	Ayuda para la Formación de Profesorado Universitario (FPU)
GLA	Generic Logic Array
HDL	Hardware Description Language
HKN	Eta Kappa Nu
IA	Inteligencia Artificial
IaaS	Infrastructure as a Service
IDE	Integrated Development Environment
IEEE	Institute of Electrical and Electronics Engineers
IP	Intellectual Property
LUT	Look-Up Table
ML	Machine Learning
OS	Operating System
OTA	Operational Transconductance Amplifier
PAL	Programmable Array Logic

PHP	Personal Home Page
PID	Proportional, Integral, Derivative
PIC	Peripheral Interface Controller
PL	Programming Logic
PLA	Programmable Logic Array
PLD	Programmable Logic Device
PR	Programmable Registry
PROM	Programmable Read-Only Memory
PSoC	Programmable System on a Chip
RASP	Reconfigurable Analog Signal Processor
RFID	Radio-frequency identification
RISC	Reduced Instruction Set Computer
SC	Standard Cell
SoC	System on Chip
SPI	Serial Peripheral Interface
SPLD	Simple Programmable Logic Device
TFM	Trabajo Fin de Máster
ULA	Uncommitted Logic Arrays
UNED	Universidad Nacional de Educación a Distancia
UPM	Universidad Politécnica de Madrid
VHDL	Acrónimo formado por VHSIC (Very High Speed Integrated Circuit) y HDL
VISIR	Virtual Instruments System In Reality



1. Motivación y Objetivos

Capítulo 1 de 8

1.1. MOTIVACIÓN

Los estudios de doctorado son un reto que requiere años de dedicación y esfuerzo, por lo que las razones para afrontarlo pueden ser diversas, pero han de ser robustas. La motivación principal que ha alimentado el esfuerzo y el trabajo de estos estudios de Doctorado en Tecnologías Industriales ha sido el interés por la investigación y por la docencia universitaria.

Debido a los estudios previos y al interés por las nuevas tecnologías, la línea escogida dentro del programa de doctorado es la línea de electrónica avanzada, con un enfoque tanto industrial como educativo.

Esta tesis es el resultado de los estudios de doctorado que tuvieron su origen en la finalización del Máster de Investigación en Ingeniería Eléctrica, Electrónica y de Control Industrial. Más específicamente, tras el comienzo del estudio de las posibilidades educativas de los FPAA.

Precisamente, el potencial de los FPAA en estudios superiores y medios, tanto en áreas técnicas como no técnicas, son un escenario ideal para el desarrollo de una tesis doctoral que busca analizar las diferentes posibilidades de unos dispositivos dinámicamente reconfigurables. Además de este análisis académico, la tesis contempla aplicaciones industriales, satisfaciendo así el interés tanto por la investigación como por la docencia que motiva estos estudios.

En el ámbito industrial, el desarrollo de esta tesis doctoral también está motivado por la práctica profesional en diferentes ámbitos: principalmente en el tecnológico y en el de la energía. Por lo que se busca aprovechar estos conocimientos y experiencias a través de la colaboración con Iberdrola en algunas áreas desarrolladas en estos estudios.

El nivel académico que se alcanza con la finalización de los estudios de doctorado representa la capacidad de utilizar y analizar la información con rigor y madurez científicas. Este rigor se adquiere gradualmente a través de todas las fases que se han de cumplir para culminar estos estudios: desde los estudios de máster necesarios para el acceso al programa, hasta las actividades y requisitos que se deben superar durante los diferentes cursos académicos (de fuentes de información, recursos y metodologías de

investigación, jornadas de doctorandos, herramientas bibliográficas, etc.). La obtención de esta madurez marca el inicio de las siguientes etapas investigadoras, docentes y profesionales, contando así con las herramientas y capacidades conseguidas a lo largo de las etapas anteriores y con la experiencia de numerosos congresos, artículos, talleres y proyectos.

Avanzar a través de todo ese camino, trabajar en esas posibilidades industriales y académicas de los FPAA y continuar el camino en las etapas que se abren a continuación motivan cada uno de los apartados que siguen en esta tesis doctoral.

1.2. HIPÓTESIS Y OBJETIVOS

Hipótesis

Es posible aprovechar las funcionalidades y ventajas de la reconfiguración dinámica de los FPAA en diferentes áreas industriales y, además, de forma específica en el campo de la educación y de los laboratorios tanto presenciales como remotos, obteniendo mejoras y beneficios con respecto a sistemas tradicionales.

Para validar esta hipótesis es necesario estudiar sus aplicaciones y desarrollar aplicaciones prácticas que permitan ver su viabilidad real, así como los beneficios que pueden aportar, sirviendo como punto de partida para posteriores investigaciones y desarrollo. Con esto, el objetivo general de esta tesis doctoral será, por lo tanto:

Objetivo General

Desarrollar, estudiar y analizar aplicaciones industriales y en el área educativa utilizando la reconfiguración dinámica y las capacidades de los FPAA para mostrar sus posibilidades, potencial, viabilidad y beneficios.

Para conseguir cumplir el objetivo general es necesario resolver y conseguir diferentes objetivos específicos en los que se puede descomponer el objetivo general. Estos objetivos específicos engloban desde el estudio del estado y la historia de los FPAA, hasta la construcción final de las aplicaciones. Además de estos objetivos específicos, presentados más adelante en este apartado, es necesario tener en cuenta la situación de desarrollo y estudio actual de los FPAA, así como los retos que, en mayor o menor medida, condicionarán los objetivos de este trabajo.

Una de las condiciones generales más importantes y que marca un espacio de trabajo limitado es el hecho de que el desarrollo de dispositivos electrónicos reconfigurables ha crecido de forma desigual en sus diferentes áreas. Mientras que en el área digital ha crecido enormemente, por ejemplo, en los procesadores o FPGA, en el área analógica los FPAA no han recibido la misma atención.

Precisamente, esa falta de desarrollo e información es uno de los retos de este trabajo y aumentar esta investigación y conocimientos es otra de las aspiraciones de esta tesis doctoral. Este propósito, además de ayudar a conseguir esa capacidad investigadora por la que se caracterizan los estudios de doctorado, servirá también como base para otros trabajos futuros en líneas similares, aprovechando el potencial de esta técnica.

Pese a esa diferencia en el avance de la tecnología, el área analógica se encarga de áreas clave, tanto en solitario como en tareas auxiliares a acciones propias de dispositivos digitales. Etapas de amplificación, corrección o filtrado de señales son fundamentales y pueden suponer la diferencia entre un buen y un mal comportamiento del sistema completo.

Esta dualidad de aplicación final y de herramienta auxiliar se mantendrá durante toda la tesis doctoral, analizándose el potencial de la reconfiguración dinámica en ambos sentidos. Este es uno de los objetivos principales que trata de cubrir este trabajo, con ejemplos tanto teóricos como prácticos, en diferentes situaciones y aplicados en un contexto tanto industrial como educativo.

Dentro de esas aplicaciones destaca la aplicación de la reconfiguración dinámica de los FPAA en el ámbito educativo, siendo su desarrollo y aplicación el objetivo más característico de esta tesis doctoral y el que más se ha

desarrollado tanto en su parte teórica como práctica, participando en diferentes proyectos de ámbito europeo y realizando distintas publicaciones relacionadas. Relacionado con ese objetivo aparecen subáreas de interés como son: los diferentes niveles académicos donde esta tecnología puede ayudar, su interacción con otros sistemas educativos como el laboratorio remoto Virtual Instruments System in Reality (VISIR) o cómo afectan los diferentes contextos de educación presencial u online, especialmente en situaciones donde la presencialidad queda restringida.

Finalmente, otro de los grandes objetivos es el de combinar estos estudios con la experiencia profesional en la empresa, en este caso en Iberdrola y más concretamente en Gestión de la Energía Global, obteniéndose así la mención industrial.

Para desglosar mejor estas metas y poder medir la consecución de los mismos se indica a continuación una serie de objetivos específicos. La consecución de estos objetivos específicos, en su conjunto, podrá garantizar que se han cumplido los propósitos globales, y el objetivo general, que se han perseguido durante todo el desarrollo de estos estudios de doctorado.

Esta lista de objetivos específicos es:

Objetivo Específico 1

Estudiar la historia y el desarrollo de los dispositivos electrónicos dinámicamente reconfigurables, más concretamente los FPAA.

Se trata de un objetivo amplio, que pretende cubrir esa diferencia en la situación de investigación, conocimiento y trabajo que existe entre este tipo de dispositivos y su equivalente digital, el FPGA. Se persigue un doble resultado tras cubrir este objetivo, siendo el primero y más directo el ya mencionado, y siendo el segundo desarrollar las habilidades investigadoras y de documentación asociadas a este tipo de estudios donde la documentación existente es menor.

Es objetivo que este estudio previo sirva como introducción a esta tesis doctoral, sin pretender ser éste una revisión completa de la realidad de los FPAA.

Objetivo Específico 2

Analizar las posibilidades de la reconfiguración dinámica de los FPAA en las diferentes situaciones posibles.

La reconfiguración dinámica es el aspecto alrededor del cual gira el resto de esta tesis doctoral. Analizar su uso es uno de los objetivos de este trabajo, debido al potencial detectado y motivando estos estudios.

Este análisis, además, puede ayudar a justificar la importancia de esta temática, su estudio y desarrollo si las potenciales aplicaciones donde esta técnica puede aportar valor son relevantes, tanto a nivel industrial como en el área específica de la educación.

Objetivo Específico 3

En el ámbito educativo, estudiar los diversos contextos existentes y desarrollar las aplicaciones y beneficios que pueden darse.

Una de las motivaciones esenciales de este trabajo de doctorado es su vertiente educativa y docente. Este objetivo satisface esa motivación inicial y complementa el objetivo de analizar las aplicaciones, analizando en mayor profundidad los diferentes escenarios educativos existentes, continuando con la justificación del potencial de esta temática.

Objetivo Específico 4

Desarrollar aplicaciones reales para esos contextos educativos que utilicen la reconfiguración dinámica de los FPAA, siendo una de estas aplicaciones su integración con VISIR.

Un objetivo específico y tangente de estos estudios de doctorado es desarrollar aplicaciones funcionales explotando las posibilidades analizadas en los diferentes escenarios educativos. Considerando la educación presencial y a distancia como dos grandes grupos, se fija como objetivo desarrollar una aplicación para cada situación, utilizando VISIR, por su interés investigador y utilidad práctica, para el escenario remoto.

Objetivo Específico 5

Obtener metodologías y procedimientos, de estos desarrollos y trabajos, para poder generar más aplicaciones que se adapten a un gran espectro de situaciones.

Complementando al objetivo específico 2, buscando aumentar el interés de este tipo de dispositivos y su reconfiguración dinámica, esta meta pretende aumentar la utilidad de lo desarrollado en esta tesis. Creando y exponiendo una metodología sencilla, clara y completa para aprovechar los beneficios de la reconfiguración dinámica en el campo de la educación.

Objetivo Específico 6

Desarrollar las principales utilidades y aplicaciones industriales que esta reconfiguración dinámica puede tener, centrándose en áreas de especial interés, como la inteligencia artificial.

Este objetivo pretende expresar la utilidad de la oportunidad del doctorado industrial, estableciendo un aprendizaje y utilidad bidireccional (aprendiendo en el entorno tanto académico como profesional, y utilizar lo aprendido en el otro).

En la actualidad existen diferentes áreas como la inteligencia artificial o la ciberseguridad con una gran importancia debido a su potencial en un gran número de áreas y es objetivo analizar qué aplicaciones industriales puede satisfacer la reconfiguración dinámica de los FPAA.

Debido al carácter confidencial de gran parte del trabajo realizado en la empresa privada, es objetivo desarrollar de forma teórica y general estas posibilidades y potencial en esta tesis, y desarrollar pruebas de concepto y prototipos con mayor profundidad en el entorno industrial.

Objetivo Específico 7

Realizar publicaciones en congresos internacionales y al menos una publicación en una revista de impacto.

Además de ser uno de los objetivos necesarios requeridos por la Escuela Internacional de Doctorado de la UNED, se pretende validar el interés científico y los resultados obtenidos a través de publicaciones científicas, revisadas por pares y defendidas públicamente. Este objetivo pretende, también, conseguir un enriquecimiento, y por lo tanto una mayor calidad, del resultado final.

Objetivo Específico 8

Extraer conclusiones sobre la aplicación de la reconfiguración dinámica tanto en entornos profesionales como académicos.

Como objetivo específico final y último de estos estudios de doctorado, se pretende extraer conclusiones tanto en el ámbito industrial como académico sobre el uso de la reconfiguración dinámica de los FPAA, y de los dispositivos analógicos. Este objetivo busca cerrar el círculo entre la diferencia de desarrollo entre los dispositivos digitales y analógicos, argumentado, en un sentido u otro dependiendo de los resultados, la utilidad y el grado de interés de investigar en esta área.

Más allá de los objetivos puramente académicos e investigadores de esta tesis doctoral se han perseguido otros. Estos objetivos comprenden las actividades relacionadas con la excelencia académica y organizativas como son las relacionadas con el IEEE y su sociedad de honor, Eta Kappa Nu (HKN). En dichas actividades se ha buscado validar y amplificar el impacto de las investigaciones realizadas durante estos estudios de doctorado. Estos objetivos anexos a los propios del doctorado complementan y ayudan a conseguir las metas globales, añadiendo una visión extra y una mayor exposición exterior.

En el apartado 7.4 de esta tesis doctoral se pueden encontrar los resultados asociados a cada uno de los objetivos descritos en este punto.

1.3. JUSTIFICACIÓN

El estudio de la reconfiguración dinámica de dispositivos electrónicos, y más concretamente a lo largo de esta tesis doctoral de los FPAA, se justifica a través de tres ideas clave: su desarrollo, sus posibilidades en áreas industriales actuales y su enorme potencial en su uso educativo tanto por coste como por funcionalidades.

En primer lugar, el desarrollo de los FPAA es notablemente inferior al de otros dispositivos digitales como los FPGA o los PIC. Parte de este trabajo cubre la necesidad de avanzar en el estudio, análisis y búsqueda de aplicaciones de los FPAA, apoyando su desarrollo y su investigación ya sea en alguna de las numerosas líneas propuestas o en otras derivadas.

Esta situación existente limita sus aplicaciones en algunas áreas debido a la falta de desarrollo en el hardware (asuntos como número de componentes, potencia, versatilidad, ...) o debido a la falta de experiencia en sus desarrollos, no llegando a explotar las posibilidades existentes actualmente. Precisamente este no aprovechamiento del potencial existentes justifica parte de esta tesis doctoral, puesto que sin un desarrollo comparable a dispositivos como los FPGA se pueden conseguir numerosas aplicaciones como las expuestas en este trabajo, un mayor interés por parte de los fabricantes podría multiplicar sus posibilidades y usos de forma notable.

La segunda idea en la que se basa la justificación de este trabajo es la posibilidad de su uso en aplicaciones industriales de relevancia actual. Áreas como inteligencia artificial, control avanzado o ciberseguridad tienen gran relevancia y pueden impulsar el desarrollo de aplicaciones basadas en FPAA o utilizando los mismos mecanismos, para los que los FPAA pueden ser unos dispositivos perfectos para el prototipado.

Este uso en aplicaciones profesionales es un gran aliciente para la investigación de este tipo de técnicas y dispositivos, pudiendo contribuir a su desarrollo como producto y a que más fabricantes exploren el área. Además, estimularía al principal fabricante actual de FPAA, Anadigm Inc., cuyos ciclos de actualización y desarrollo son lentos.

En tercer lugar, su potencial en educación. La motivación principal de estos estudios de doctorado es el interés docente, y la reconfiguración dinámica de los FPAA tiene una aplicación muy importante en esta área. Además, estas aplicaciones, como se desarrolla en los capítulos 4 y 5, pueden apoyar no solo a los estudios universitarios sino a diferentes niveles, como en primaria o secundaria, por lo que su potencial es todavía mayor.

Adicionalmente a este potencial multinivel se le añade el potencial multidisciplinar, pues existen diferentes áreas del conocimiento, que, sin pertenecer a estudios de ingeniería, hacen uso de conceptos eléctricos de forma relevante. Por ejemplo, el campo de la medicina o enfermería utiliza diferentes tipos de onda en tejidos y cómo éstas los estimulan. En esta área se pueden crear equipos de laboratorio versátiles, de bajo coste y abstrayendo al estudiante, y usuario final, de los conceptos eléctricos más complejos y que no son necesarios para su formación.

Finalmente, parte del desarrollo de estos estudios de doctorado han sido aplicados en los laboratorios de la Escuela Técnica Superior de Ingenieros Industriales de la Universidad Nacional de Educación a Distancia, aumentando sus capacidades y añadiendo posibilidades para los cientos de estudiantes que pasan cada año por las instalaciones.

1.4. ESTRUCTURA

Con el fin de presentar la información de una manera clara y ordenada mientras se cubren los diversos objetivos de este trabajo de doctorado, se ha dividido el contenido en ocho capítulos y dos anexos.

El primero de los capítulos, “Motivación y Objetivos”, es el capítulo que desarrolla los motivos y objetivos que fundamentan estos estudios de doctorad. Se incluye, además, la justificación de la temática y de las líneas investigadas y una serie de instrucciones y explicaciones que ayudan a comprender la temática y la estructura de esta tesis doctoral.

El segundo capítulo, “Los FPAA”, cubre desde una pequeña reseña histórica de los FPAA hasta los FPAA actuales, haciendo hincapié en los utilizados durante este trabajo. Se incluye también un breve análisis a los sistemas híbridos de los FPAA con otros dispositivos y los métodos de

reconfiguración existentes, con sus ventajas y limitaciones. Este capítulo pretende ser una introducción al contexto actual y a las principales características de los dispositivos utilizados durante los estudios de doctorado.

El capítulo número tres analiza el uso de estas técnicas en el ámbito educativo, dividiendo el capítulo en apartados enfocados en diferentes áreas: educación técnica superior, superior no técnica, niveles no superiores y educación especial. En este capítulo se expone el potencial de las capacidades de la reconfiguración dinámica de los FPAA en diferentes entornos y circunstancias.

El capítulo cuatro desarrolla las aplicaciones en el ámbito educativo presencial, introduciendo sus particularidades, limitaciones y retos. Estos ejemplos prácticos son soluciones reales desarrolladas dentro de los estudios de doctorado, presentando otras situaciones que se resuelven siguiendo las técnicas ya desarrolladas.

En el siguiente capítulo, el número cinco, desarrolla una aplicación para laboratorios remotos, enfocada a la educación no presencial o semipresencial. Este apartado constituye un capítulo independiente por su importante integración con VISIR, la importancia actual del tema y la complejidad añadida que supone.

Es en el sexto capítulo donde se analizan las posibilidades de las aplicaciones de la reconfiguración dinámica en un contexto industrial, y donde se introducen lecciones aprendidas de la participación en el Doctorado Industrial de la mano de Iberdrola, más específicamente en Gestión de la Energía Global. En el capítulo se recogen aplicaciones en el ámbito del control, inteligencia artificial o prototipado, entre otras.

En el capítulo siete, se presenta un resumen de los resultados conseguidos durante todo el programa de doctorado. En él no solo se recogen las aplicaciones y análisis desarrollados y mostrados en esta tesis, sino que también se indica: artículos, participación en congresos, charlas, proyectos europeos, docencia, actividades estudiantiles enmarcadas dentro del doctorado y la colaboración con Iberdrola dentro del doctorado industrial, entre otras. Además, es en este capítulo donde se analiza la consecución de los objetivos presentados en el apartado 1.2.

En el capítulo final, el número ocho, se exponen las conclusiones de estos cinco años de estudio y trabajo, que aúnan las lecciones aprendidas en este programa de Doctorado en Tecnologías Industriales. Además, se incluye en este capítulo un apartado de siguientes pasos, mostrando así el camino a seguir para cumplir con el objetivo y la motivación de que estos estudios sean el comienzo de una carrera académica más extensa.



2. Los FPAA y su reconfiguración

Capítulo 2 de 8

2.1. DESARROLLO DE LOS FPAA

Los dispositivos electrónicos dinámicamente reconfigurables han jugado, y juegan en la actualidad, un papel fundamental en diferentes aspectos de la ingeniería y de sus aplicaciones. Ya sea para un prototipado más rápido y barato, o para adaptar un dispositivo a nuevas situaciones, la reconfiguración, dinámica o no, es el elemento clave.

Para comprender mejor el avance de esta tecnología se recorre en este apartado una breve reseña histórica del desarrollo de los FPAA, entendiendo sus limitaciones, posibilidades y avances en los últimos años.

Tras la introducción histórica se detallará la situación actual de estos dispositivos y su estructura, especialmente el modelo utilizado a lo largo de esta tesis doctoral, y que pertenecen al fabricante con mayor relevancia en el campo.

2.1.1. Historia de los dispositivos electrónicos reconfigurables

Para comprender la historia de los FPAA es necesario conocer cómo aparecen los dispositivos configurables, entendiéndose éstos como aquellos dispositivos que pueden variar su funcionamiento al modificar sus interconexiones. Es decir, programando los dispositivos de una forma u otra, para que sus bloques funcionales acometan un objetivo final distinto.

Este desarrollo de los dispositivos electrónicos reconfigurables ha sido muy diferente si los diferenciamos en dos grandes bloques: electrónica digital y electrónica analógica. Siendo este último el que ha tenido un crecimiento menos explosivo y, también, el que nos ocupará la mayor parte de este trabajo.

2.1.1.1. DISPOSITIVOS DIGITALES

En este sentido es necesario remontarse hasta 1885, cuando aparece una empresa del Reino Unido llamada Ferranti International plc dedicada principalmente a la electrónica de potencia para redes y a la defensa. Ferranti, que finalizó sus actividades en 1993 debido a su quiebra, introdujo al inicio de la década de 1980 uno de los primeros grandes *Uncommitted Logic Arrays* (ULAs, por sus siglas en inglés), en los que ya habían podido aplicar la experiencia de décadas de trabajo y de ULAs anteriores [1].

Estos dispositivos, concretamente los de Ferranti, fueron muy populares en la época y fueron utilizados en computadoras, todavía hoy conocidas, como el Sinclair ZX81 o el Sinclair ZX Spectrum y que hoy en día siguen siendo relevantes para los amantes de estos aparatos [2].

Durante la época, los programas CAD (*Computer Assisted Design*) estaban enfocados a la posición de cada uno de los elementos del circuito, lo que hacía que esta etapa de la fabricación fuera la que más tiempo consumía. Esta situación hizo que fuese necesaria para la fabricación de estos ASIC (*Application-Specific Integrated Circuit*) la implementación de herramientas para comprobar que los diseños y la posición de los elementos cumplía con una serie de normas y límites predefinidos.

A mediados de la década de 1980 los diseñadores ya eran capaces de enviar sus diseños a los fabricantes de estos ASIC, teniendo diferentes opciones, propias del fabricante o de terceros para llevar a cabo estos diseños. Mientras, compañías como IBM dedicaban grandes inversiones y esfuerzos en seguir aumentando la densidad de transistores que podían incluirse (algo que como se podrá ver más adelante, no ha ocurrido en la misma medida para los dispositivos analógicos), pero sin reparar demasiado en las fases de diseño.

Esto hizo que fuese el uso del software propietario de los fabricantes el que se impusiera, pues era la única solución de poder aprovechar todos los recursos que ofrecían sus dispositivos. Esto genera limitaciones importantes en cuanto a la gestión del conocimiento y a la versatilidad de los equipos de diseño, por lo que aparecieron las llamadas *Standard Cells* (SC).

Se trata de bloques funcionales estándar que los fabricantes podían utilizar e incluir en sus dispositivos, con unos atributos y comportamientos conocidos. Esto permitió que se generalizara el uso de software de terceros y lenguajes como el HDL (*Hardware Description Language*).

Este tipo de dispositivos y la forma de abordar el diseño de los mismos se sitúa a medio camino entre la versatilidad de los *gate-arrays* y los circuitos totalmente específicos denominados *full-custom* ASIC. Pese a sus ventajas, también presentan importantes inconvenientes, sobre todo a la hora de conectar y enrutar esas celdas estándar.

Con el fin de lograr una mayor especialización y seguir solventando los límites que cada dispositivo presentaba, apareciendo para el campo de los diseños puramente lógicos los FPGA (*Field-Programmable Gate Arrays*) y los *gate-arrays* han evolucionado hasta los denominados *Structured ASIC*. Estos últimos dispositivos están formados por grandes bloques IP (*Intellectual Property*, es decir, diseños que se utilizan como si se tratase de una librería).

Es interesantes, también, hacer mención a la vertiente que ha coexistido con estos dispositivos mencionados, los SPLD (*Simple Programmable Logic Device*) y los CPLD (*Complex Programmable Logic Device*). Estos dispositivos permiten realizar una serie de conexiones en una matriz para alcanzar la función deseada. Los más complejos añaden nuevas funciones, pero el razonamiento es el mismo. En la Figura 1 se puede observar el desarrollo de los dispositivos lógicos programables, una diversidad que contrastará con la de los dispositivos analógicos.

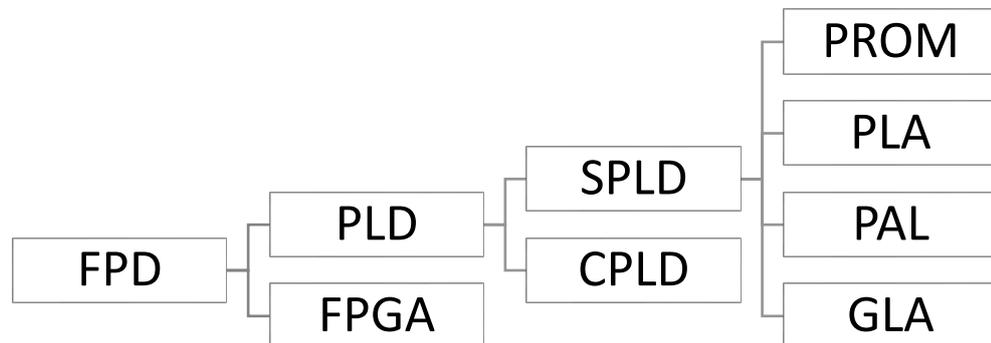


Figura 1. Evolución de los dispositivos lógicos programables

Estos dos últimos dispositivos, los SPLD y los CPLD, son similares a los FPGA y los FPAAs en cuanto a que son dispositivos programables, con una serie de recursos que se encuentran a disposición del diseñador.

2.1.1.2. DISPOSITIVOS PROGRAMABLES ANALÓGICOS

Los dispositivos analógicos también han presentado un avance importante en las últimas décadas. Sin embargo, este progreso no es comparable a la evolución, ya presentada, de los dispositivos digitales.

El desarrollo de los dispositivos analógicos fue mucho más lento, y es, aunque ya existieran ciertos circuitos integrados analógicos que podían ser configurados modificando el comportamiento de ciertas características, no fue hasta finales de los años 1980 cuando lo que conocemos hoy en día como FPAA empezó a tomar forma.

Más específicamente, el término de los *Field-Programmable Analog Array* (FPAA) no había sido utilizado hasta 1991 cuando Lee y Gulak lo hicieron por primera vez [3].

Es en ese artículo de 1991 ya introdujeron el concepto de bloque analógico configurable, o CAB por sus siglas en inglés, y que puede observarse en la Figura 2.

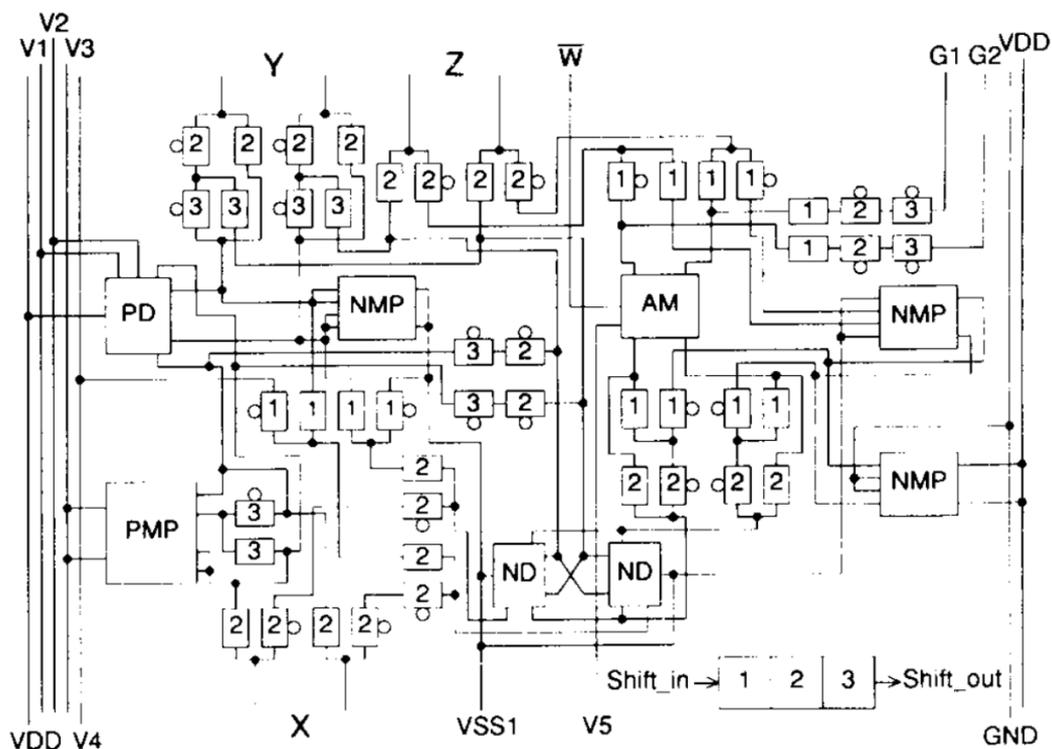


Figura 2. Diagrama de un CAB introducido por Lee y Gulak en 1991 [3]

Tanto Edward Lee como Glenn Gulak realizaron diferentes publicaciones y participaciones en congresos donde continuaron presentando diferentes propuestas, más concretamente en 1995 una arquitectura de los FPAA [4]. En la Figura 3 se observa su propuesta de un FPAA basado en transconductores donde ya se puede ver que la arquitectura incluye CABs y a la que han añadido filtros biquad, en la Figura 4 se muestra el esquema de estos filtros presentados por Lee y Gulak en la misma publicación.

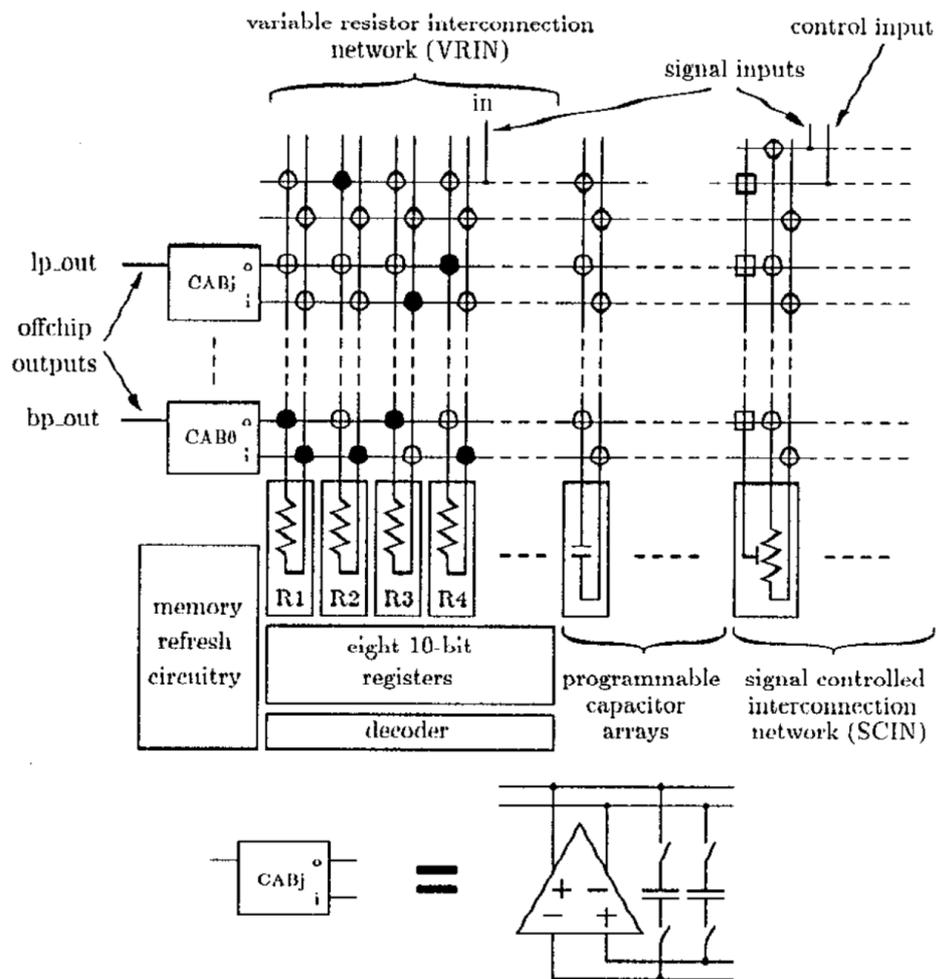


Figura 3. FPAA basado en transconductores junto con filtro biquad [4]

También en 1995, en este caso por Pierzchala, Perkowski, Van Halen y Shaumann [5], se presentaron los *Electronically-Programmable Analog Circuit* (EPAC) donde se proponía una arquitectura más especializada en funciones específicas, dando acceso a macrobloques especializados en lugar de a células de bajo nivel como hacen los FPAA.

Los EPAC, además, ya utilizaban la tecnología de capacidades conmutadas [5], algo que también utiliza Anadigm en los FPAA actuales, como se verá en el apartado 2.1.2.1.2. Aunque surgieron más aplicaciones y publicaciones [6], no se desarrolló en profundidad, pero sí aportaron el concepto de una arquitectura interconectada localmente: lo que ayudaba a evitar problemas de limitación de ancho de banda.

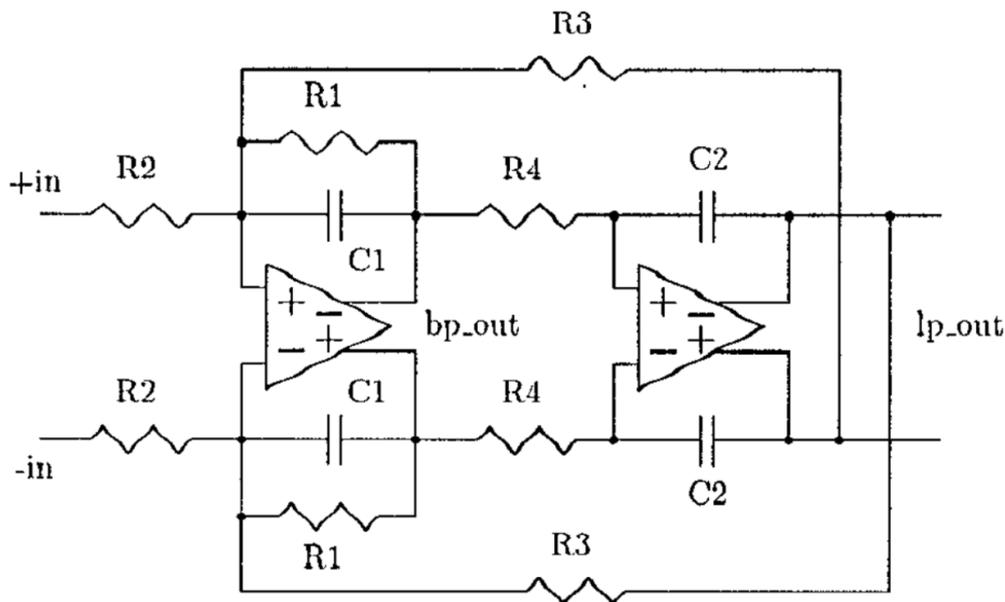


Figura 4. Esquema de filtro biquad por Lee y Gulak [4]

Es ya a principios de los años 2000 cuando aparecen otras contribuciones relevantes en el campo de los dispositivos analógicos reconfigurables. Por un lado, Pankiewicz, Wojcikowski, Szczepanski y Sun [7] presentaron unos FPAA que trabajaban en tiempo continuo utilizando amplificadores operacionales de transconductancia (OTA) y unos bancos de capacidades, ambos programables.

En esta propuesta pudieron trabajar con altas frecuencias hasta varios megahercios, consiguiendo resultados cercanos a los esperados en los filtros paso banda, pero aparecieron ciertas discrepancias debido a resistencias y capacidades parásitas de los conmutadores. Atendiendo a los propios autores, estas discrepancias se debían a la tecnología que estaban utilizando, que por razones de coste no era la más actualizada. Este es uno de los problemas de la falta de desarrollo en el campo, ya que, aunque los resultados

son prometedores, el nivel de fabricación e integración no está a la misma altura que en el campo digital.

Casi al mismo tiempo, apareció otra propuesta de arquitectura en este campo, los procesadores de señales analógicas reconfigurables o RASP por sus siglas en inglés. Presentados por Hall, Hasler y Anderson [8], incluyendo una segunda versión en 2005 [9]. En esta propuesta se utilizan puertas flotantes como conmutadores para la red de conexiones y ambas versiones utilizaban una arquitectura de CABs interconectados.

Entre otros aspectos, lo interesante de esta propuesta es la intención de lograr una flexibilidad y complejidad similares a la de los FPGA a través del uso de elementos de alto nivel como filtros paso banda de alto orden o multiplicadores de matrices dentro de los propios CAB. Su diseño permitía realizar acciones como análisis de Fourier, pero cuyo rendimiento se veía afectado a frecuencias superiores a 100 kHz al utilizar una tecnología CMOS de 0,35 μm . Estos chips utilizaban otros dispositivos auxiliares para su reconfiguración, pues éstos no podían realizar esta acción por sí mismos.

El mismo grupo de investigadores presentó una versión especializada del RASP en el 2007 [10], donde se reemplazan los CAB complejos por versiones más sencillas, ya que contenían únicamente un filtro biquad de segundo orden como se puede ver en la Figura 5. Con este cambio se consiguió aumentar la frecuencia de operación hasta el rango de los 10-15 MHz, a cambio de reducir el número de aplicaciones que pueden realizar.

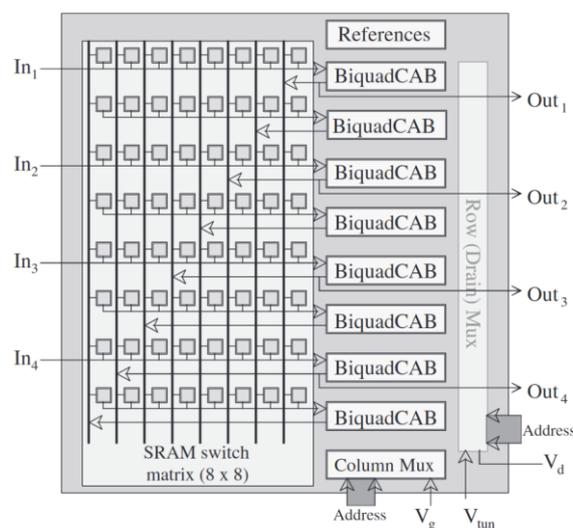


Figura 5. Circuito programable de Puerta flotante para el procesamiento de altas frecuencias [10]

En paralelo a estas propuestas aparecieron otras como la introducida en el 2000 por Pavan, Tsvividis y Nagaraj [11], una arquitectura con los OTAs trabajando en paralelo, como se observa en la Figura 6, que permitía aumentar el rango de trabajo sin por ello tener que asumir algunas limitaciones o impedimentos como los presentados anteriormente.

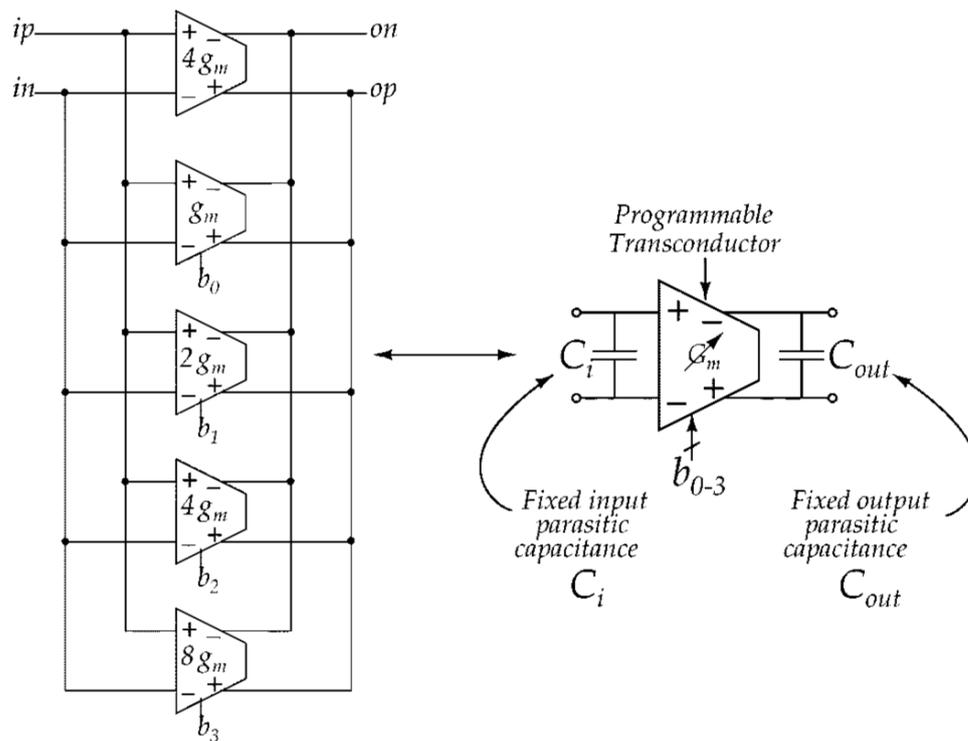


Figura 6. OTAs trabajando en paralelo [11]

Continuando con esta técnica, Joachim Becker propuso una nueva arquitectura, en esta ocasión en forma de hexágono, en 2004 [12]. Gracias a esta arquitectura, mostrada en la Figura 7, no es necesaria una matriz de interconexiones, reduciendo así el número de conmutaciones por las que la señal debe transcurrir. Esto mejora la respuesta en frecuencia.

Esta estructura utiliza las celdas obtenidas de los OTA en paralelo, tanto para el enrutado como para las etapas de ganancia, de forma simultánea. Con esto se puede bloquear el camino a una señal apagando todos los OTA en paralelo o, combinándolos de forma diferente, se pueden obtener señales inversas o directas.

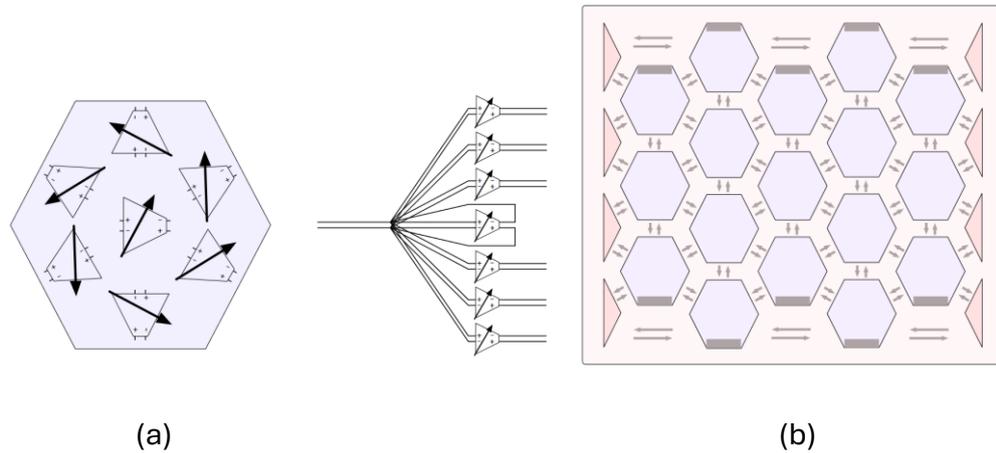


Figura 7. (a) CAB Hexagonal, (b) Estructura del FPAA con CAB Hexagonales [12]

Otro investigador, Fabian Henrici, trabajó con el mismo equipo de desarrolladores y presentaron un nuevo diseño de OTA, reduciendo los OTA la mitad, utilizándolos en un FPAA fabricado con tecnología CMOS de $0,13 \mu\text{m}$ [13].

Mucho más actual, en 2016, Suma George *et al.* presentaron su diseño de FPAA utilizando tecnología analógica que alcanza un tamaño y una potencia, atendiendo a sus resultados, sin precedentes [14]. Este chip ha conseguido buenos resultados en el flujo de datos, digitales y analógicos, que puede tratar mientras consigue también una buena densidad de los parámetros analógicos.

2.1.2. FPAA comerciales

Históricamente el desarrollo de los dispositivos analógicos reconfigurables no ha sido tan rápido como el de los dispositivos digitales. Esto afecta a las características y al potencial de los FPAA que se fabrican en la actualidad y que pueden ser adquiridos de forma comercial.

Esto último es importante, pues parte de los objetivos de esta tesis doctoral es su uso en entornos educativos, donde su facilidad de adquisición y uso y su coste juegan un papel fundamental.

En este apartado se analizará su arquitectura y las diferentes opciones y dispositivos comerciales que han existido y existen en la actualidad.

2.1.2.1. ARQUITECTURA Y DISEÑO

Una de las constantes vistas en la reseña histórica es la necesidad de interconectar diferentes bloques funcionales para, así, lograr la funcionalidad final deseada.

En este sentido, los bloques funcionales, FB por sus siglas en inglés, se presentan de forma matricial para facilitar su interconexión y el paso de la señal entre ellos. Esto se puede observar en la Figura 8, donde los FB quedan interconectados y tienen acceso a los bloques de entrada/salida.

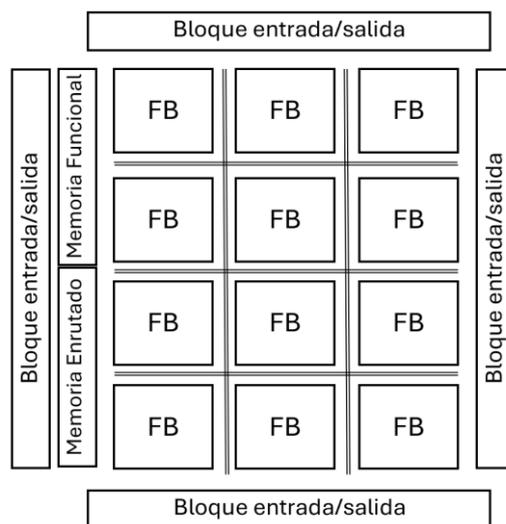


Figura 8. Estructura FPAA Genérica

Los bloques funcionales (FB) o bloques analógicos configurables (CAB) son las unidades funcionales clave dentro de la arquitectura de los FPAAs. Estos bloques pueden ser reconfigurados, y son los que generan una respuesta u otra ante una entrada.

En adelante, se hará mención a los bloques funcionales como CAB. Esta denominación pone énfasis en su naturaleza configurable, pudiendo cambiar parámetros específicos para cambiar el comportamiento de dicho bloque.

Estos bloques funcionales que funcionan como la unidad funcional básica de los FPAAs cuentan con tres elementos: un registro para almacenar la lógica de programación (PL) que consta de tres palabras de registro, FW para la palabra de función, RW para las instrucciones de enrutado y PW para

configurar los parámetros que configuran la función; un registro programable (PR) y una celda analógica configurable (CAC) [15, 16]. En la Figura 9 puede observarse la arquitectura propuesta, donde cada bloque funcional, o CAB, consta de estos elementos.

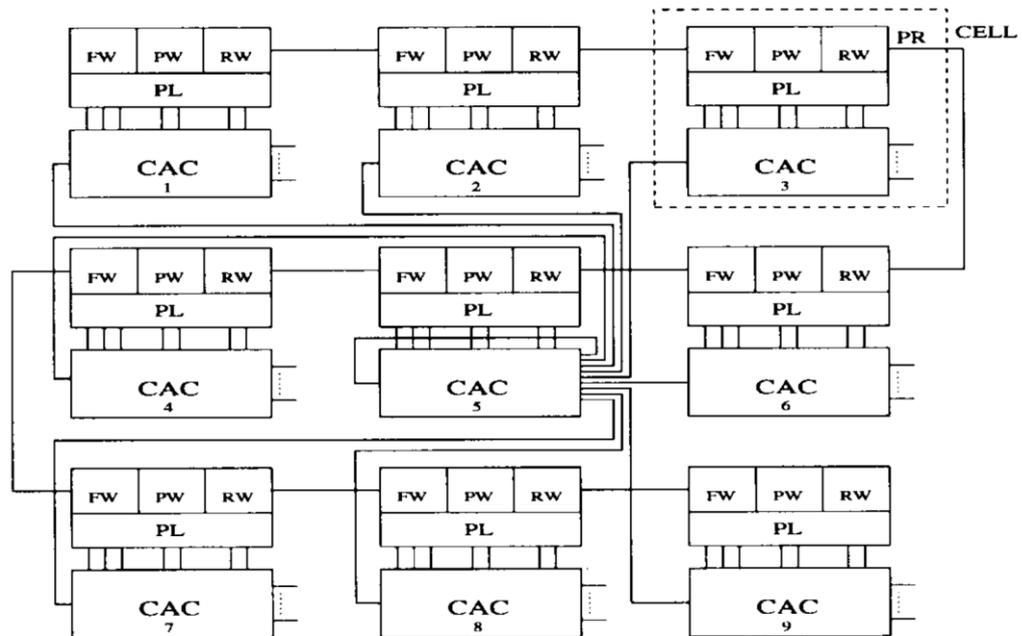


Figura 9. Arquitectura FPAA con los elementos de un bloque funcional [16]

Esta arquitectura, *grosso modo*, es la que se sigue utilizando en los FPAA comerciales actuales y, aunque los registros pueden cambiar y las celdas analógicas pueden ser de muy diversa complejidad y especificidad, el objetivo final es el mismo.

En cuanto a limitaciones por debido a la tecnología utilizada en su arquitectura es necesario distinguir entre los FPAA que trabajan en tiempo continuo de los que trabajan en tiempo discreto, siendo estos últimos los utilizados a lo largo de estos estudios de doctorado.

2.1.2.1.1. FPAA de Tiempo Continuo

Los FPAA de tiempo continuo trabajan, como su propio nombre indica, con señales continuas en el tiempo sin necesidad de muestrear ni transformar estas señales.

En cuanto a su arquitectura, estos FPAA utilizan componentes fijos, como pueden ser transistores o amplificadores operaciones, que interconectados utilizando una matriz de *switches* o conmutadores consiguen el funcionamiento deseado.

Estos *switches* o conmutadores son controlados utilizando unos registros digitales y, dependiendo del acceso a los mismos, su funcionamiento puede ser actualizado o transformado en cualquier instante.

Su versatilidad es menor que los FPAA de tiempo discreto basados en capacidades conmutadas, pero no presentan problemas relacionados con el muestreo y pueden trabajar en un rango de frecuencias mayor. Además, estas ventajas simplifican su arquitectura, pues no requieren de filtros *anti-aliasing* y pueden ser fabricados utilizando técnicas CMOS estándar.

La matriz de conmutación, que interconecta los diferentes componentes que forman el FPAA, puede generar impedancias parásitas que limitan el rango de frecuencias de trabajo, por lo que la mayoría de los esfuerzos en los FPAA de tiempo continuo se centran en minimizar el número de *switches* que tiene que atravesar la señal. La dificultad en este sentido se encuentra en no perjudicar la flexibilidad de los diseños posibles, pues la versatilidad es uno de los puntos claves de la reconfiguración de estos dispositivos, especialmente para entornos tan amplios como el educativo o el de prototipado [3, 5, 17, 18].

Estos esfuerzos han llevado a analizar diferentes tipos de arquitecturas para trabajar en tiempo continuo que no necesitan de matriz de interconexión, como los presentados anteriormente de arquitecturas en paralelo o hexagonales [19]. Este trabajo publicado en 2020, estudia varios tipos de arquitecturas y tecnologías en función de la frecuencia de trabajo en la que se pretende trabajar, existiendo ventajas e inconvenientes precisamente debido a los rangos de trabajo. Además, hace referencia a las limitaciones existentes debido a la tecnología actual, y anima a su desarrollo industrial debido a su gran potencial, tal y como pretende hacer esta tesis doctoral.

2.1.2.1.2. FPAA de Tiempo Discreto

Los FPAA de tiempo de tiempo discreto pueden utilizar diferentes tecnologías, siendo la más frecuente, relevante y la utilizada en los FPAA de estos estudios de doctorado, la tecnología de capacidades conmutadas.

Esta tecnología de capacidades conmutadas permite, modificando la frecuencia de conmutación de los conmutadores, obtener resistencias equivalentes diferentes.

En la Figura 10 se puede observar un diagrama donde, de forma resumida, podríamos decir que si C_s fuera, en lugar de una única capacidad, un banco de capacidades sería equivalente a un conversor digital analógico [20].

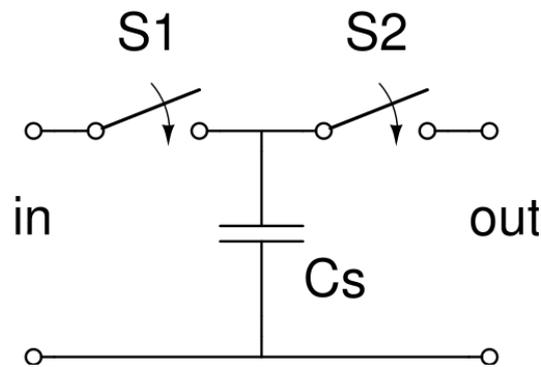


Figura 10. Diagrama básico capacidades conmutadas [21]

El uso de estas capacidades conmutadas permite formar un registro analógico, almacenando la señal de entrada en este registro. Utilizando elementos básicos como registros analógicos y amplificadores operaciones se pueden sintetizar resistencias lineales, como se ha indicado anteriormente, dotando a los FPAA que trabajan en tiempo discreto de una mayor flexibilidad que los de tiempo continuo.

Sin embargo, esta mayor flexibilidad es a costa de una mayor complejidad a la hora de su diseño, pues es necesario lidiar con el ruido y las no linealidades que pueden introducir las capacidades. Además, la frecuencia de muestreo limitará el rango de frecuencias de trabajo.

Será necesario, por tanto, utilizar filtros *anti-aliasing* y reconstruir la señal tanto a la entrada como a la salida. Estas limitaciones afectan tanto a la fase de diseño del hardware como a la de programación del mismo, pues habrá que tener en cuenta estas limitaciones a la hora de llevar ciertas aplicaciones a la práctica.

Comercialmente estos FPAA fueron introducidos en la década de 1990 y una de las primeras compañías en hacerlo por Motorola, con las series MPAA020 [22] y MPA1000 y en la actualidad la compañía con mayor relevancia que comercializa este tipo de FPAA es Anadigm [23], compañía fundada con la ayuda de Motorola en el año 2000 [24].

La tecnología de capacidades conmutadas no es la única tecnología utilizada por los FPAA de tiempo discreto. Existe también la de corriente conmutada, utilizada para los mismos fines y que presenta ventajas como el no requerir amplificadores operacionales, no tener que lidiar con los efectos de las resistencias parásitas y su fabricación a través de la tecnología CMOS habitual. Esta tecnología también presenta importantes inconvenientes, como una menor precisión o que debido a que las señales son corrientes, una etapa de salida debe corresponderse con una única etapa de entrada [25].

Esta tecnología puede ser especialmente útil trabajando con corrientes, como en situaciones donde un sensor ofrezca corriente variable dependiendo del valor medido. Sin embargo, el estado de desarrollo de los FPAA basados en capacidades conmutadas hace que éstos sean más que suficientes para estas aplicaciones [26].

En resumen, se podría decir que los FPAA de tiempo discreto son más versátiles que los de tiempo continuo, pero presentan ciertas limitaciones importantes, sobre todo a altas frecuencias, lo que ha hecho que la tendencia actual sea utilizar los de tiempo continuo cuando se trabaja con señales de alta frecuencia.

2.1.2.1.3. Procesos de diseño para los FPAA

La configuración y reconfiguración, dinámica o no, de los FPAA es su característica más reseñable y el motivo de su desarrollo. Así, programándolos de forma digital pueden ser configurados para realizar tareas diferentes o para adaptarse a situaciones muy diversas.

Tal y como se ha detallado en el apartado anterior, el cambio de funcionamiento de los FPAA es posible a través de la parametrización de los diferentes módulos funcionales que los forman, los CAB. Para el envío de estas palabras de configuración los fabricantes suelen poner a disposición de los diseñadores herramientas CAD que permiten aprovechar los recursos hardware incluidos en el chip.

Por lo general se trata de bloques IP, unidades que realizan una tarea específica y que admiten ciertos parámetros para ajustar su funcionamiento. Estos bloques permiten que tanto la fase de diseño como la de implementación sean más rápidas y seguras, lo que lo hace perfecto para el prototipado de sistemas analógicos [27].

La profundidad y complejidad de este proceso de diseño dependerá tanto de las herramientas ofrecidas por los fabricantes como por el propio objetivo del diseñador, pudiendo diseñar y construir a través de grandes bloques funcionales o incluso a nivel de transistor.

Estos programas CAD pueden incluir herramientas de simulación de los diseños, algo que es extremadamente útil para realizar primeras pruebas de concepto y acortar todavía más los tiempos. Pese a estas herramientas de simulación, será necesario realizar ensayos y pruebas reales para comprobar que el funcionamiento es el deseado, y que se han tenido en cuenta las limitaciones que presentan los FPAA, tanto los de tiempo discreto como continuo y también en función de la tecnología que utilicen.

Además, en entornos donde la reconfiguración pueda ser dinámica y forme parte del uso del sistema (como será en varios casos presentados a lo largo de esta tesis doctoral), es necesario tener en cuenta estas limitaciones en todas las fases del diseño y la implementación, añadiendo límites o elementos de seguridad que hagan robusto y seguro al sistema.

2.2. FPAA DE ANADIGM

Dentro de los fabricantes actuales de FPAA destaca Anadigm. Una compañía fundada por varios fondos de capital y con el apoyo de Motorola en el año 2000 [24], aunque se trata del resultado de la adquisición de varias compañías y tecnologías de otros fabricantes [28]. Las prestaciones que ofrece Anadigm son más que suficientes para llevar a cabo los estudios y objetivos de estos estudios de doctorado. Además, su coste hace viable no sólo estos estudios sino también su implementación en entornos educativos.

Los entornos educativos son más sensibles al coste, especialmente en educaciones no superiores, por lo que este aspecto es fundamental para la utilidad de este trabajo. También, en el entorno industrial el coste puede ser relevante si el FPAA forma parte del producto final o es necesario utilizarlo de forma masiva, por lo que también es un factor a tener en cuenta.

Anadigm tiene su sede actualmente en el estado de Arizona, Estados Unidos. Dentro de su línea de productos, existen dos grupos similares, los FPAA y los dpASP¹ (*Dynamically Programmed Analog Signal Processors*), siendo la diferencia principal que estos últimos permiten la reconfiguración dinámica.

Además, y ya en función del área a la que están destinados, Anadigm posee dos grupos de productos especializados: SonicMaster y RangeMaster. Los primeros especializados en el tratamiento de audio [29] y los segundos para el trabajo con etiquetas RFID [30].

Anadigm ha desarrollado una suite de diseño, AnadigmDesigner2, para facilitar la creación de soluciones y el aprovechamiento de sus chips. Además, cuenta con herramientas específicas como AnadigmFilter y AnadigmPID [31] para filtros y para procesos de control avanzados, soluciones que traducen el lenguaje propio de estos elementos a componentes y parámetros del FPAA.

Anadigm cuenta con dos chips que han sido utilizados en este trabajo: AN221E04 y AN231E04. El segundo es la versión actualizada del primero, con mejoras en relación con su consumo, al tratamiento del *offset* y mejoras en

¹ Durante esta tesis doctoral se utilizará FPAA para referirse tanto a la línea FPAA como dpASP de Anadigm, de forma indistinta. Los dispositivos utilizados durante estos estudios pertenecen todos a la línea dpASP.

cuanto a velocidades de reconfiguración. A grandes rasgos, ambos chips funcionan de forma similar, al igual que las placas de desarrollo que Anadigm comercializa y que cuentan con estos chips.

La placa de desarrollo utilizada con el chip AN221E04 es la AN221K04-V4, también denominada como Anadigm Vortex Development Board, esta placa puede trabajar con los diseños para los chips AN221E02, AN120E04, AN121E04, AN220E04 y AN221E04 de forma indistinta. Mientras que la que cuenta con el chip más actualizado es la denominada Anadigm SingleApex Development Board.

A continuación, se expondrán en más detalle las características de estos chips y placas de desarrollo, así como su programación a través de AnadigmDesigner2.

2.2.1. Chips AN221E04 y AN231E04

El chip AN221E04, cuyo diagrama puede verse en la Figura 11 pertenece a la familia Vortex de Anadigm, un FPAAs dinámicamente reconfigurable (o dpASP) que trabaja a 5 V [32].

Se trata de una evolución del AN220E04, con más salidas y añadiendo dentro propio chip la conversión analógico-digital de la señal después de su acondicionado. Permite hasta seis salidas, el triple de su predecesora con cuatro pines configurables de entrada salida (I/O) más dos pines exclusivos de salida.

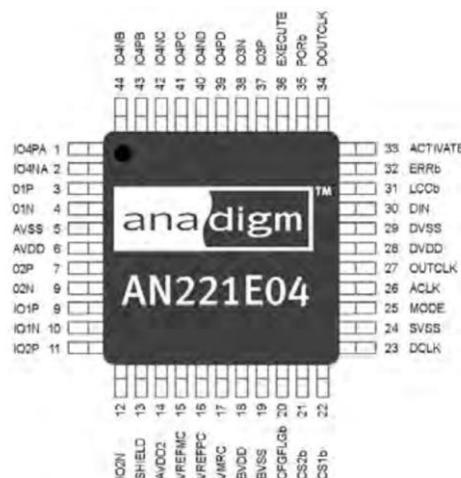


Figura 11. Diagrama alto nivel del chip AN221E04 [32]

Por otro lado, el chip AN231E04 es la tercera generación de los FPAAs dinámicamente reconfigurables de Anadigm. Consumen menos que el AN221E04 y prácticamente duplican el ancho de banda en el que pueden trabajar [33]. Entre sus características destacan sus celdas de entrada y salida complejas, utilizando un amplificador diferencial que puede ser utilizado junto con componentes externos para funcionar como *buffer* o un filtro. Así mismo, las celdas o pines de salida pueden ser configuradas también como *sample and hold*, aplicando un factor de ganancia, un *bypass*, o una salida digital. Además, mantiene y mejora las capacidades de reconfiguración, pudiendo reconfigurar uno o varios parámetros de una función en concreto, tanto de forma paralela como por separado.

Ambos chips están compuestos por una matriz de cuatro CABs, en una disposición de 2x2, rodeados de los diferentes pines que pueden funcionar como entrada o salida. En los dos esquemas, en la Figura 12 y Figura 13, se puede observar la similitud entre ellos, y la existencia de una *Look-up table* (LUT) de 8x256 bits, esto permite implementar funciones no lineales, entre otras aplicaciones.

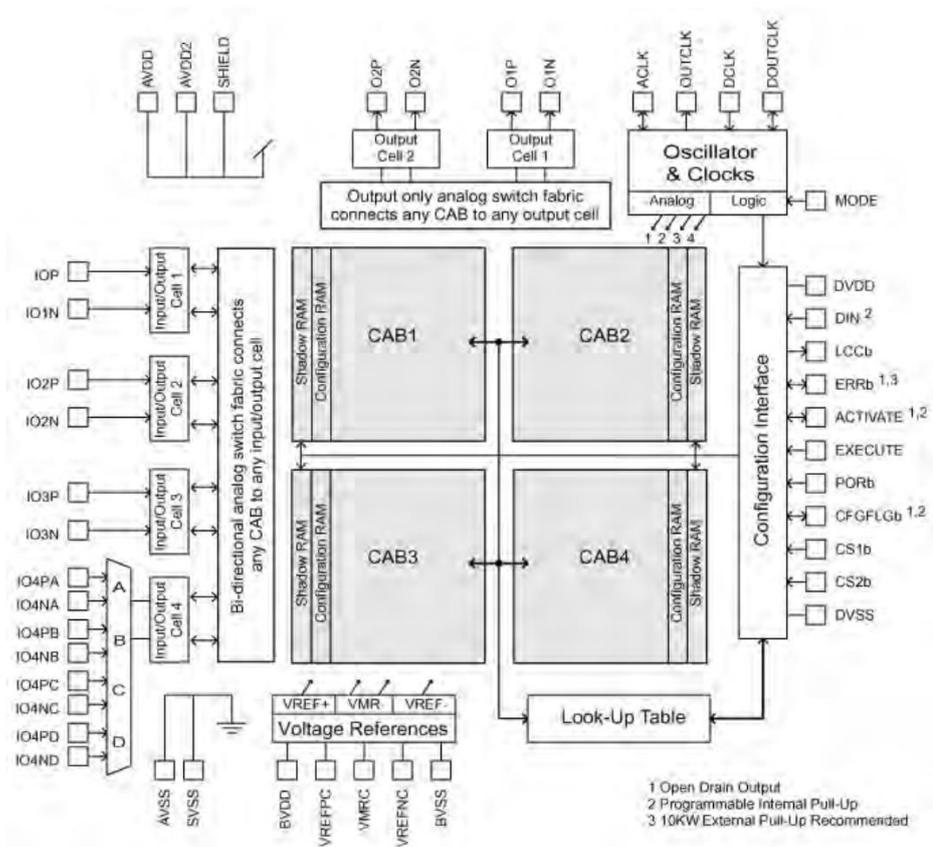


Figura 12. Arquitectura del chip AN221E04 [32]

Esta LUT es accesible por cualquier CAB, lo que facilita la etapa de diseño y amplia las aplicaciones posibles. Las celdas de entrada pueden trabajar tanto de forma diferencial como en formato *single*, y además contienen un filtro anti-aliasing, como se vio anteriormente, necesario en estos FPAA de capacidades conmutadas, un troceador (*chopper*) para estabilizar la señal y un amplificador con alta ganancia.

Otro de los aspectos clave que pueden verse en ambos diagramas de arquitectura es su doble registro de memoria: el bloque RAM de configuración y el denominado como “Shadow RAM”. Este doble registro es lo que permite la reconfiguración dinámica, es decir, sin necesidad de hacer un reset al chip para aplicar el nuevo funcionamiento y sin dejar de operar. Esta forma de reconfiguración, también denominada *on-the-fly* es la particularidad explotada en estos estudios para diferentes aplicaciones tanto industriales como en el entorno educativo.

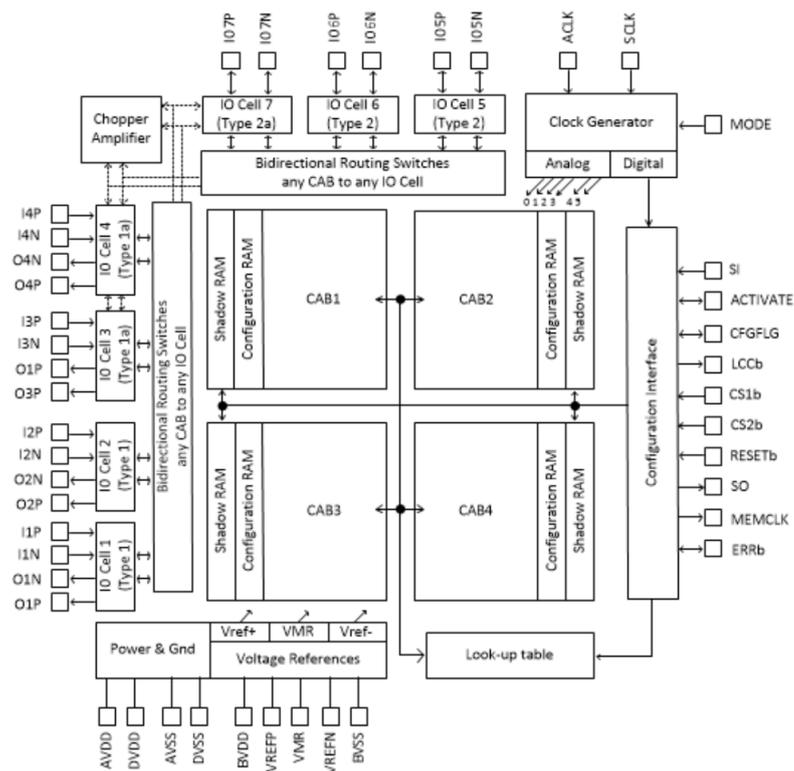


Figura 13. Arquitectura del chip AN231E04 [33]

El bloque Shadow RAM almacena la nueva configuración cuando ésta está siendo recibida por el chip utilizando el estándar SPI, y una vez toda la nueva configuración ha sido recibida, pasa al registro Configuration RAM, modificando el comportamiento del chip.

En la Tabla 1 se pueden observar las características más relevantes de ambos chips y comparar sus pequeñas diferencias.

Tabla 1. Principales características de los chips AN221E04 [32] y AN231E04 [33]

	AN221E04	AN231E04
<i>Celdas de Entrada/Salida</i>	4 configurables I/O + 2 pines de salida	7 configurables I/O + 2 pines de salida
<i>Arquitectura</i>	Diferencial	Diferencial
<i>Look Up Table</i>	256 bytes	256 bytes
<i>Ancho de banda de trabajo típico</i>	2 MHz	2 MHz
<i>Ratio señal-ruido</i>	Banda ancha: 80 dB Banda estrecha: 100 dB	Banda ancha: 90 dB Banda estrecha: 120 dB
<i>Distorsión Armónica Total</i>	80 dB	100 dB
<i>DC Offset</i>	< 100 μ V	< 50 μ V
<i>Alimentación</i>	5 V	3,3 V
<i>Voltaje admitido de entrada</i>	Min: - 3,9 V Max: + 3,9 V	Min: - 2,875 V Max: + 2,875 V
<i>Tamaño</i>	10x10x1,4 mm Lead pitch: 0,8 mm	7x7x0,9 mm Lead pitch: 0,5 mm

Las diferencias principales, como se puede observar en la tabla anterior, y que condicionarán de forma más notable los diseños de este trabajo o derivados, serán su número de entradas, mayor en el nuevo chip, y el voltaje de operación, teniendo un rango mayor el chip más antiguo.

Existen diferencias en cuanto a la calidad del tratamiento de las señales que será más relevante en un entorno industrial que en el educativo.

Una actualización en esta V4 con respecto a la V3 es la inclusión de un puerto USB para la comunicación con el PC y poder así programar la placa. En la versión anterior solo se podía realizar por el puerto serie utilizando el estándar RS232. La placa cuenta con un LED que indica el estado de la configuración, la reconfiguración y los reset.

Contiene un PIC16F876A, que es el encargado de gestionar toda la comunicación de la placa con el PC y de trasladar las nuevas comunicaciones por SPI al FPAА. Cuenta también con una memoria EPROM, pudiendo almacenar una configuración en dicha memoria que se cargue por defecto y a cada reset en la placa, configurando los jumpers de manera correcta. En cuanto a memoria, cuenta también con una unidad FLASH que permite almacenar la última configuración que transfirió el PIC.

Una de las características más interesantes es la posibilidad de trabajar en *daisy chain*, lo que permite configurar varias placas de desarrollo conectándose únicamente con una de ellas, y utilizar los recursos de varios FPAА y construir así aplicaciones más complejas. En la Figura 15 se observa un ejemplo de esta configuración. Esto, además de permitir aplicaciones más complejas permitiría replicar experimentos, por ejemplo, en un laboratorio remoto.

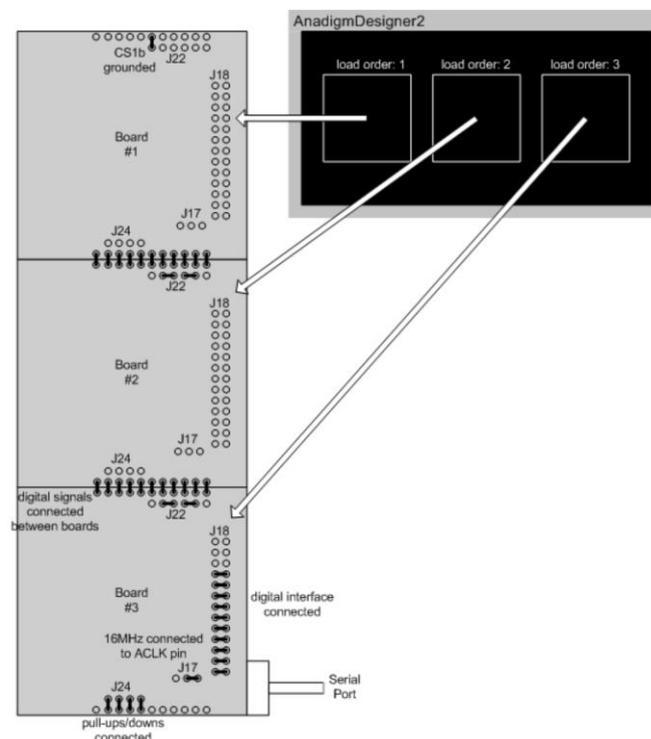


Figura 15. Configuración en Daisy Chain de la placa Vortex [34]

como se puede ver en la Figura 17. Estos filtros permiten convertir una señal *single-ended* en diferencial, pueden amplificar o atenuar una señal para poder trabajar en el rango correcto del FPAA y funciona como filtro paso bajo con dos polos, lo que puede ser muy útil para minimizar el ruido de alta frecuencia.

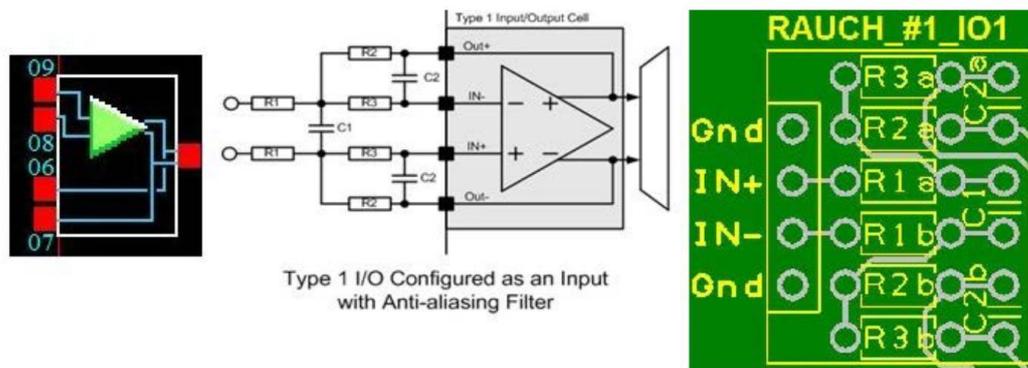


Figura 17. Filtro Rauch [35]

Para su utilización es necesario habilitarlo desde el propio programa CAD y configurar los *jumpers* de forma adecuada. En los *buffers* de salida estos filtros permiten convertir la señal diferencial del FPAA a una señal *single-ended*.

2.2.3. AnadigmDesigner 2

En apartados anteriores se ha mencionado la importancia de los programas CAD a la hora de diseñar y configurar los FPAA. Anadigm, pone a disposición de los diseñadores AnadigmDesigner 2.

Esta suite de es la segunda generación de software EDA de la compañía estadounidense, brindando una interfaz gráfica que facilita el diseño de circuitos o sistemas más complejos utilizando sus FPAA.

En apartados anteriores se indicaba la estrategia seguida por muchos de estos programas de diseño, que utilizaban bloques IP para facilitar la implementación de funciones mientras aprovechan al máximo los recursos de hardware. AnadigmDesigner2 dispone de librerías de funciones denominadas CAM (*Configurable Analog Module*). Estos módulos parametrizables permiten

diseñar circuitos complejos simplemente arrastrando estos bloques a través de una interfaz *drag and drop* y conectándolos entre sí.

Será el software de diseño el encargado de repartir los recursos del FPAA, maximizando así el aprovechamiento de estos y teniendo en cuenta el chip utilizado e incluso si se está diseñando un sistema que involucre diferentes chips conectados en *daisy chain*.

La interfaz de AnadigmDesigner2, que puede verse en la Figura 18, se observa como dependiendo del chip seleccionado, en este caso el AN221E04, se acomodan las entradas y salidas y se pueden ver ya herramientas de simulación, como sondas, generadores y el apartado de “Simulation”. Además, puede verse el apartado “Dynamic Config.” que contiene las herramientas para aprovechar la reconfiguración dinámica de este FPAA.

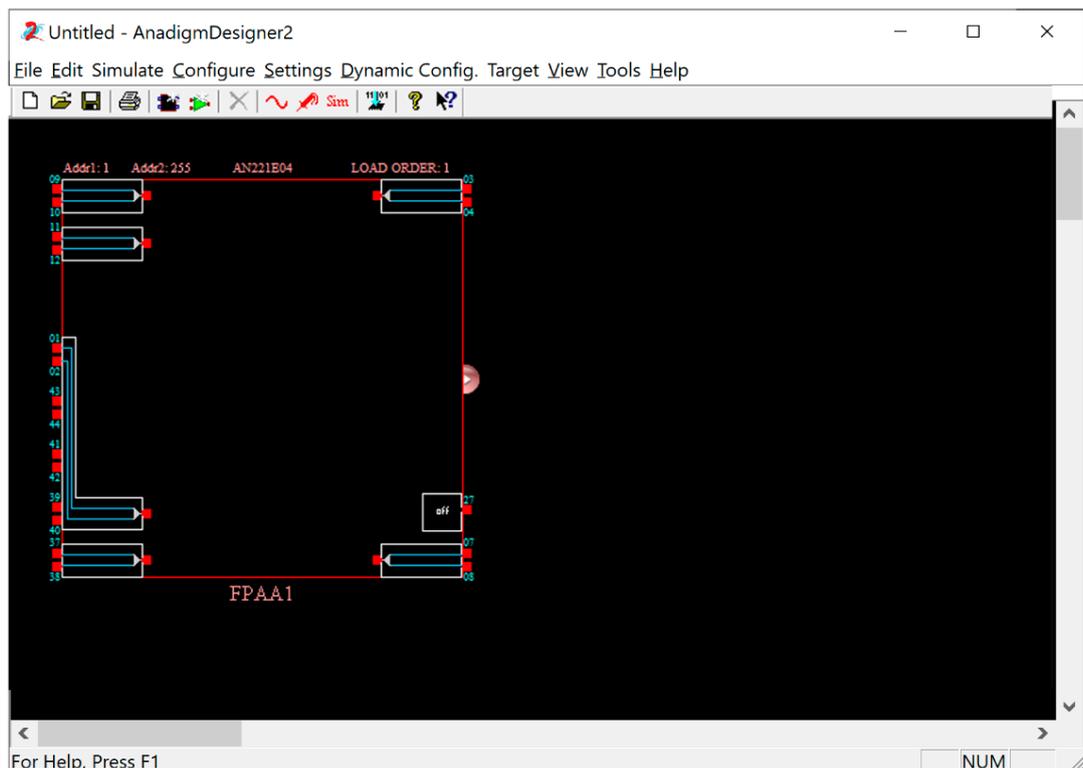


Figura 18. AnadigmDesigner2 interfaz gráfica [36]

Estas herramientas de simulación son de gran ayuda para comprobar el funcionamiento de los circuitos en las fases tempranas de diseño, especialmente por la posibilidad de simular las señales dentro del FPAA, algo

que no es posible realizar de forma física, salvo que se utilice una celda de salida para extraer una señal interna, algo que no siempre es posible.

Los CAM son la unidad básica de programación en este software EDA, y su disponibilidad dependerá principalmente del tipo de chip que se haya escogido, y de los recursos disponibles en el FPA. Así, unos CAM consumirán más recursos que otros, o requerirán ciertas frecuencias, o relación de frecuencias, en los relojes internos del FPA. Se puede observar una lista de CAM disponibles para el chip AN221E04 en la Figura 19. Si se hubiese escogido la primera generación del chip, el AN220E04, no estaría disponible el convertor analógico-digital, por ejemplo.

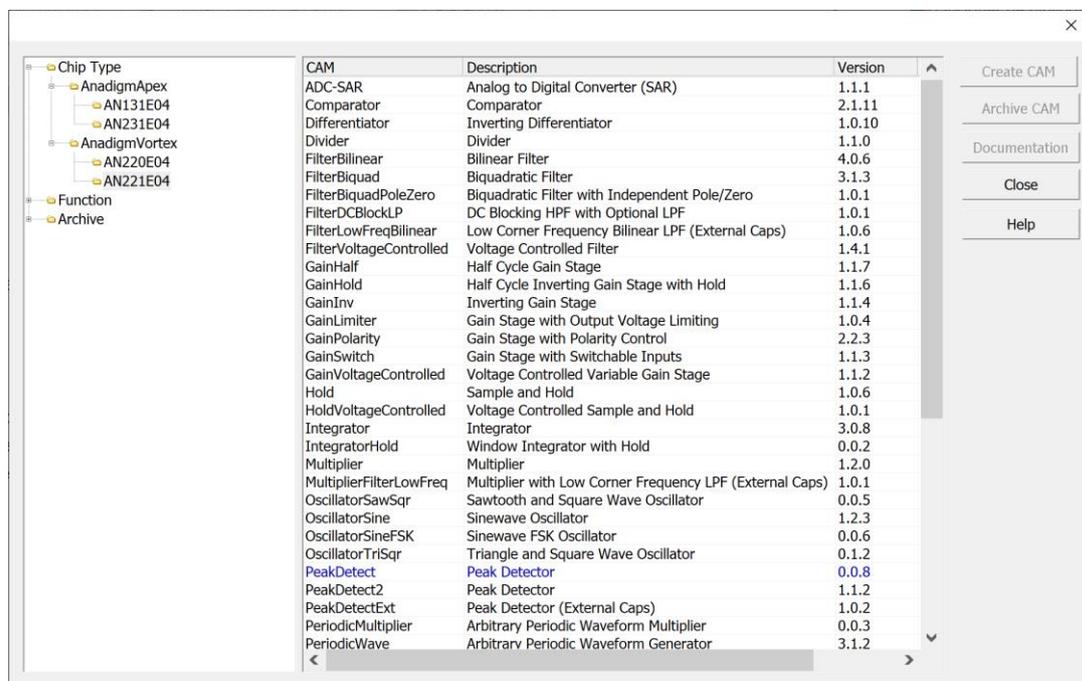


Figura 19. Lista de CAM disponibles para el chip AN221E04 [36]

Cada CAM posee información sobre su funcionamiento en una ventana de parametrización e información adicional de cómo se traduce físicamente a los recursos del FPA. En la Figura 20 se muestra un ejemplo de ambas ventanas.

La ventana de parametrización ayudará al diseñador a respetar los límites del FPA, ya que éstos pueden variar para cada CAM e incluso dentro del mismo CAM dependiendo de los recursos o frecuencias utilizadas.

Esto, junto con la información adicional de cada uno de los CAM y sus diagramas, es especialmente útil para los alumnos para poder entender el funcionamiento interno del FPAA.

En la Figura 21 se puede observar un circuito de ejemplo que se ha simulado. Suma tres señales, aplicando diferentes ganancias, y posteriormente le aplica un filtro paso banda inversor, dejando pasar únicamente una de las señales.

Set CAM Parameters

Instance Name: FilterBiquad1 AnadigmVortexFilterBiquad 3.1.2 (Biquadratic Filter)

Clocks: ClockA | Clock3 (500 kHz)

This is an inverting filter. See the transfer function in the CAM Documentation.

Options

Filter Type: Low Pass High Pass Band Pass Band Stop Pole and Zero

Filter Topology: Automatic Type I Type II

Parameters

Corner Frequency [kHz]:	5	(5.00 realized)	[1.43 To 50.0]
Gain:	1	(1.00 realized)	[0.350 To 100]
Quality Factor:	70	(70.0 realized)	[0.0500 To 100]

CAM Source: Anadigm, Approved: Yes

FilterBiquad

Circuit Diagram and Design Equations:

The transfer function for this circuit is:

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{\pm 4\pi^2 f_0^2 G}{s^2 + \frac{2\pi f_0}{Q}s + 4\pi^2 f_0^2}$$

G is the pass-band gain (DC gain), f_0 is the corner frequency, and Q is the quality factor. The filter's gain is equal to GQ [V/V] at the corner frequency, f_0 .

Two different circuits can realize the low pass version of the biquadratic filter. The implementation that best fits the combination of CAM Parameter values is selected. The Roman numeral in the upper right corner of the CAM symbol identifies the selected circuit (I or II).

The first circuit (I) realizing this low pass filter is shown in the figure below.

The capacitor values are chosen based on the best ratios of the capacitors satisfying the following relations.

Figura 20. Ventana de parametrización y de información del CAM FilterBiquad [36]

El proceso de diseño es sencillo, pues solo es necesario unir cada uno de los CAM y tener en cuenta si éstos invierten o no la señal, y que la fase de reloj en la que trabajan es compatible.

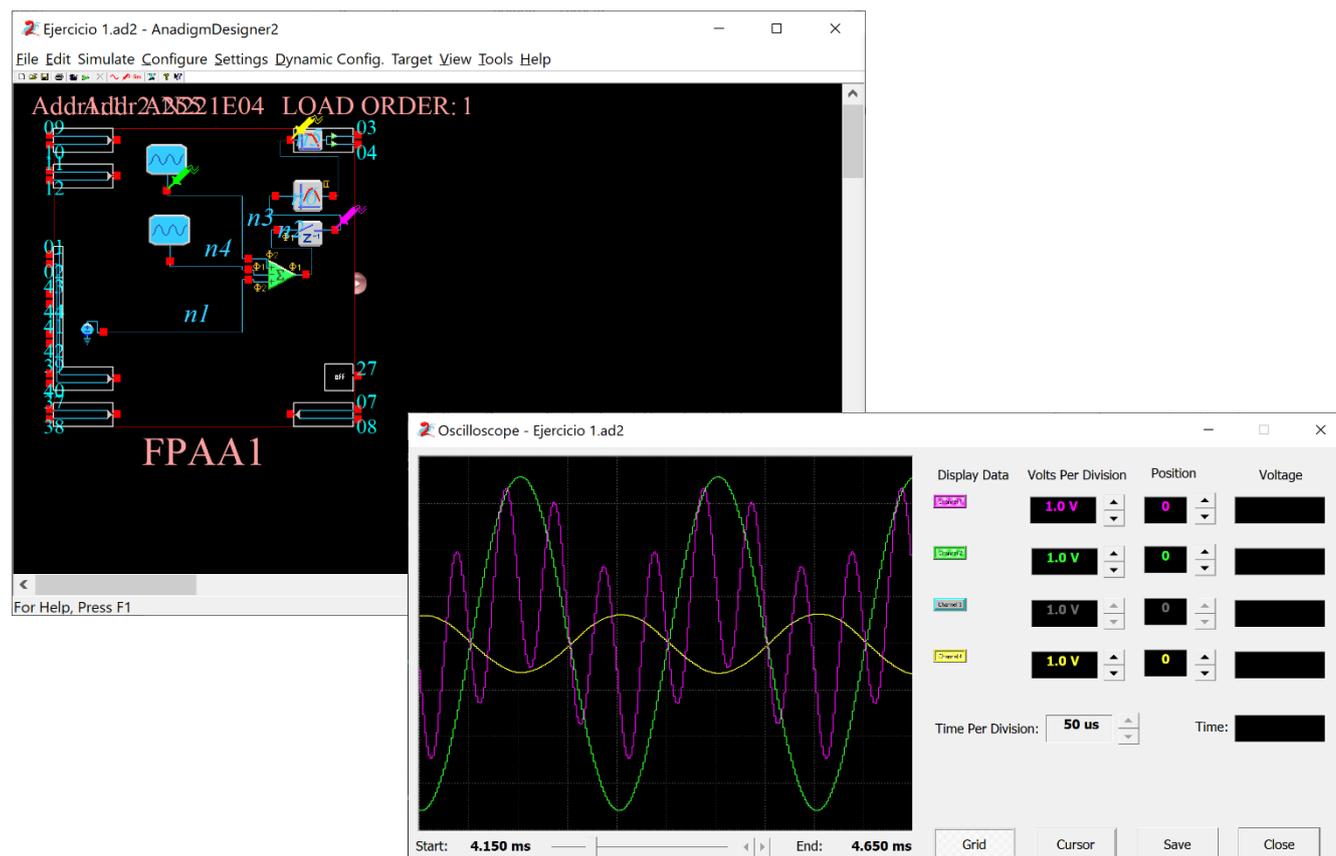


Figura 21. Simulación de un circuito de ejemplo en AnadigmDesigner2

En la simulación se observa la señal original que pasará el filtro, la suma de las tres señales y la señal filtrada. Se puede observar como la señal está invertida, se debe a que el CAM del filtro paso banda es un CAM inversor.

A la función de simulación, y como se ha hecho referencia anteriormente, Anadigm incluye dos herramientas especializadas: AnadigmFilter y AnadigmPID. La primera facilita la creación de filtros con un gran nivel de detalle y la segunda incluye una interfaz para la creación de sistemas de control.

En la Figura 22 se muestra la herramienta para el diseño de filtros. Pudiendo elegir y modificar diferentes parámetros del filtro, que se traducirán en diferentes CAM. Esta configuración puede ser exportada a AnadigmDesigner2 y automáticamente se generarán los CAM necesarios y sus conexiones, y añadirá tantos chips como sean necesarios.

En la Figura 23 se muestra la herramienta para crear controladores PID. La herramienta traducirá los parámetros introducidos a CAM e interconexiones entre ellos para lograr el funcionamiento deseado.

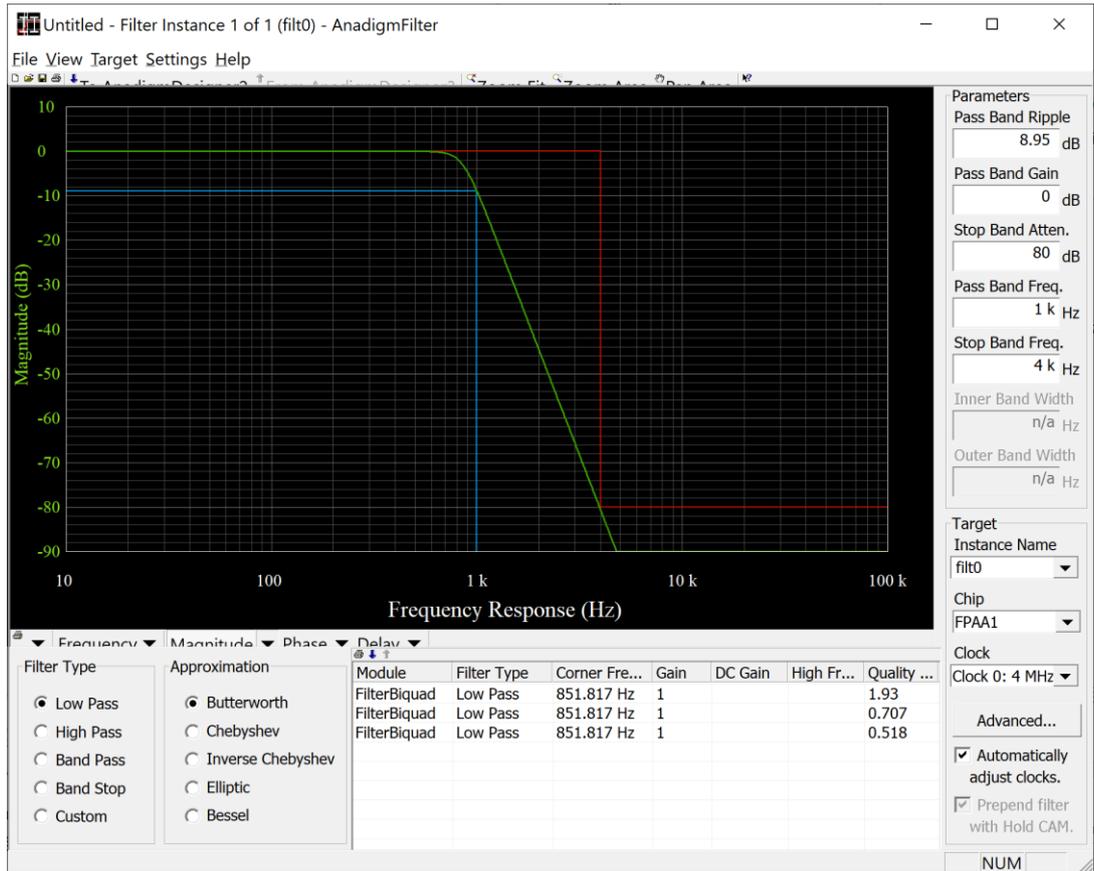


Figura 22. Herramienta AnadigmFilter [36]

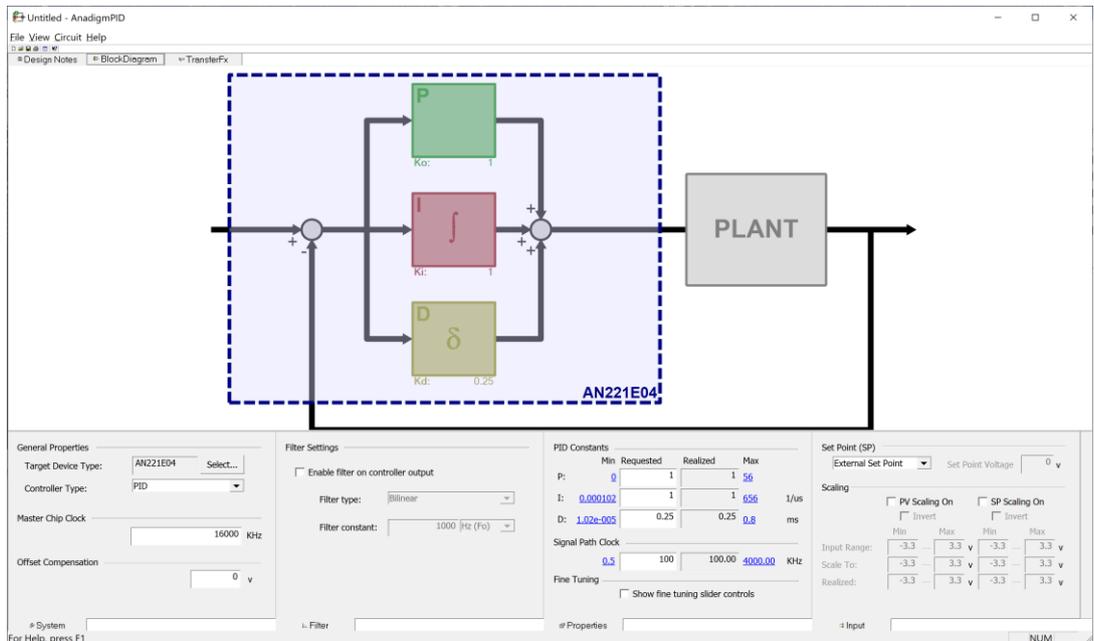


Figura 23. Herramienta AnadigmPID [36]

2.3. RECONFIGURACIÓN DINÁMICA

Los dispositivos analógicos programables tienen como ventaja y cualidad principal el poder modificar su funcionamiento cambiando varios de sus parámetros. Esto hace que los dispositivos ganen versatilidad y flexibilidad a la vez que se reducen costes de prototipado y pruebas. En muchas ocasiones, un cambio en la programación de un dispositivo requiere su desconexión, parada o un reinicio posterior. Esto inhabilita algunas aplicaciones o limita su alcance.

Esta capacidad para programar o reprogramar un dispositivo es básica en la mayoría de los dispositivos digitales, que pueden modificar su funcionalidad con una actualización, pero no lo ha sido tanto para los dispositivos analógicos, cuyo comportamiento está normalmente fijado por su hardware.

La reconfiguración dinámica es aquella que no necesita parada o reset posterior para ejecutar el cambio de parametrización. Esta reconfiguración, también denominada *on-the-fly* realiza modificaciones en la funcionalidad del dispositivo sin paradas en su operación, lo que es una gran ventaja tanto en tiempos como en posibilidades de aplicaciones. Este tipo de reconfiguración ha sido estudiada de forma amplia, especialmente en dispositivos digitales [37].

Este tipo de reconfiguración puede ser llevada a cabo por algunos FPAA gracias, en el caso de los productos de Anadigm, a los registros Shadow RAM (SRAM) que incluyen sus CAB.

En el caso del fabricante Anadigm, esta reconfiguración dinámica es posible gracias a dispositivos de control externos al FPAA. Es decir, el FPAA no es capaz de autoreconfigurarse, y delega esta tarea en dispositivos lógicos como los PIC incluidos en las placas de desarrollo, por ejemplo.

Análogamente, sería lógico pensar que esa inteligencia de reconfiguración podría caer en cualquier dispositivo avanzado como un FPGA, un PC o un microcontrolador, creando sistemas más versátiles y poder realizar reconfiguraciones de forma autónoma. Estos sistemas híbridos ya existen, siendo algunos ejemplos los PSoC de Cypress [38] o los FIPSOC [39].

En los FPAA de Anadigm y, por lo tanto, en los FPAA utilizados a lo largo de estos estudios, existen dos formas diferentes de llevar a cabo la reconfiguración dinámica. Estos métodos son el método de estados o *state driven* y el método algorítmico.

2.3.1. El método de estados o *state driven*

Como se ha visto anteriormente, la reconfiguración dinámica es la capacidad de un circuito o sistema para variar su programación, para variar su funcionamiento sin necesidad de interrumpir su operación.

El método de estados es la técnica más sencilla soportada por los dispositivos de Anadigm y que requiere de menos recursos. Utilizando esta técnica es posible pasar entre diferentes programas del FPAAs conocidos de antemano cuando se cumplen ciertas condiciones. Como se muestra en el ejemplo de la Figura 24, este cambio de estados no tiene por qué ser secuencial y desde cualquier estado se podría pasar a cualquiera de ellos.

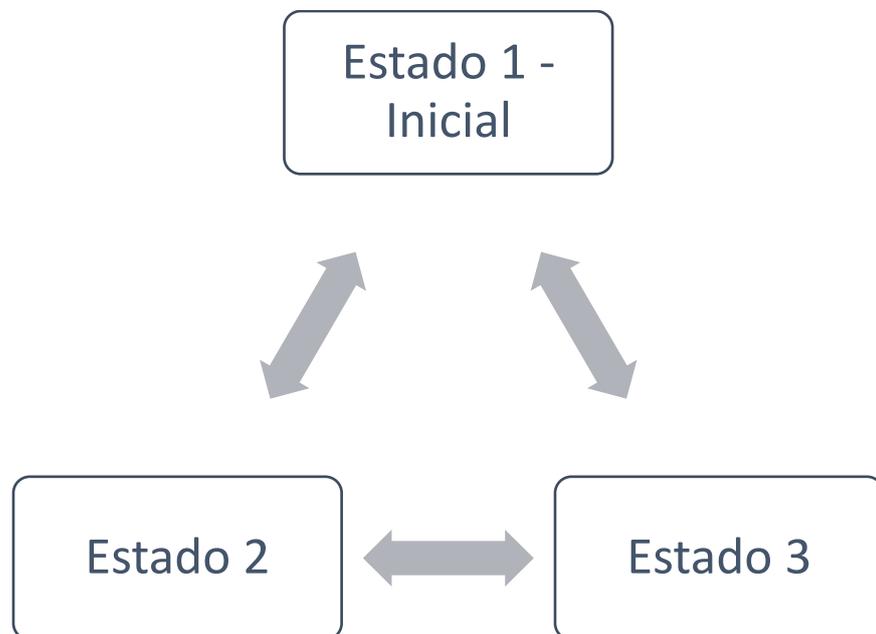


Figura 24. Ejemplo flujo método de estados o *state driven*

Los FPAA de Anadigm no son capaces de realizar por sí mismos la reconfiguración dinámica, necesitan de otro dispositivo de control. Este dispositivo podría ser cualquier microcontrolador [40, 41] o un PC. Este

dispositivo de control será el encargado de almacenar a configuración y transmitirla al FPAA.

La capacidad del dispositivo de control limitará el número de estados que puede almacenar en memoria y cómo de complejas pueden ser las condiciones de cambio de estado. Este cambio puede ser debido a la medición del entorno, para lo que el FPAA podría ayudar, o puede ser un cambio que se ejecute con una frecuencia determinada.

En sistemas de bajo coste la memoria de los dispositivos de control es muy reducida, pero esta limitación no tiene por qué suponer un gran problema, pues las configuraciones del FPAA son de tamaño bastante reducido, o podrían utilizarse memorias externas.

La limitación más importante es la imposibilidad de conocer siempre todas las situaciones a las que el FPAA tendrá que enfrentarse y predefinir todos los estados posibles. Un solo parámetro del FPAA puede adquirir miles de valores diferentes. Combinándolos con otros parámetros podría dar lugar a decenas de millones de combinaciones, algo que haría inviable almacenarlas, distinguir entre situaciones de forma eficiente o incluso ser capaz de tener en cuenta todas las casuísticas.

El método de estados puede ser una opción ideal en situaciones donde los diferentes modos de funcionamiento donde el FPAA tendrá que operar son conocidos y donde no se puede disponer de dispositivos de control complejos. Las aplicaciones de audio, o aplicaciones donde se quiere multiplexar en el tiempo la toma de datos de diferentes sensores son buenos ejemplos.

Anadigm integra dentro de AnadigmDesigner2 la posibilidad de crear las cadenas de configuración de los diferentes estados que se quieran añadir a la reconfiguración y permite, de forma sencilla, implementarlo en el propio PIC que incluye la placa de desarrollo.

Un ejemplo puede verse en la Figura 25, donde el diseño solo incluye un único CAM, un filtro biquad. Se generan 36 estados posibles, con saltos regulares atendiendo a sus tres posibles parámetros de configuración. Por supuesto, estos saltos pueden ser totalmente modificados.

La elección entre saltar desde cualquier estado a cualquier otro o especificar los cambios posibles es importante de cara a la optimización de la comunicación de las nuevas configuraciones. Ya que sólo se comunicarán los cambios necesarios entre configuraciones para disminuir la memoria utilizada.

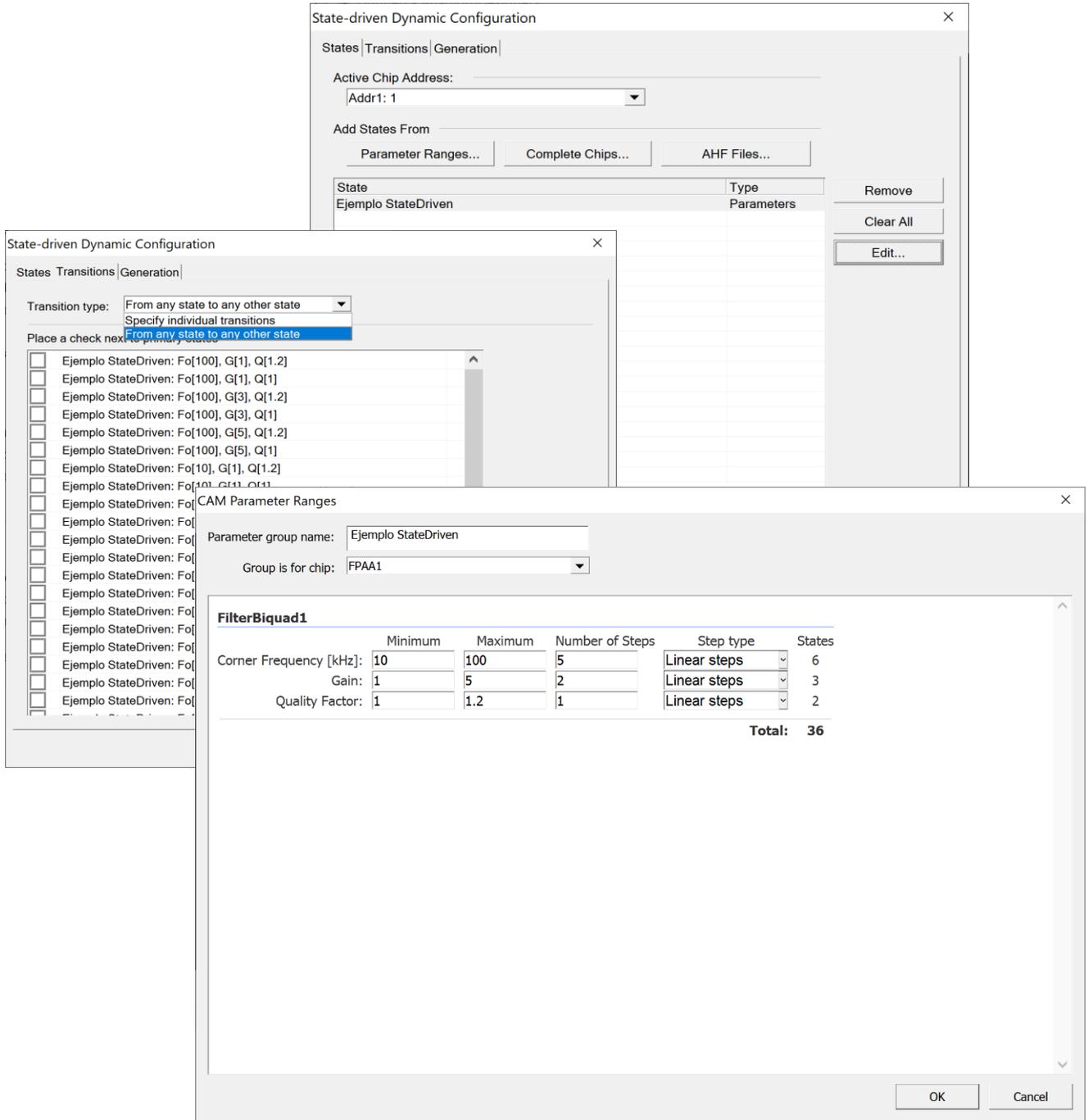


Figura 25. AnadigmDesigner2 - Ejemplo State Driven [36]

Una vez se finaliza el diseño se generan los archivos necesarios para su ejecución en el PIC de la placa de desarrollo, o bien se obtienen los bytes de configuración para ser implementados en cualquier dispositivo de control.

2.3.2. El método algorítmico

El método algorítmico es una opción mucho más completa y potente que el método de estados, permitiendo alcanzar cualquier configuración posible sin necesidad de haberla tenido en cuenta durante las etapas de diseño.

A cambio, este método requiere de un dispositivo de control más potente que en el caso del *state driven*. Esta potencia es necesaria debido a éste tendrá que ejecutar ciertas funciones para obtener los bytes de configuración. De esta forma, es posible poder generar una configuración con cualquiera de los estados posibles de cada uno de los CAM que forman el diseño, de cada chip por separado.

Para conseguir esto, AnadigmDesigner2 incluye una serie de funciones en código C para poder obtener los bytes de configuración y reconfigurar el FPAA. Un ejemplo para un CAM que aplica una ganancia y un límite de voltaje a la señal se puede ver en la Figura 26. Este CAM solo admite una función, que permitirá generar los bytes de configuración con la ganancia G y el límite de voltaje VL.

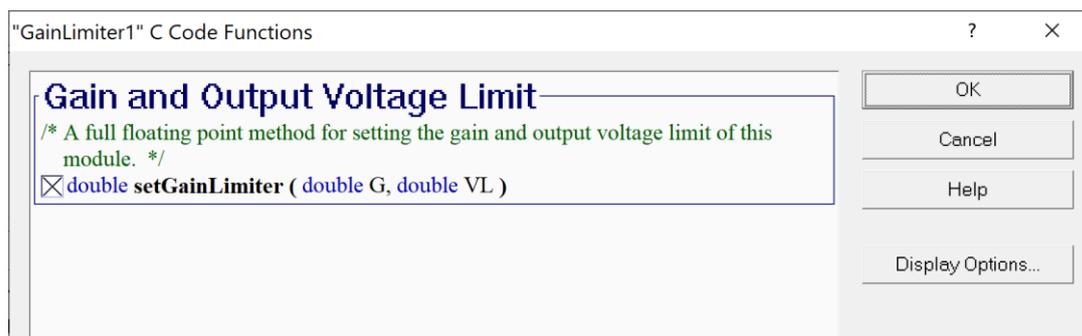


Figura 26. Método algorítmico, funciones C GainLimiter CAM [36]

El código está disponible en lenguaje C, y se encuentra totalmente abierto. Esto facilita su implementación en otros lenguajes e integrarlo con cualquier otro sistema. El método algorítmico gana así flexibilidad en cuanto a vías de implementación y se suma a la que proporciona pudiendo configurar cualquier parámetro de cualquier CAM a cualquier valor dentro del rango admitido.

Este código puede exportarse en forma de librería desde AnadigmDesigner2, incluyendo las funciones de los CAM del diseño realizado, siendo posible utilizar diferentes librerías y diseños (que funcionan como configuraciones iniciales) y ser utilizado en cualquier aplicación.

Esta opción permite, como se puede interpretar de lo anterior, alcanzar un número de combinaciones prácticamente infinito sin necesidad de tener en cuenta estas configuraciones en las etapas iniciales o de diseño.

Un PIC32 podría ejecutar este tipo de funciones y, por supuesto, cualquier dispositivo más potente como un FPGA. Los sistemas mixtos FPGA-FPAA pueden convertirse así en sistemas inteligentes, capaces de modificar su comportamiento a un número prácticamente ilimitado de configuraciones posibles.

En el caso de utilizar un ordenador convencional, la reconfiguración dinámica en su método algorítmico puede ser utilizado para una gran cantidad de aplicaciones como instrumentación auxiliar, prototipado y ajuste o como herramienta educativa, entre otras. Además, como la aplicación sería ejecutada con los recursos del PC solo sería necesario enviar la comunicación a la placa de desarrollo o al FPAA directamente.

2.3.3. Comparativa

Atendiendo a los dos métodos de reconfiguración dinámica que proporcionan los dispositivos de Anadigm, puede parecer que el método algorítmico es sustancialmente mejor. Este método permite afrontar una gran cantidad de situaciones diferentes, con mayor versatilidad; pero con un coste mayor y con una complejidad en muchas ocasiones innecesaria.

El método más adecuado dependerá de la situación, pues el método de estados permite encarar y solucionar diferentes problemáticas con un coste

menor en el dispositivo de control y con menor complejidad en las etapas de diseño e implementación.

Esta vía, *state driven* o método de estados, puede ser implementada en un PIC, con o sin memoria externa, o un FPGA que contenga las configuraciones necesarias y pueda detectar las condiciones de cambio de configuración. Éstas pueden ser desde un temporizador hasta un flanco de subida en un pulsador, por ejemplo.

Como se ha introducido anteriormente, la complejidad en las fases de diseño será también clave en la elección del método de reconfiguración, pues pese a que el método de estados requiere estudiar y conocer las diferentes parametrizaciones involucradas, la implementación del método algorítmico requiere estudiar e implementar límites, rangos de seguridad y gestionar tiempos de reconfiguración y gestión general.

La interacción del sistema final también es clave a la hora de elegir un método u otro. Pues esta interacción puede limitarse a un pedal para cambiar efectos de sonido, algo que podría funcionar perfectamente con el método de estados, o necesitar de una interfaz gráfica que permita realizar cálculos y aplicar una reconfiguración en consecuencia, lo que hace que el método algorítmico aporte muchas ventajas.

En definitiva, el mejor método dependerá de la situación a abordar, de los recursos disponibles, de la interfaz necesaria y de los tiempos de desarrollo disponibles para la tarea.

En la Tabla 2 se muestra un resumen de las diferentes características entre ambos métodos, destacando los aspectos más relevantes tanto para un entorno educativo como uno industrial, como la flexibilidad, los elementos auxiliares necesarios, el tiempo requerido para el desarrollo de las aplicaciones, las necesidades de diseño a tener en cuenta y su potencial relativo al número de estados que pueden alcanzar, entre otros aspectos.

En estos estudios de doctorado se ha desarrollado el método algorítmico, por ajustarse mejor a las necesidades del entorno educativo y porque ofrece un mayor potencial en aplicaciones industriales profesionales.

Tabla 2. Comparación métodos de reconfiguración

	Método de Estados	Método Algorítmico
<i>Complejidad</i>	Menor	Mayor
<i>Flexibilidad</i>	Menor	Mayor
<i>Controlador auxiliar</i>	Capacidad Media (PICs gama media)	Mayor Capacidad (PICs gama alta, PC, ...)
<i>Tiempo de diseño</i>	Menor	Mayor
<i>Válido para aplicaciones en tiempo real</i>	Sí	Sí
<i>Necesario conocer todos los estados posibles durante la fase de diseño</i>	Sí	No
<i>Número de estados (configuraciones posibles)</i>	Limitado a los considerados en la etapa de diseño	Cualquier estado entre los rangos permitidos, en cualquier combinación



3. Escenarios en Educación y Metodología

Capítulo 3 de 8

Parte del contenido de este capítulo se encuentra incluido dentro de la revista *Computer Applications in Engineering Education* [42] y, en parte, en el artículo presentado en el congreso del IEEE *Frontiers in Education (FIE)* [43].

3.1. ESCENARIOS

La reconfiguración dinámica permite modificar el comportamiento del FPAA de forma rápida, sencilla para el usuario final y más segura que si ese mismo circuito se realizase con componentes discretos.

Estas características la convierten en una herramienta muy potente para los entornos educativos, dotando a los alumnos de un entorno controlado con el que trabajar con diseños analógicos y donde el FPAA es el principal, o único, componente.

En este apartado se exponen los diferentes escenarios del área educativa donde este tipo de entornos puede aportar valor y servirá como introducción para los desarrollos de los capítulos posteriores.

3.1.1. Educación técnica superior

La electrónica analógica es una de las materias principales en cualquier grado universitario técnico que involucre los campos de la ingeniería eléctrica o electrónica, pero también forma parte de estudios técnicos de otros campos, como el de la ingeniería mecánica, robótica, de control o informática.

En ese sentido es importante diferenciar ambos escenarios, pues la reconfiguración dinámica puede enfocarse de formas diferentes en uno u otro, consiguiendo unos beneficios y un impacto diferentes. Se analizarán por separado el uso en entornos de ingeniería eléctrica/electrónica y el de otras áreas técnicas.

3.1.1.1. INGENIERÍA ELÉCTRICA/ELECTRÓNICA

Los estudiantes de ingeniería están familiarizados con conceptos de electrónica analógica y son capaces de diseñar e implementar aplicaciones utilizando componentes discretos, una placa PCB y cables para realizar las conexiones pertinentes. Sin embargo, a un nivel más alto, donde ciertas señales de entrada o el procesamiento analógico es solo una parte de las

aplicaciones, los estudiantes no suelen tener tiempo en las sesiones de prácticas en los laboratorios para experimentar con las diferentes opciones que existen. En ocasiones, y debido al poco tiempo del que se dispone en los laboratorios, los alumnos no tienen tiempo para resolver un problema que impide la finalización de la práctica y de la consecución de los objetivos más básicos.

En este sentido, el FPAA puede ser utilizado para generar entradas, ruido o filtrar señales, entre otras muchas funciones, para ser aplicadas en otros sistemas o dispositivos [44]. De esta forma, los estudiantes pueden dedicar más tiempo a completar los objetivos de la práctica de laboratorio de una manera más eficiente. Además, esto genera un ahorro significativo en material de laboratorio, debido tanto al propio uso de los mismos como al relacionado con componentes dañados, rotos o quemados debido a errores o a un mal uso. Sin embargo, y aunque este ahorro puede ser relevante en ciertos casos, la mayor ventaja se encuentra en el uso eficiente de los recursos del laboratorio desde un punto de vista educacional.

La reconfiguración dinámica tiene aplicación directa en diferentes ámbitos, donde la electrónica analógica es el campo de actuación más inmediato. Además, existen otras áreas, como la de control, donde los estudiantes están acostumbrados a utilizar microcontroladores u otros dispositivos digitales [45, 46].

3.1.1.2. OTRAS INGENIERÍAS

Estudiantes de otros estudios técnicos no relacionados directamente con la ingeniería eléctrica o electrónica pueden tener competencias, asignaturas o intereses relacionados con estos campos. En ocasiones, y aunque estos alumnos tengan que ganar competencias relacionadas con el campo de la electrónica, los estudiantes no tienen los conocimientos suficientes para diseñar soluciones específicas o personalizadas con componentes discretos, o no tienen la experiencia suficiente para hacerlo en un tiempo acorde al que disponen en sus prácticas de laboratorio.

Considerando este escenario y teniendo en cuenta los objetivos de esta clase de estudiantes, la reconfiguración dinámica de los FPAA puede ser una muy buena opción como herramienta para proveer a estos estudiantes de una herramienta sencilla y segura con la que crear aplicaciones electrónicas

relativamente complejas. Con ellas pueden experimentar y alcanzar los objetivos y conocimientos requeridos en sus áreas, sin necesidad de consumir tiempo en solucionar problemas de los circuitos o a solventar esa falta de experiencia en el área de la electrónica.

Los profesores, instructores o técnicos de laboratorio pueden crear, utilizando los FPAA y su reconfiguración dinámica, soluciones predefinidas para permitir a los estudiantes experimentar con diferentes conceptos eléctricos como corriente, voltaje, frecuencias o filtros, entre otros. Estos diseños permiten a los estudiantes aplicar técnicas o conceptos más complejos a diferentes situaciones sin necesidad de tener ciertos conocimientos o experiencias no relacionadas con sus estudios. Además, utilizando esta metodología el alumno será capaz de obtener más conocimientos de su área, probando un número mayor de situaciones diferentes al poder dedicarle más tiempo a estos conceptos, en lugar de a áreas relacionadas con los circuitos y no relacionadas con sus objetivos.

3.1.2. Otros estudios superiores

Existe una gran cantidad de campos del conocimiento donde los conceptos eléctricos y electrónicos juegan un papel importante ya sea como medio o solución final, por lo que al igual que en los casos anteriores, estudiantes de otros grados universitarios diferentes a los de ingeniería pueden utilizar esta técnica para aumentar la eficiencia del proceso de aprendizaje.

El campo de la medicina o el de la biología, donde los estudiantes pueden experimentar con corrientes, impedancias o frecuencias para observar cómo afectan al cuerpo humano, el corazón o tejido, es uno de ellos. Un ejemplo podría ser una simulación eléctrica de la espina dorsal [47].

Aunque los conceptos eléctricos son importantes en estas áreas, los alumnos no suelen contar con la formación necesaria en el área técnica para diseñar soluciones específicas o modificar una existente. Por este motivo, estos estudiantes necesitan aplicaciones sencillas y seguras para interaccionar con estos conceptos eléctricos y poder aplicarlos en los diferentes campos.

Laboratorios, o sistemas, basados en los FPAA y utilizando la reconfiguración dinámica pueden ofrecer, tanto a profesores como a alumnos,

una gran cantidad de experimentos para ayudar a los estudiantes a entender mejor ciertos conceptos en menos tiempo y en un entorno seguro. Existen otras vías de conseguir esto, con laboratorios y equipos específicos, por ejemplo. Sin embargo, estos equipos suelen tener un coste mucho más elevado y la flexibilidad alcanzada no es tan alta como las aplicaciones propuestas en esta tesis doctoral. Los equipos basados en FPAA pueden ser diseñados en función de los objetivos de la asignatura, algo que puede cambiar de forma frecuente.

3.1.3. Educación no superior

En estudios no universitarios los conceptos de electricidad y de electrónica, o sus efectos directos o indirectos, son clave en el desarrollo de los alumnos. Sin embargo, sobre todo en los niveles inferiores, es complejo realizar ciertos experimentos de forma segura para evitar daños en los componentes o de forma que los alumnos puedan trabajar de forma relativamente autónoma.

Un laboratorio basado en FPAA y unas interfaces adecuadas permite a los alumnos experimentar con diferentes conceptos de forma más eficiente, pudiendo modificar una gran cantidad de parámetros de forma rápida y segura. Se consigue así observar el comportamiento del circuito centrándose en las entradas y salidas del sistema, obteniendo sus propias conclusiones sin necesidad de profundizar en las leyes, teoremas o tecnologías utilizadas, como si el FPAA se tratase de un bloque funcional versátil.

En contraposición se encuentran las prácticas rígidas y guiadas donde el alumno puede probar uno o dos escenarios pues requiere la modificación de componentes discretos o cambios en la instrumentación. Estos cambios pueden provocar errores que ocupan un tiempo importante de la práctica de laboratorio y, en ocasiones, imposibilitan que el alumno finalice la práctica en el tiempo requerido. Esto puede perjudicar de forma general, pues muchas prácticas son diseñadas teniendo en cuenta estos factores y que el profesor no podrá atender a todos los alumnos.

Los FPAA pueden ser utilizados, además de a través de interfaces creadas a propósito para las prácticas de los alumnos de forma independiente, utilizando la programación facilitada por el IDE, lo que añade versatilidad y opciones a estos dispositivos en su uso en educación no superior.

3.1.4. Educación especial

En ciertas situaciones la movilidad de los alumnos puede impedir conseguir todos los objetivos de una práctica: manipular componentes discretos en una placa de pruebas o *protoboard*, ajustar ciertos elementos mecánicos o tomar medidas de forma manual pueden resultar una barrera en algunos escenarios.

Los FPAA pueden generar entornos adaptados a través de dos vías:

- La primera es simplificando la interfaz hardware, pues la placa de desarrollo del FPAA puede estar precableada sin necesidad de realizar ninguna modificación, o pudiendo conectar los cables a los pines de forma sencilla gracias a los conectores pertinentes. En esa situación no habría componentes discretos que manipular, evitando peligros como roturas, pérdidas o lesiones.
- La segunda vía es abstraer al estudiante de las interfaces físicas y utilizar una virtual. Una interfaz que adaptada a los elementos de control con los que el alumno esté familiarizado pueda trabajar. De esta forma, por software, es posible adaptar el tamaño de los elementos con los que debe interactuar, los colores o la forma de visualizar el resultado de los mismos, dotando al alumno de independencia para probar diferentes configuraciones y sacar sus propias conclusiones.

Estos laboratorios basados en FPAA no solo dotan a los alumnos de una forma de experimentar de forma autónoma, sino que además proporcionan un entorno seguro, donde pueden incluirse todas las medidas de seguridad y límites que se consideren para que, dentro de la libertad del alumno, exista un entorno controlado.

Más allá del uso de esta herramienta para facilitar la experimentación o las prácticas al alumno, los FPAA pueden funcionar como interfaces seguras o componentes secundarios en otras aplicaciones donde se requiere una gran adaptación a las necesidades personales del estudiante y la versatilidad que proporciona la reconfiguración dinámica puede resultar de utilidad.

3.1.5. Entorno global – Instituciones educativas

Desde el punto de vista de los centros de enseñanza, estos pueden beneficiarse del uso de esta técnica con FPAA para ahorrar recursos y poder ofrecer más posibilidades a sus estudiantes. Gracias a estos laboratorios basados en FPAA y a diseños ajustados a las necesidades de las asignaturas, profesores y alumnos, se dota a las instituciones de entornos seguros para lograr comprender conceptos complejos a través de la experimentación evitando errores que consumen una gran cantidad de tiempo, como al trabajar con componentes discretos o equipos no adaptados, y eliminando ciertas barreras, como se ha expuesto en el punto anterior.

Estos entornos, útiles para todo tipo de estudios y de varios niveles diferentes, pueden ser implementados en servidores, como laboratorios remotos o utilizando un sistema mucho más complejo y de mayor potencia para ofrecer más opciones y soluciones centralizadas [48]. Estas vías generan nuevas opciones, como ampliar y liberar el tiempo de prácticas de laboratorio o ser incluso más eficientes en cuanto a recursos.

En un escenario cada vez más global donde se proporcionan ofertas educativas donde el alumno solo acude al centro de estudios en limitadas ocasiones y con un tiempo de prácticas muy ajustado, estas opciones brindan no solo la posibilidad de aumentar ese tiempo de forma remota sino poder aprovechar mejor ese tiempo, consiguiendo más objetivos y obteniendo más conclusiones valiosas para el proceso de aprendizaje.

3.2. METODOLOGÍA

Con el objetivo de garantizar unos buenos resultados y un desarrollo adecuado y siguiendo con las buenas prácticas necesarias, es necesario seguir una metodología que contemple cada una de las fases de diseño e implementación. Esta metodología está pensada para profesores o técnicos de laboratorio y orientada a conseguir cubrir los objetivos educativos necesarios, teniendo en cuenta todos los aspectos de la reconfiguración dinámica implicados.

Los siguientes puntos ayudarán al diseñador a crear aplicaciones utilizando la reconfiguración dinámica de los FPAA de Anadigm, aunque puede ser utilizada para cualquier otro fabricante de forma general.

Esta metodología no pretende ser una guía exhaustiva, sino que presenta la metodología utilizada durante el desarrollo de las aplicaciones desarrolladas en estos estudios de doctorado.

3.2.1. Diseño del sistema

En primer lugar, y para diseñar correctamente el sistema, es necesario definir los objetivos a cubrir por el sistema o aplicación desarrollada. Con esos objetivos claros es necesario tener en cuenta los diferentes escenarios o posibilidades que el estudiante puede afrontar, para evitar que el alumno se enfrente a más retos o dificultades de las previstos en los objetivos.

El diseño teórico del circuito ha de tener en cuentas las limitaciones del hardware de la placa de desarrollo, por ejemplo, las tensiones máximas con las que puede trabajar el FPAA (y que dependerá del modelo utilizado). Esta tensión máxima es un buen ejemplo, pues los diseños funcionarán, pero la tensión saturará y los resultados pueden no ser los esperados.

3.2.2. Implementar en el IDE y simular el funcionamiento

Una vez el diseño está finalizado, es necesario traducirlo a bloques CAM que puedan ser utilizados por el FPAA. Una vez todos los CAM están configurados en base al diseño del sistema y las entradas y salidas están conectadas de forma adecuada es necesario ajustar los relojes del FPAA, para ello la simulación del funcionamiento del diseño es clave.

AnadigmDesigner2 incorpora una herramienta de simulación, como se ha podido ver en el apartado 2.2.3. Esta herramienta permite observar las señales, externas e internas dentro del FPAA, por lo que es más sencillo validar el diseño y encontrar y resolver cualquier anomalía en el caso de que existiese. Una vez validado el diseño se podrá avanzar al siguiente paso, en caso contrario será necesario volver al paso primero para rediseñar el sistema.

3.2.3. Obtener las librerías C

En el apartado 2.3.2 se ha indicado cómo acceder a las herramientas de la reconfiguración dinámica en el método algorítmico en AnadigmDesigner2. Estas librerías contendrán la configuración inicial del FPAA y las funciones de los CAM utilizados para poder reconfigurarlos de forma dinámica.

Este código puede ser utilizado en las aplicaciones finales, modificado y añadido a soluciones más complejas, aunque se recomienda tener en cuenta los recursos del FPAA en aplicaciones complejas y no reutilizar librerías de unos proyectos a otros para evitar ineficiencias. En la Figura 27 se observa desde dónde se puede acceder a estas opciones, donde las funciones podrán ser configuradas. Por ejemplo, los prefijos de las funciones, y así facilitar su integración en proyectos mayores.

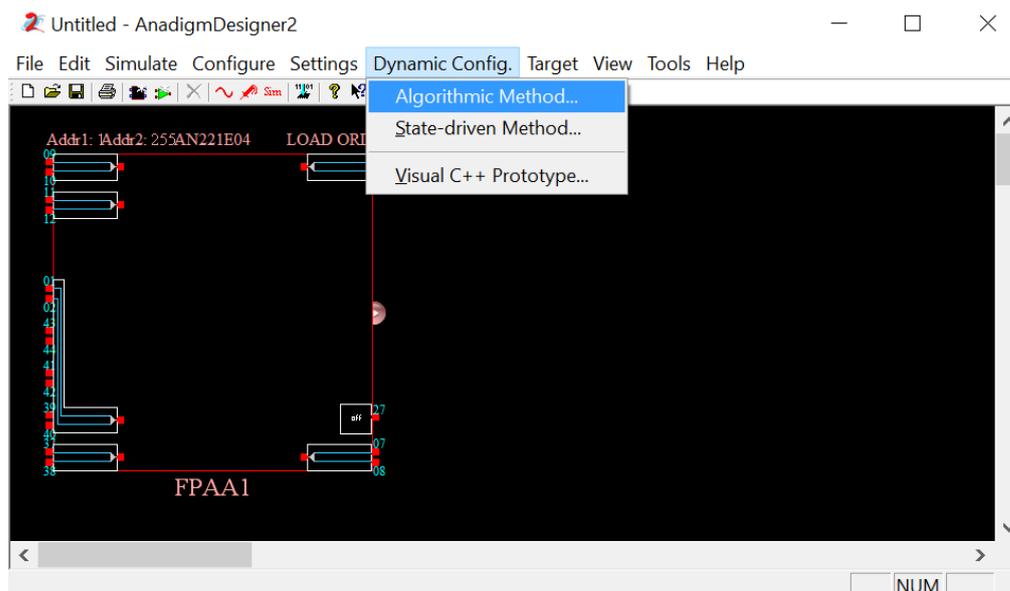


Figura 27. Acceder al método algorítmico [36]

3.2.4. Crear la aplicación de control

Como se ha indicado en el punto anterior, las librerías de control del FPAA pueden ser embebidas en proyectos mayores y en aplicaciones enfocadas al usuario final.

La aplicación debe contener la interfaz apropiada para el desarrollo de la práctica para los alumnos, así como tener en cuenta todos los límites a imponer, las casuísticas a las que se deberá de enfrentar y la información extra que deba ofrecer. AnadigmDesigner2 posee una herramienta para crear un esqueleto de aplicación en Visual C++ como se ve en la Figura 28.

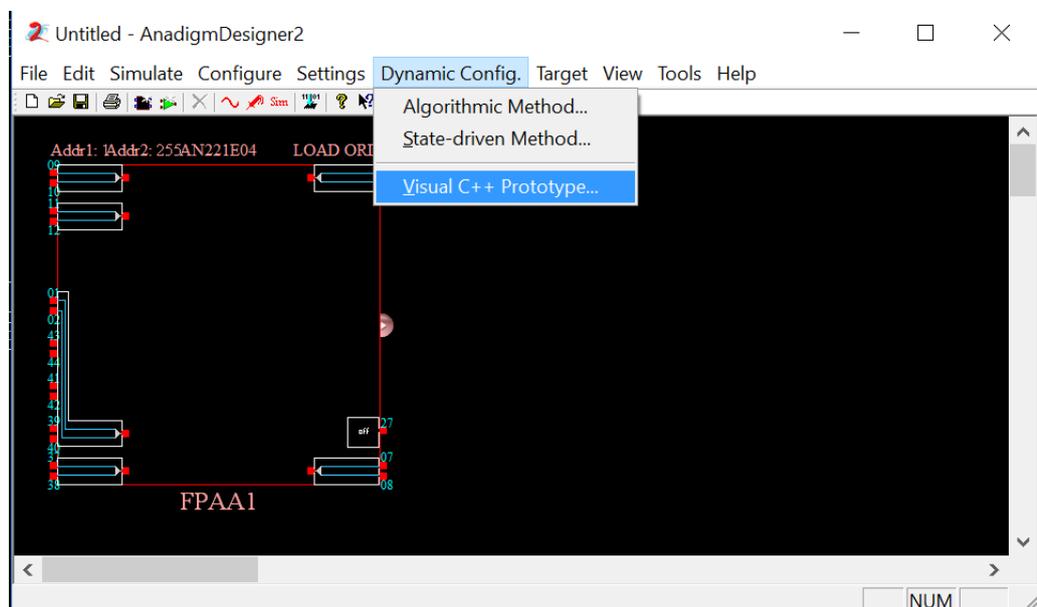


Figura 28. Generación proyecto de Visual C++ [36]

Utilizando esa herramienta se consigue el esqueleto de una aplicación visual para escritorio, con las librerías del diseño incluidas. Es importante destacar que la interfaz, aunque incluye algunos elementos de control, como se ve en la Figura 29, no tiene ninguna funcionalidad y deberá ser implementada por el diseñador.

Además, toda la responsabilidad de los límites de las funciones, los mensajes de error al usuario o cualquier ayuda adicional que el diseñador considere necesaria, recae en la aplicación. Por lo que haber tenido en cuenta

las diferentes situaciones, escenarios y casuísticas será de gran ayuda a la hora de escribir el código pertinente.

Este programa de ejemplo también incluye las librerías necesarias para la comunicación del ordenador a la placa de desarrollo, por lo que es un buen punto de partida para diseñadores que no estén familiarizados con este tipo de aplicaciones.

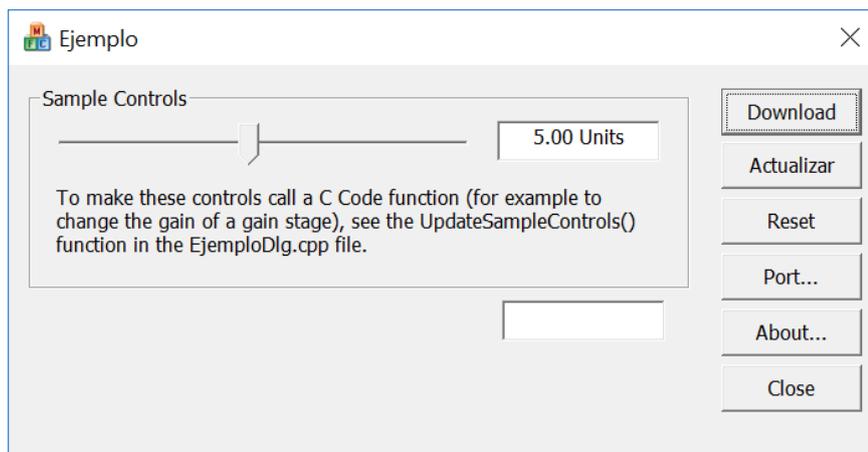


Figura 29. Aplicación esqueleto AnadigmDesigner2 [36]

Esta herramienta facilita también el diseño de aplicaciones de configuración dinámica por parte de alumnos, por lo que es una vía más a explotar desde el punto de vista académico.

3.2.5. Compilar y comprobar el funcionamiento final

Una vez la aplicación de control está desarrollada y testada en los entornos pertinentes, es hora de compilarla y comprobar el funcionamiento con la placa de desarrollo.

En este sentido es importante realizar pruebas que especialmente comprueben la seguridad del diseño y que los límites impuestos por software funcionen además del propio funcionamiento del diseño.

Como cualquier aplicación de escritorio, será necesario asegurarse de que el sistema operativo y su versión de los ordenadores donde se ejecutarán las aplicaciones son compatibles.



4. Aplicación en educación presencial

Capítulo 4 de 8

4.1. INTRODUCCIÓN

En este capítulo se presentan ejemplos, teóricos y prácticos, de la aplicación de la reconfiguración dinámica de los FPAA en el campo de la educación presencial. Si bien en el capítulo quinto se muestran sinergias con los laboratorios remotos y un mismo desarrollo puede ser aprovechado en ambos escenarios, con ligeras modificaciones, los aspectos clave de la experiencia de usuario variarán entre ambas modalidades.

Se distinguen dos grandes bloques, el técnico y el no técnico, siendo aplicables tanto a estudios superiores como no superiores. Esta diferenciación se debe al nivel de abstracción de los conceptos eléctricos o electrónicos, donde, dependiendo de estas necesidades, puede verse todo el potencial de esta técnica.

Para el caso del escenario técnico se ha desarrollado una aplicación de ejemplo que muestra los beneficios a nivel académico de este tipo de desarrollos. Esta aplicación usa la reconfiguración dinámica utilizando el método algorítmico y sirviéndose de un ordenador con sistema operativo Windows como sistema de control. Esto se ha realizado así por tratarse de un entorno asequible, conocido por la gran mayoría de los estudiantes y por encontrarse de forma generalizada en los laboratorios de prácticas. La elección, además del uso de la aplicación final, facilita la tarea de diseño e implementación a un mayor número de profesores o técnicos de laboratorio.

Además, se incluye un análisis más detallado del proceso seguido para crear la aplicación, indicando en cada etapa los aspectos claves. Estos aspectos y lecciones aprendidas forman parte de los resultados de estos estudios de doctorado.

Para el escenario no técnico se presentan ejemplos para mostrar el potencial de la reconfiguración dinámica en entornos externos a la ingeniería eléctrica o electrónica, como puede ser el área de la salud.

Este capítulo, en su último apartado, contiene un análisis de los próximos pasos que pueden seguirse en esta línea y que podrían dar inicio a otras investigaciones en el futuro.

4.2. ESCENARIO TÉCNICO

En los apartados 3.1.1, 3.1.3 y 3.1.5 se han analizado diferentes situaciones en las que una aplicación basada en la reconfiguración dinámica de los FPAA puede aportar beneficios para alumnos, profesores e instituciones académicas.

Estos beneficios se basan, principalmente, en permitir al alumno experimentar un mayor número de situaciones, en menor tiempo y en un entorno más seguro. Esto se consigue gracias a reducir o eliminar la necesidad de trabajar con componentes discretos, permitiéndoles cambiar la configuración del sistema en segundos y sin necesidad de modificar el montaje.

Se presenta a continuación el proceso seguido, paso a paso, para la creación de una aplicación basada en el método algorítmico y que servirá, además, como aplicación final de ejemplo en el escenario técnico.

4.2.1. Aplicación marco: guía paso a paso

Para el desarrollo de esta aplicación marco se utilizará la metodología descrita en el apartado 3.2, siguiendo las diferentes etapas y analizando las posibles particularidades del diseño.

Con el fin de desarrollar un ejemplo completo, se muestra la aplicación para una práctica con un sensor de temperatura, más concretamente un sensor PT100. Este ejemplo requiere de componentes externos, por lo que en la etapa de diseño habrá que tener en cuenta diferentes escenarios y opciones. El número de elementos externos es bajo, pues es uno de los aspectos claves de utilizar el FPAA.

Este ejemplo permitirá trabajar con diferentes conceptos susceptibles de necesitar adaptación, donde la reconfiguración dinámica se convierte en una herramienta fundamental.

Además, este sistema utiliza diferentes conceptos, tanto generales (como el rango de temperaturas a medida) como específicos del diseño (valores técnicos y teóricos sobre el diseño y el sensor).

4.2.1.1. DISEÑO DEL SISTEMA

En primer lugar, será necesario tener claro el objetivo del sistema, qué tareas debe acometer y cuál es el resultado esperado. En este caso, al trabajar con un sensor de temperatura PT100, el objetivo será acondicionar la señal obtenida del sensor.

En este tipo de sensores resistivos, el acondicionamiento se suele centrar en convertir las variaciones de la resistividad del sensor en variaciones de tensión o corriente que puedan ser medidas y traducidas a la magnitud física que se desea medir.

Estos acondicionamientos suelen realizarse para un rango de medidas concretos, pues al linealizar ciertos comportamientos la fiabilidad podrá variar en función de cuán lejos se encuentre el punto medido del punto medio, donde la linealización suele tomar como punto de referencia.

Con todo lo anterior, los objetivos del sistema serán:

- (1) construir un divisor de tensión que permita acondicionar el sensor PT100,
- (2) alimentar dicho divisor de tensión con el propio FPAA para minimizar elementos externos,
- (3) que el sistema sea capaz de adaptarse a variaciones en la alimentación, en los valores de la resistencia externa o al rango de temperatura a medir y
- (4) ajustar la salida para diferentes dispositivos.

La aplicación se desarrolla para el chip AN221E04 y la placa Vortex y su función será medir un rango de temperaturas de 0 – 40 °C de forma estándar, aunque este rango, como se ha indicado anteriormente, puede cambiar. La tensión de salida deberá ajustarse entre 0 V para el valor mínimo del rango a medir y de 3 V para el máximo.

El sensor PT100 será un componente externo al FPAA, al igual que las resistencias utilizadas para crear el divisor de tensión. Con el fin de mantener el diseño lo más sencillo posible y minimizar el número de elementos externos, se descarta el uso de un puente de Wheatstone, utilizándose un divisor de tensión simple, tal y como se muestra en la Figura 30.

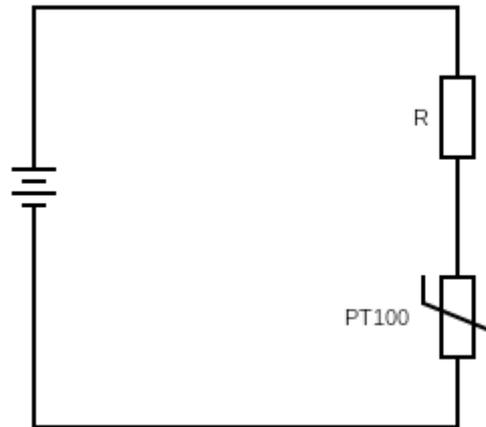


Figura 30. Circuito externo acondicionamiento PT100

El valor de R ha de ser un valor comercial, fácil de conseguir y frecuente en cualquier laboratorio educativo. Además, no conviene utilizar valores muy bajos porque aumentará la corriente y, por lo tanto, el calentamiento de las resistencias, pudiendo afectar a la medida. Se fija el valor de R en 1 k Ω por cumplir estas consideraciones.

El valor de la alimentación se fijará a 3 V, al ser un valor fácilmente alcanzable por el FPAA, dentro de sus límites. Con esos valores fijados, solo es necesario conocer los valores del sensor para las temperaturas de los extremos del rango a medir.

Aunque existen tablas con la relación temperatura-resistencia del sensor PT100, se utilizará una aproximación lineal [49]. Se ha decidido esta aproximación porque de cara a implementar la reconfiguración dinámica este método permite obtener el valor del sensor PT100 a cualquier temperatura, incluyendo valores decimales, y sin necesidad de almacenar la tabla.

La fórmula se muestra a continuación:

$$PT100_T = PT100_{0^{\circ}C} \cdot (1 + A \cdot T + B \cdot T^2 + C \cdot (T - 100) \cdot T^3)$$

Donde:

$$A = 3,9083 \cdot 10^{-3}$$

$$B = -5,775 \cdot 10^{-7}$$

$$C = \begin{cases} 0 & \text{si } T \geq 0 \text{ } ^\circ\text{C} \\ -4,183 \cdot 10^{-12} & \text{si } T < 0 \text{ } ^\circ\text{C} \end{cases}$$

Así, para 0 ° C y 40 °C:

$$PT100_{0^\circ\text{C}} = 0 \Omega$$

$$PT100_{40^\circ\text{C}} = 115,54 \Omega$$

Calculando la caída de tensión en el sensor PT100 en ambos casos se obtiene:

$$V_{PT100(0^\circ\text{C})} = \frac{3}{1000 + 100} \cdot 100 = 0,2727 \text{ V}$$

$$V_{PT100(40^\circ\text{C})} = \frac{3}{1000 + 115,54} \cdot 115,54 = 0,3107 \text{ V}$$

Con el fin de aumentar la diferencia entre ambas tensiones, y respetando los valores máximos con los que puede trabajar el FPAA, se aplica una ganancia de 5 V/V, por lo que las tensiones con las que se va a trabajar son:

$$0,2727 \text{ V} \rightarrow 1,3636 \text{ V}$$

$$0,3107 \text{ V} \rightarrow 1,5536 \text{ V}$$

Siendo esos los valores de tensión que deben ser ajustados a los valores de 0 V y 3 V dependiendo de cuándo se encuentre en el valor mínimo o máximo, respectivamente, del rango escogido. Por lo tanto:

$$1,3636 \cdot x + y = 0$$

$$1,5536 \cdot x + y = 3$$

Donde X e Y serán parámetros de ganancia y offset, respectivamente, para adaptar las señales. Resolviendo se obtiene:

$$x = 15,73 \quad y = -19,79$$

Teóricamente estos valores resolverían el problema, pero a la hora de llevar este diseño al FPAA ocurriría un problema relacionado con el límite de tensión con el que puede trabajar. Este chip puede trabajar con hasta 4 V, y en la primera etapa del ajuste, 1,3636 V multiplicado por X superaría con creces ese valor. En ese caso el sistema saturaría y se obtendría un resultado erróneo.

Con el fin de evitar esa limitación, el problema puede plantearse de la siguiente forma:

$$(1,2579 + y) \cdot x = 0$$

$$(1,4486 + y) \cdot x = 3$$

Resolviendo se obtiene:

$$x = 15,7895 \quad y = -1,3636$$

4.2.1.2. IMPLEMENTAR EN EL IDE Y SIMULAR EL FUNCIONAMIENTO

Con los valores del apartado anterior no se supera el límite y pueden ser trasladados al FPAa a través del software AnadigmDesigner2. Este diseño puede verse en la Figura 31, implementado para el chip AN221E04.

Como se puede observar en la figura, se utiliza una entrada y dos salidas, utilizando una de éstas para funcionar como alimentación del divisor de tensión.

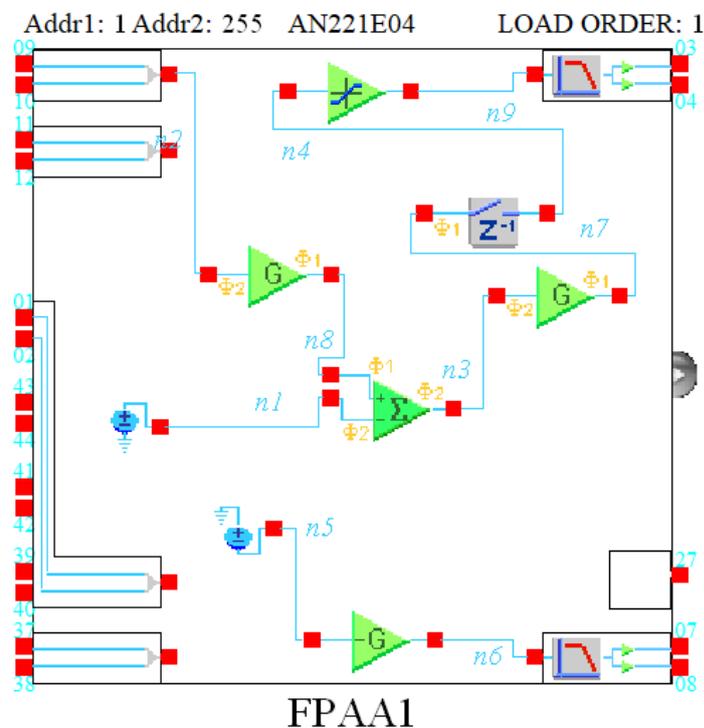


Figura 31. Circuito acondicionamiento PT100 – AnadigmDesigner2

En detalle cada CAM utilizado:

Sample and hold mantiene el estado de una señal en un ciclo de reloj en el siguiente. Esto permite trabajar con señales que solo están disponibles en uno de ellos, en el otro o en ambos. El icono de este CAM se muestra en la Figura 32.1



Figura 32. *Sample and hold*

El CAM de ganancia aplica una ganancia a la señal que recibe. En este caso se utiliza tanto para amplificar la tensión recibida del divisor de tensión y posteriormente para aplicar el multiplicador y calculado en el apartado anterior. En la Figura 33.



Figura 33. *CAM de ganancia*

Este CAM sumador realiza la operación $(e1+e2)$, pudiendo invertir cualquiera de las entradas, como en este caso donde se invierte la segunda, consiguiendo restar la segunda a la primera, para aplicar el offset obtenido en el diseño teórico. Este CAM aplica el offset a la señal de entrada proveniente del divisor de tensión. Este parámetro es susceptible de ser modificado por la reconfiguración dinámica para adaptar el circuito. El icono de este CAM puede verse en la Figura 34.



Figura 34. *Sumador Restador*

El amplificador limitador está configurado con una ganancia de 1 V/V, pero permite limitar la salida a los 3 V máximos del diseño. Si se necesitase

modificar este rango de tensiones de salida, el valor de este parámetro debería cambiar, por lo que es susceptible de ser modificado utilizando la reconfiguración dinámica. Aunque este CAM podría sustituir al anterior, se mantienen los dos por disponer de los recursos y porque el otro consigue una precisión mayor. Los parámetros de este CAM también deberán ser dinámicamente reconfigurados para adaptar el circuito a diferentes escenarios. El CAM se muestra en la Fig. 75.



Figura 35. Amplificador Limitador

Las celdas de salida, al igual que las de entrada, pueden trabajar en diferentes modos. Utilizando este modo se ofrece una salida de mayor calidad, ya que limpia la señal del posible ruido introducido por los relojes internos. El icono de este CAM es el mostrado en la Figura 36.

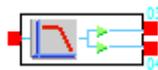


Figura 36. Salida para tensiones

Una particularidad es que en la salida de la alimentación para el divisor de tensión la salida pasa por un CAM de ganancia unidad, esto se realiza porque el CAM de tensión no puede ser conectado a la celda de salida de forma directa.

El circuito puede ser simulado aplicando diferentes entradas, por ejemplo, una señal desde el punto mínimo al máximo para observar que el circuito acondicionador transforma de forma correcta la señal, tal y como se ha diseñado. El resultado de la simulación puede verse en la Figura 37.

La simulación se ha realizado introduciendo una señal triangular con los extremos utilizados en el cálculo teórico y una sonda a la entrada (verde) y otra a la salida (fucsia).

Se observa como la señal de salida cubre todo el rango de 0 V a 3 V tal y como se buscaba.

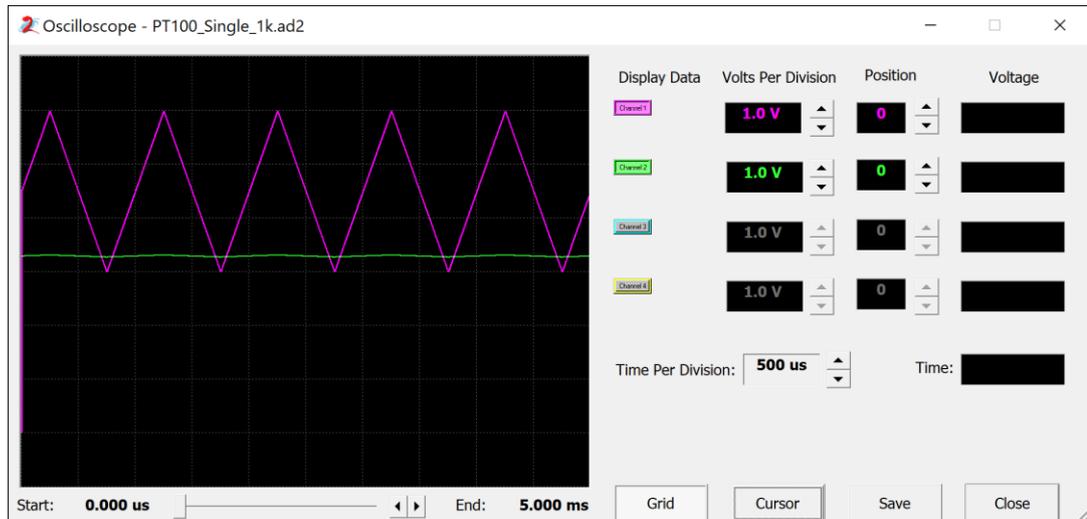


Figura 37. Resultado simulación PT100

4.2.1.3. RECONFIGURACIÓN DINÁMICA: LIBRERÍAS Y APLICACIÓN

Una vez trasladado el diseño teórico al FPAA a través del IDE es posible obtener las librerías de las funciones que gobiernan la reconfiguración de los CAM. En este caso se ha utilizado la herramienta de crear un proyecto en Visual C++ directamente desde Anadigm, que incluye las librerías y ahorra tiempo en el desarrollo de este tipo de aplicaciones. Además, se toma como punto de partida en este ejemplo guiado para que la creación de prácticas o experimentos sea más accesible y sencillo.

En función de la versión de Visual Studio es posible que esta versión necesite ciertos cambios, aunque en las versiones actuales estos cambios formales se realizan de forma automática sin errores de compilación.

El proyecto contendrá tres carpetas, como se observa en la Figura 38, que contienen todos los elementos de la aplicación. Es importante conocer el objetivo de cada una de ellas, pues es necesario modificar varias secciones para que la aplicación realmente ejecute la reconfiguración, y es una buena práctica añadir las funcionalidades extra de forma ordenada y coherente con esta estructura. Las carpetas son:

CCode: las librerías que ejecutan la reconfiguración dinámica se encuentran en esta carpeta. Contiene tanto la configuración primaria como las opciones para generar la reconfiguración dinámica.

PortIO: la placa de desarrollo se comunica con el ordenador a través del puerto serie, o puerto USB emulando un puerto serie, y esta comunicación se gobierna con las librerías aquí incluidas.

[Nombre_del_proyecto]: esta carpeta contiene toda la aplicación que interacciona con el usuario y que implementa la lógica de límites y de posibilidades que se pretenden ofrecer.

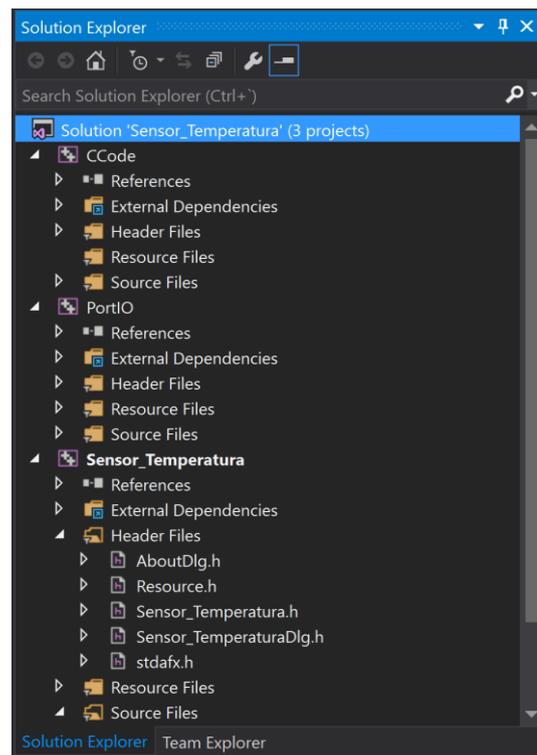


Figura 38. Estructura de la solución en Visual Studio

El siguiente paso a la hora de diseñar la aplicación es el de fijar la interfaz con la que el usuario interactuará. Este paso es importante, pues fijará en gran medida qué cálculos, límites y características tendrá que implementar la solución final.

En este caso se ha dividido la interfaz en cuatro grupos, cada uno de ellos con una función determinada y que facilita al alumno la tarea de modificar el comportamiento del diseño y entender mejor qué está haciendo.

El primer bloque ha de contener las variables del entorno, aquí entran en juego las variables que, debido a que el laboratorio no es el entorno de simulación, pueden cambiar: la alimentación y la resistencia R.

El segundo bloque contiene las variables que pertenecen a los objetivos del diseño, como el rango de temperaturas a medir y el límite superior e inferior que se necesita a la salida.

El tercer bloque mostrará los parámetros configurados del FPAA y los datos que se están teniendo en cuenta. Así, sería útil mostrar la ganancia del sistema, la x de los cálculos teóricos, el *offset* que sería la y del diseño, el voltaje al que limita la salida el CAM delimitador o el valor de la PT100 para el rango de temperaturas seleccionado, a modo de guía para el alumno.

El último bloque será el de acceso a las funcionalidades de la aplicación: carga inicial de la aplicación, modificar la configuración del FPAA en función de los parámetros introducidos, resetear la placa, opciones de conexión, instrucciones para el alumno y la acción de finalizar la aplicación.

Con todos estos objetivos se ha diseñado una interfaz que puede observarse en la Figura 39.

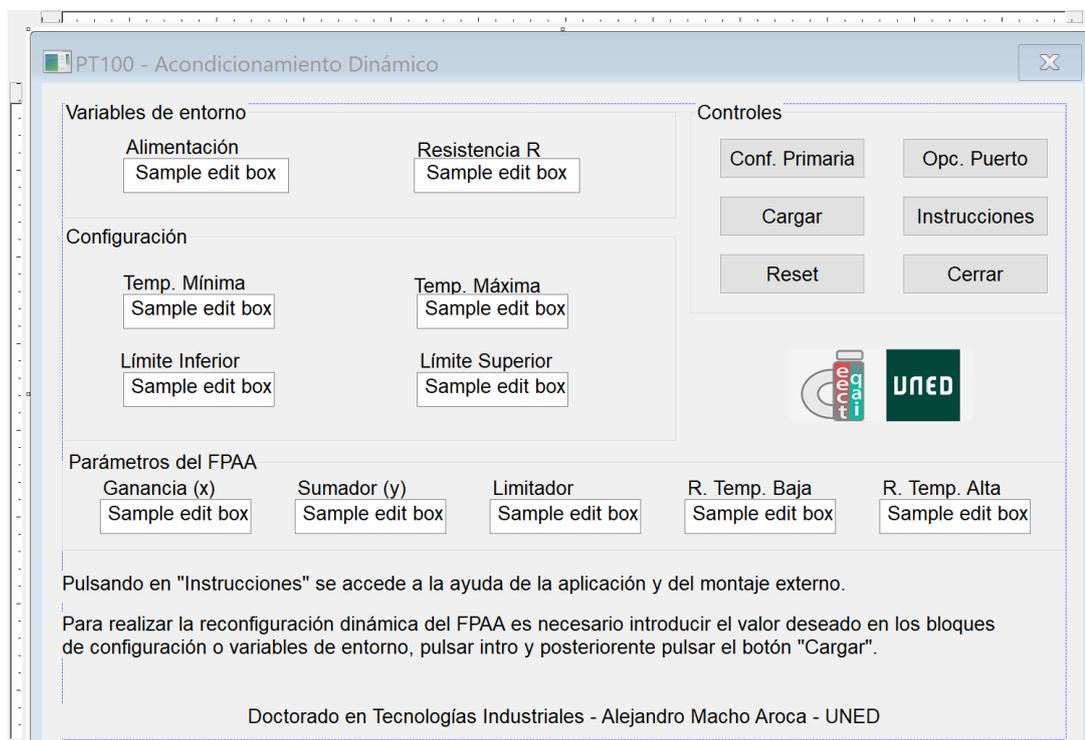


Figura 39. Esquema de la vista de la aplicación PT100

Algunos de los puntos clave en el desarrollo de la aplicación se muestran a continuación. El resto del código, así como todos los recursos necesarios para

compilar la aplicación se encuentran incluidos en los documentos anexos a esta tesis doctoral.

Un paso importante para poder trabajar con todas las variables es asociarlas a los cuadros de texto creados en la interfaz. Esto permitirá no solo actualizar la información, sino también leer los parámetros introducidos por el usuario. En este caso es necesario añadir en el fichero de configuración de la interfaz `Sensor_TemperaturaDlg.cpp` (en general, cuando se genere el proyecto con AnadigmDesigner2 el nombre será `[Nombre del proyecto]Dlg.cpp`:

```
void Sensor_TemperaturaDlg::DoDataExchange(CDataExchange* pDX)
{
    CDialog::DoDataExchange(pDX);
    DDX_Control(pDX, IDC_SAMPLE_EDIT2, alimentacion_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT3, resistencia_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT4, tempbaja_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT5, tempalta_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT6, salidaabaja_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT7, salidaalta_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT8, ganancia_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT9, sumador_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT10, limitador_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT11, resbaja_edit);
    DDX_Control(pDX, IDC_SAMPLE_EDIT12, resalta_edit);
}
```

Con ese código todos los controles de la interfaz estarán asignados a una variable con la que es posible trabajar como con cualquier otra variable.

Además, es necesario inicializar también el botón “Cargar” con la función “onCargar” que será la encargada de ejecutar la reconfiguración dinámica. La definición debe incluirse con las demás declaraciones de los botones de acción al inicio del archivo de configuración de la interfaz y entre las etiquetas

`BEGIN_MESSAGE_MAP` y `END_MESSAGE_MAP()`:

```
ON_BN_CLICKED(IDC_DOWNLOAD2, OnCargar)
```

Posteriormente es necesario definir la función “onCargar” para que se encargue de realizar la reconfiguración dinámica. En este caso será necesario reconfigurar el CAM Sumador Restador, el Amplificador Limitador y el de Ganancia, modificando así todos los parámetros que intervienen en el funcionamiento del sistema.

El código para ejecutar esta reconfiguración es:

```
void Sensor_TemperaturaDlg::OnCargar()
{
    m_FPAA1.GainHalf1.setGainHalf(parametro_ganancia);
    m_FPAA1.GainLimiter1.setGainLimiter(1, salidaalta);
    m_FPAA1.SumDiff1.setGainSumDiff_2in(1, parametro_sumador/3);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);
}
```

En esta reconfiguración ya intervienen los parámetros de la interfaz, por lo que el usuario cargará siempre los parámetros que esté visualizando en pantalla.

Sin entrar en detalle, es necesario gestionar todas las funciones que se ejecutan cuando una caja de texto es modificada. Es decir, cuando se modifica su contenido y se pulsa la tecla *enter*.

A modo de ejemplo, se muestra el código utilizado para detectar un cambio en el campo que muestra el rango inferior de las temperaturas a medir.

```
BOOL Sensor_TemperaturaDlg::PreTranslateMessage(MSG* pMsg)
{
    bool eatMessage = true;

    if (pMsg->message == WM_KEYDOWN && pMsg->wParam == VK_RETURN)
    {
        if (GetFocus() == &tempbaja_edit)
        {
            OnTempBajaEditChanged();
        }
    }
}
```

```
void Sensor_TemperaturaDlg::OnTempBajaEditChanged()
{
    CString text;
    tempbaja_edit.GetWindowText(text);
    tempbaja = atof(text);
    tempbaja = max(min(tempbaja,tempbaja_max), tempbaja_min);
    CString value;
    value.Format("%.2f °C", tempbaja);
    tempbaja_edit.SetWindowText(value);
    ActualizarParametros();
}
```

El primer bloque de código define la excepción y el segundo bloque define las acciones de la función que dispara dicha excepción.

En la función se observa cómo se obtiene y convierte el texto en una variable de coma flotante, se aplica también una restricción para que el rango de temperaturas a medir nunca sea menor de 20 °C entre la temperatura inferior y superior. Se devuelve el valor resultante a la caja de texto para que en el caso de que el valor introducido no sea válido y se sustituya por otro, y finalmente se ejecuta la función ActualizarParametros().

Esta función calcula los valores del sensor PT100 para los extremos del rango de temperaturas deseado y realiza los cálculos vistos en la etapa de diseño para obtener los valores x e y , para ser utilizados como parámetros en el FPAA. El código actualiza la visualización de todos los valores actualizados. La función se incluye a continuación:

```
void Sensor_TemperaturaDlg::ActualizarParametros()
{
    double tension_max, tension_min;
    double resbaja=PT100(tempbaja);
    double resalta=PT100(tempalta);

    //Modificamos los límites para actualizar el escenario

    tempbaja_max=tempalta-20;
    tempalta_min=tempbaja+20;

    salidabaja_max=salidaalta-1;
    salidaalta_min=salidabaja+1;

    tension_min=(alimentacion/(resistencia+resbaja))*resbaja*5;
    tension_max=(alimentacion/(resistencia+resalta))*resalta*5;
    parametro_ganancia=(salidaalta-salidabaja)/(tension_max-tension_min);
    parametro_sumador=tension_max-(salidaalta/parametro_ganancia);

    CString value;
    value.Format("%.2f", salidaalta);
    limitador_edit.SetWindowText(value);

    value.Format("%.2f", parametro_ganancia);
    ganancia_edit.SetWindowText(value);

    value.Format("%.2f", parametro_sumador);
    sumador_edit.SetWindowText(value);

    value.Format("%.2f Ohmios", resbaja);
    resbaja_edit.SetWindowText(value);

    value.Format("%.2f Ohmios", resalta);
    resalta_edit.SetWindowText(value);
}
```

Esta función hace uso de la función PT100(), que lo que hace es realizar los cálculos necesarios para obtener el valor de la resistencia a la temperatura indicada. Esta función queda definida por el siguiente código:

```
double Sensor_TemperaturaDlg::PT100(double temperatura)
{
    double pt100=0;

    if (temperatura>=0.00){
        pt100 = 100.00*(1.0+3.9083e-3*temperatura-5.775e-
7*pow(temperatura,2));
    }
    else if (temperatura<=0.00){
        pt100 = 100.00*(1.0+ 3.9083e-3*temperatura-5.775e-
7*pow(temperatura,2)-4.183e-12*pow(temperatura,3));
    }

    return pt100;
}
```

La aplicación final en funcionamiento se muestra en la Figura 40, donde todos los parámetros contienen su valor actual, con sus unidades correspondientes, así como los valores teóricos calculados.

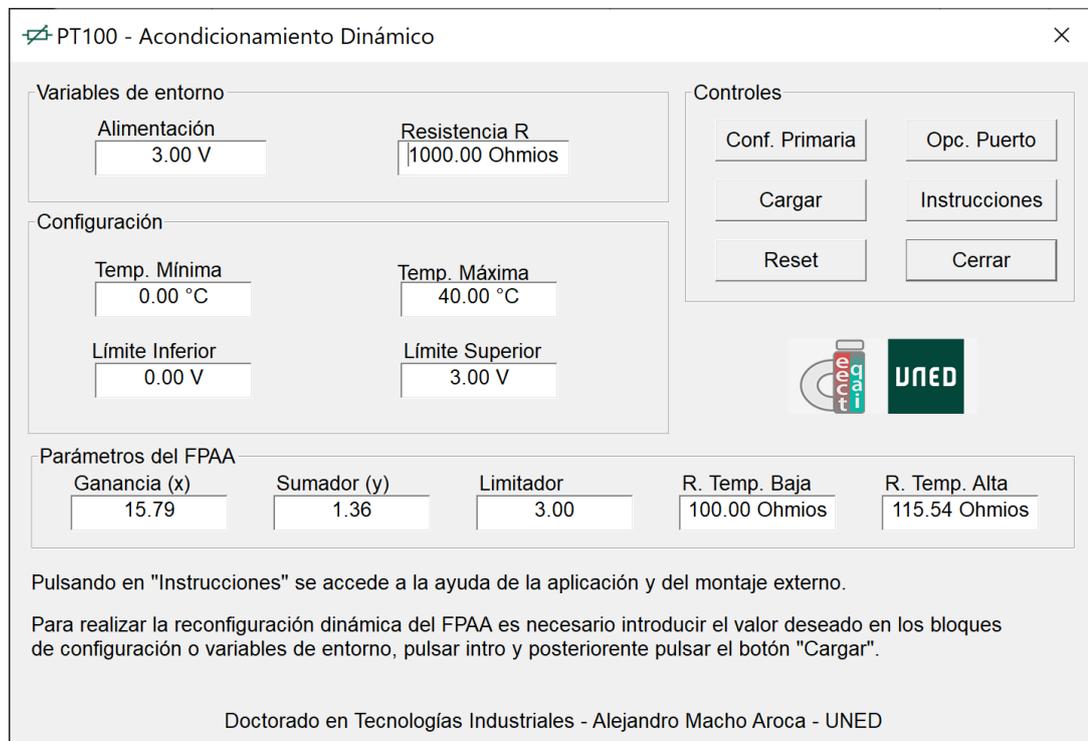


Figura 40. Aplicación PT100 - Ventana Principal

Para finalizar con el desarrollo de la aplicación es necesario diseñar la ventana de instrucciones. Este diseño puede verse en la Figura 41 e incluye un esquema del montaje y una serie de instrucciones para guiar al alumno.

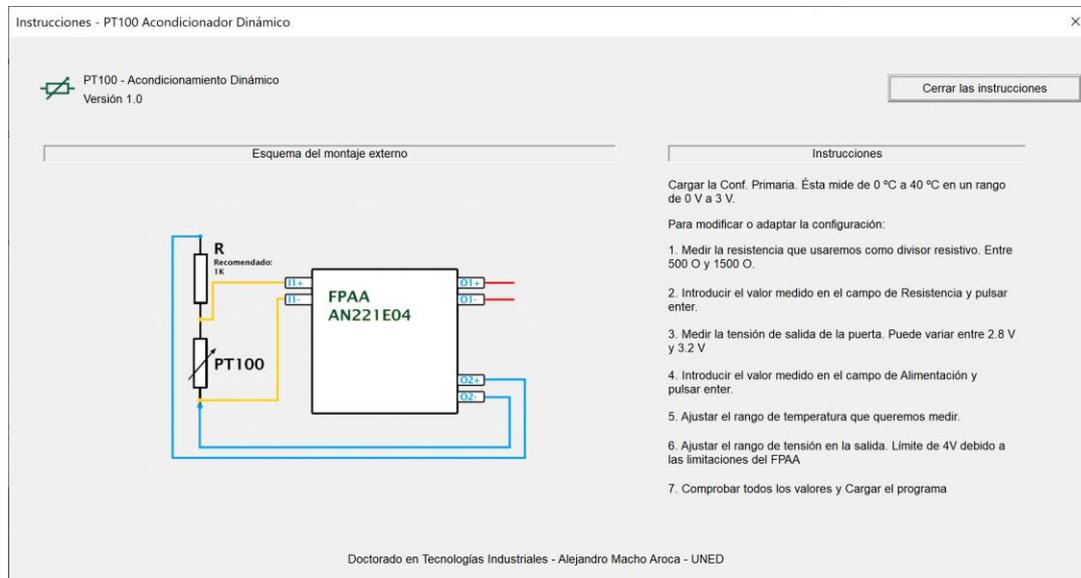


Figura 41. Aplicación PT100 - Ventana de Instrucciones

La ventana de instrucciones podría contener vídeo e incluso embeber el foro de la asignatura para dudas o añadir otras funcionalidades además de las de ayuda, como formularios para evaluar los resultados.

4.2.1.4. COMPILAR Y COMPROBAR EL FUNCIONAMIENTO FINAL

La aplicación compilada incluye toda la funcionalidad deseada y su comportamiento en el laboratorio, tras su montaje y comprobación, es el deseado. En esta fase es necesario asegurarse de que la reconfiguración ocurre sin problemas y de que todos los límites tanto de seguridad como autoimpuestos funcionan de la manera deseada.

Una buena práctica durante las pruebas es, además de cubrir todos los casos de uso normales y las situaciones donde los límites deben funcionar, realizar acciones poco comunes, como ejecutar una misma reconfiguración dos veces o resetear varias veces seguidas, comprobando que el sistema puede seguir funcionando o volver a hacerlo tras una configuración correcta.

En este caso la aplicación final cumple con las especificaciones de diseño definidos en la etapa de diseño.

4.3. ESCENARIO NO TÉCNICO

Tal y como se ha visto en el apartado 3.1.2, las aplicaciones basadas en la reconfiguración dinámica de los FPAA pueden reportar importantes ventajas y beneficios en enseñanzas no técnicas.

Estas ventajas están relacionadas en gran medida en la abstracción que permiten este tipo de aplicaciones, con el aumento de la capacidad de adaptación y seguridad que aportan.

4.3.1. Contexto y ventajas

Tal y como se ha avanzado anteriormente, uno de los escollos o dificultades que se encuentran los alumnos y profesores a la hora de experimentar con elementos relacionados con el campo de la electricidad o la electrónica es la falta de conocimiento o experiencia.

Esto, de forma general, puede suplirse con equipos comerciales especializados que suelen suponer un elevado coste y baja flexibilidad, o con equipos específicos, contruidos por expertos y complejos [50]. Estos elevados costes, poca flexibilidad y gran complejidad hace que en determinadas áreas se busquen soluciones más abiertas, flexibles y económicas [51].

Los laboratorios basados de forma directa o indirecta en aplicaciones que utilizan la reconfiguración dinámica de los FPAA aportan ventajas en esta línea: son flexibles, sencillos para el usuario y suponen un coste menor que los equipos comerciales especializados.

Estos sistemas pueden ser multipropósito y su uso puede estar compartido entre materias o incluso facultades. Además, una vez desarrolladas las aplicaciones, éstas pueden ser cargadas de forma ágil, siendo necesario únicamente modificar el montaje exterior que puedan necesitar.

Las instituciones educativas pueden utilizar esta opción para, además, fomentar la colaboración y el aprovechamiento de recursos entre facultades, pues una facultad de ingeniería puede realizar laboratorios para las facultades no técnicas, sirviendo para los primeros como prácticas y proyectos en sí

mismos, y para los segundos como una herramienta de gran utilidad y adaptada a sus objetivos de aprendizaje.

Los FPAA han sido utilizados en áreas como la medicina [52, 53], debido a que aportan un entorno seguro y flexible para tratar las señales involucradas en procesos cerebrales o cardíacos.

4.3.2. Ejemplos

Siguiendo con los ejemplos en el área de la medicina, los FPAA son unos buenos dispositivos en el área del tratamiento de señales como los electrocardiogramas [54], o detección de patrones concretos [55].

Este tipo de aplicaciones, además de como aplicación final para usos médicos, son perfectas para los alumnos de estas disciplinas ya que, en tiempo real y sin riesgo para la persona de la que se está obteniendo la señal, pueden modificarse los filtros y los demás parámetros para analizar correctamente la señal y experimentar con estas características, obteniendo un conocimiento más profundo de lo que se está haciendo.

Dentro del campo relacionado tanto con la medicina como la biología o biotecnología se encuentran experimentos que incluyen la estimulación mediante ondas de diferentes amplitudes y frecuencias en diferentes tejidos, ya sean neuronales o de otro tipo, en los que los alumnos o investigadores analizan los resultados ante diferentes señales [56].

En este sentido una aplicación directa, a modo de ejemplo, sería un estimulador donde la aplicación permita aplicar diferentes señales, con una amplitud y una frecuencia diferentes. Esta aplicación, por ejemplo, podría aplicar la suma de tres señales sinusoidales, es decir, una señal más compleja al tejido del experimento.

La aplicación desarrollada mostrada en la Figura 42 necesita de dos FPAA debido a los recursos que consume el diseño, por lo que también es un buen ejemplo para observar un diseño multichip controlado por una única aplicación.

En el diseño se muestra cómo los tres osciladores convergen en un sumador, y éste aplicará una ganancia a las señales entrantes, de forma individual, pudiendo modular la amplitud de cada una de las señales.

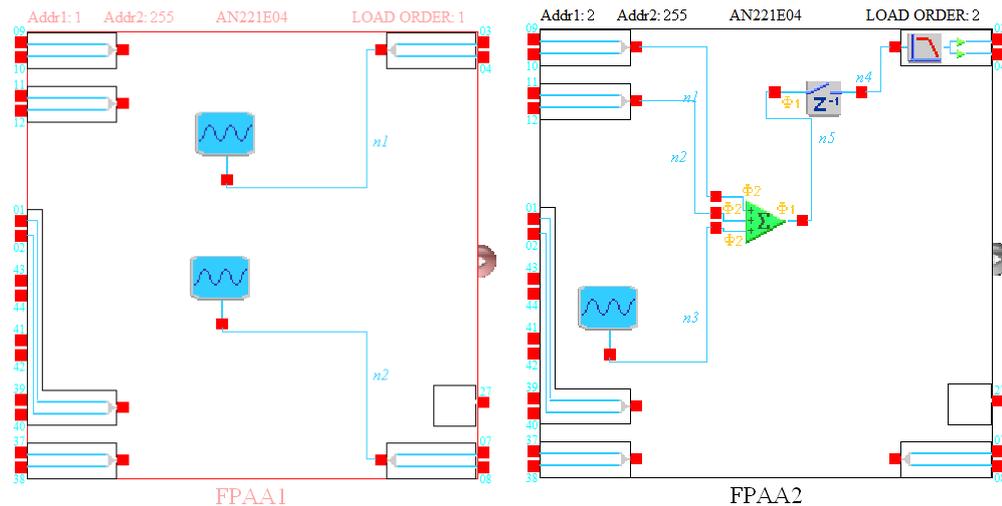


Figura 42. Diseño generador de señal complejo

Siguiendo los mismos pasos que para la aplicación de la PT100 mostrada en el apartado 4.2.1 se conseguiría una aplicación funcional para el usuario. La única particularidad es que, en este caso, es necesario controlar dos FPAAs en lugar de uno solo.

Para ver este caso, se puede observar en el siguiente código dos funciones que gobiernan la señal 1, la primera gestiona la frecuencia y la segunda la amplitud. Como se ha indicado anteriormente, la amplitud se modula en el CAM sumador, aplicando ganancia a cada una de las señales de los osciladores, por lo que el oscilador estará en el FPA A1, y por lo tanto la frecuencia se modificará ahí, y el CAM sumador en el FPA A2, por lo que la amplitud se modulará modificando la configuración del segundo FPA A.

En la función ActualizarOsc1() se gestiona la frecuencia y en la función ActualizarOsc1A() la amplitud. En este caso cuando se produce un cambio se ejecuta la reconfiguración, ya que cada parámetro puede ser modificado independientemente sin afectar a los demás.

Es en el objeto del FPA A, m_FPA A1 para el primero de ellos y m_FPA A2 para el segundo, donde se observa la particularidad a la hora de utilizar dos chips. Las demás funciones son iguales. De igual forma, en el caso de utilizar un mismo CAM en el mismo chip, las funciones para su reconfiguración tendrán el mismo nombre, con un número al final que indica el número de CAM.

```

void DosPlacasDlg::ActualizarOsc1()
{
    // Se obtiene el porcentaje equivalente al valor de la variable de control
    // Lineal:
    int percent = (int) (100.0 * (m_oscilador1 - m_oscilador1Min) /
(m_oscilador1Max - m_oscilador1Min));

    // Se coloca el cursor del Slider en la posición relativa al porcentaje
    m_oscilador1Slider.SetPos(percent);
    m_oscilador1Slider.Invalidate();

    // Se formatea el valor que se muestra por pantalla
    CString value;
    value.Format("%.2f KHz", m_oscilador1);

    // Se escribe en la interfaz
    m_oscilador1Edit.SetWindowText(value);

    //Cargamos el valor en el FPAA
    m_FPAA1.OscillatorSine1.setOscillatorSine(m_oscilador1, 1);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);

}

void DosPlacasDlg::ActualizarOsc1A()
{
    // Se obtiene el porcentaje equivalente al valor de la variable de control
    // Lineal:
    int percent = (int) (100.0 * (m_oscilador1A - m_oscilador1AMin) /
(m_oscilador1AMax - m_oscilador1AMin));

    // Se coloca el cursor del Slider en la posición relativa al porcentaje
    m_oscilador1ASlider.SetPos(percent);
    m_oscilador1ASlider.Invalidate();

    // Se formatea el valor que se muestra por pantalla
    CString value;
    value.Format("%.2f V", m_oscilador1A);

    // Se escribe en la interfaz
    m_oscilador1AEdit.SetWindowText(value);

    //Cargamos el valor en el FPAA
    m_FPAA2.SumDiff1.setGainSumDiff_3in(m_oscilador1A, m_oscilador2A,
m_oscilador3A);
    m_FPAA2.ExecuteReconfig(AUTO_EXEC);

}

```

En la Figura 43 se muestra la interfaz final de la aplicación donde el usuario puede interactuar con cada una de las señales generadas en frecuencia o amplitud de forma independiente.

La interfaz, a diferencia de la aplicación del circuito del sensor PT100, incluye barras de control que permiten la modificación de estos parámetros de

forma más rápida e intuitiva, pudiendo observar así los cambios en tiempo real y poder hacer un mayor número de experimentos, sin necesidad de teclear valores.

La reconfiguración se realizará, por tanto, a cada cambio de cada barra de control y reconfigurará de forma independiente cada CAM involucrado. Además, como también se observa en la Figura 43, se ha incluido una muestra de una ventana de ayuda que podría incluir toda la información relativa a la práctica final.

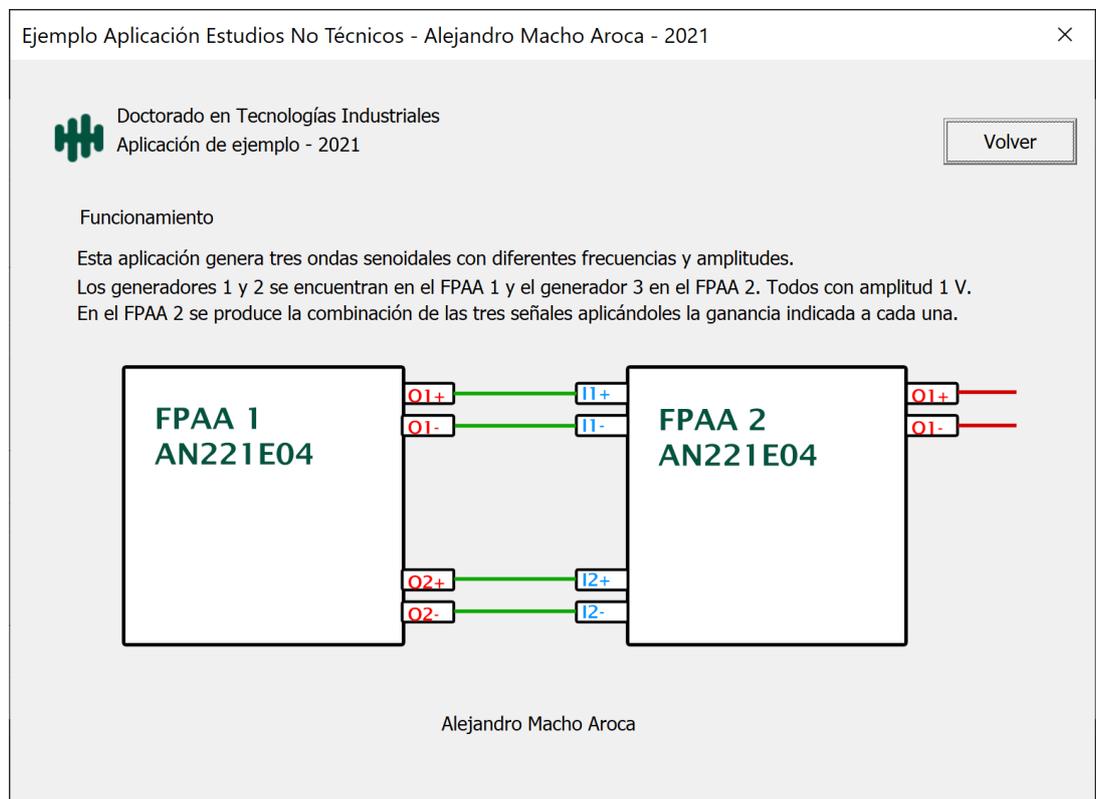


Figura 43. Interfaz de la aplicación del generador de señales

4.4. SIGUIENTES PASOS

La reconfiguración dinámica, como se ha visto en apartados anteriores, presenta importantes ventajas durante el proceso educativo del alumno, facilitando la obtención de conceptos y la experimentación de diferentes situaciones de una forma rápida y segura. Estas ventajas se extienden a profesores, instructores, técnicos de laboratorio y a las propias instituciones académicas, por lo que es interesante estudiar estas posibilidades en mayor profundidad y escala.

En este sentido se consideran cuatro vías de mejora y profundización para aprovechar estas ventajas y poder realizarlo a mayor escala. La primera sería estrategias de estandarización e implementación, la segunda su funcionamiento a gran escala, como herramienta de apoyo al profesor, y por último el análisis de los datos de uso.

4.4.1. Estrategias de estandarización e implementación

Anteriormente se ha descrito la metodología propuesta y seguida para el desarrollo de las aplicaciones construidas durante estos estudios de doctorado. Esta metodología general puede servir como estándar para el aprovechamiento de la reconfiguración dinámica y podría ser completada con aspectos propios de cada área del conocimiento.

Una estrategia de estandarización e implementación debe contar, además de con una metodología como la descrita, de procedimientos para detectar necesidades, analizarlas y, una vez las aplicaciones se encuentran funcionando, mantenerlas y actualizarlas. Asimismo, es una buena práctica incluir la formación de los actores involucrados en estas metodologías y procedimientos.

Las instituciones educativas pueden así definir una estrategia que fomente y aproveche las posibilidades abiertas en este sentido. Esta estrategia debería contener, al menos:

- Detección y análisis de las necesidades:
 - Las necesidades de cada campo educativo son diferentes y entre asignaturas y cursos los objetivos académicos pueden cambiar drásticamente. Detectar estos objetivos y cómo se consiguen a

través de prácticas de laboratorio es el primer paso para conseguir aplicaciones útiles y eficientes. Estas necesidades y objetivos pueden ser compartidos entre diferentes áreas y cursos o pueden ser conseguidos de diferentes formas. Es por eso por lo que su puesta en común de forma previa ayuda a conseguir unas aplicaciones más eficientes, aprovechando posibles sinergias e incluso pudiendo alcanzar mayores objetivos al ser más eficientes en cuanto a recursos y a tiempo invertido.

- Metodología de diseño e implementación:
 - La metodología debe seguir de guía paso a paso para construir una aplicación aprovechando las posibilidades que la tecnología ofrece mientras se tienen en cuenta las necesidades de la materia y las de los alumnos. En el apartado 3.2 se ha propuesto una metodología general, que podría ser completada o modificada para adecuarla a los objetivos específicos de cada institución.

- Mantenimiento y actualización de las aplicaciones:
 - Los objetivos y las necesidades académicas de las instituciones, profesores y alumnos cambian en el tiempo y las herramientas de las que disponen deben hacerlo con ellos. Por esto, la estrategia debe contar con ciclos de revisión y actualización de las aplicaciones, así como su mantenimiento, especialmente si constan de elementos discretos externos. Un correcto control y documentación de estas actualizaciones y mantenimiento permitiría a las instituciones académicas analizar costes. Las aplicaciones basadas en la reconfiguración dinámica necesitan menos componentes externos y, más importante, menos necesidad de cambio de conexiones, de elementos y de manipulación de estos, por lo que un control en este sentido beneficiará a la expansión de esta vía.

- Formación:
 - El éxito de una herramienta de trabajo radica en gran medida en el conocimiento de sus usuarios y la seguridad que la

herramienta proporcione a las personas que han de interactuar con ella. El conocimiento de sus funciones y sus características hace mejorar considerablemente la idea que tienen los usuarios de la herramienta y, por lo tanto, facilita su aceptación y uso. Un plan formativo para los profesores, técnicos de laboratorio y demás personal involucrado es clave, y debe cubrir desde las metodologías y procesos definidos hasta la tecnología en sí misma.

Una estrategia sólida y completa demostraría un compromiso firme por parte de la institución de aprovechar esta herramienta y sus beneficios. Es posible, además y como se ha hecho mención con anterioridad, fomentar la colaboración entre áreas o facultades, introduciendo estas sinergias en la estrategia para así aprovechar todas las etapas posibles en el proceso educativo.

4.4.2. Escalado

Una de las grandes bazas de esta técnica y sus aplicaciones es su mayor eficiencia, consiguiendo alcanzar más objetivos en un menor tiempo y, generalmente, con menor coste por componentes e incidencias. Escalar este tipo de aplicaciones permite aumentar todavía más la eficiencia en recursos, tanto económicos como personales y de tiempo.

Un escalado directo es el que se muestra en el apartado 5.5 para laboratorios remotos, donde los alumnos acceden al laboratorio desde el navegador, lo que permite el uso de las mismas placas por diferentes estudiantes de forma rápida.

En educación presencial tradicional, el escalado pasa por disponer de un conjunto de aplicaciones y de montajes externos, a ser posibles encapsulados o por bloques, que facilitan el cambio de experimento con una misma placa.

Un correcto diseño y un buen entendimiento de las necesidades de los alumnos puede ayudar a lograr una gran escalabilidad. Esto da todavía más importancia a la estrategia, pues disponiendo de la información de necesidades y objetivos de diferentes asignaturas y cursos es posible construir aplicaciones modulares, que utilicen una misma base y permitan realizar diferentes experimentos aprovechando una única aplicación. Estas

aplicaciones modulares pueden dar acceso a los alumnos a diferentes características en función del escenario y de la situación en la que se encuentren. Esto hace más eficientes los procesos de diseño y de implementación por parte de las personas encargadas, dotando además de un entorno más coherente a los alumnos, que conocerán mejor la aplicación, convirtiéndose así en un entorno más aceptado.

También en este modo de educación en el laboratorio es posible aprovechar trabajar en *daisy chain* pudiendo guiar y controlar las prácticas de grupos de alumnos desde un único puesto de control, gestionado por el instructor. De este modo es posible realizar prácticas donde uno o varios componentes del circuito dependan del FPAA y sea el instructor el que cambia las condiciones para que los alumnos tengan que trabajar con él. Este modo de funcionamiento de varias placas también puede ser utilizado para realizar prácticas más complejas o que requieran de una gran cantidad de recursos.

Otro aspecto importante del escalado es que puede ser aprovechado gracias a la estandarización. Utilizando FPAA comerciales y de fácil acceso es sencillo pensar en compartir diseños, entre universidades, facultades o departamentos, pues éstos serían compatibles y plenamente funcionales. Esto ayuda a aprovechar los esfuerzos de diseño y desarrollo, pudiendo generar comunidades educativas donde se compartan experiencias y aplicaciones, pues muchas de las situaciones y objetivos serán comunes.

4.4.3. Herramienta auxiliar para el profesor

Aunque el uso de esta técnica de reconfiguración dinámica se ha planteado principalmente como una herramienta para los laboratorios y para los alumnos, también puede ser utilizado por el profesor o instructor en las clases teóricas o como herramienta auxiliar para diferentes tareas.

Los FPAA son elementos de fácil alimentación y poco peso, lo que hace que su transporte y manejo sea sencillo, pudiendo utilizar únicamente un PC para su reconfiguración y mostrar a los alumnos diferentes conceptos en tiempo real, pudiendo modificar características como frecuencias, amplitudes o filtros en segundos. Esto puede suponer una importante ayuda para entender ciertos conceptos complejos que se entienden mejor variando ciertos parámetros y observándolos en el momento.

El uso como herramienta auxiliar no queda limitado únicamente a las clases teóricas, los FPAA pueden funcionar como herramienta de seguridad, control o incluso evaluación. Configuradas apropiadamente pueden servir de protección para equipos más sensibles o para comprobar si los resultados previos del montaje de los alumnos son los adecuados. En este sentido los FPAA son una herramienta flexible y adaptable a diferentes escenarios, variables de entorno o premisas dadas al estudiante, de forma dinámica.

4.4.4. Análisis de datos

Aunque existen dos métodos de reconfiguración dinámica, se ha desarrollado principalmente el método algorítmico y, dentro de esta vía, utilizando aplicaciones ejecutadas en un PC. Esta vía facilita el análisis de la información generada por los alumnos en las prácticas. Algunos de estos datos serían:

- Número de intentos
- Número de configuraciones y escenarios probados
- Configuraciones válidas alcanzadas
- Número de errores
- Tiempos de experimentación en cada escenario
- Tiempo total de la práctica
- Módulos alcanzados
- Porcentaje de la práctica cubierta
- Escenarios extra alcanzados

Esa información, cruzada con los resultados finales de la práctica y de la propia información existente de los alumnos y del entorno son de gran utilidad a la hora de diseñar nuevas prácticas y construir futuras estrategias para alcanzar los objetivos de la asignatura.

Además, permitiría comparar resultados entre alumnos y facilitarles esta información a modo de autoevaluación para que puedan entender mejor su rendimiento y el del resto de la clase.



5. Aplicación en laboratorios remotos

Capítulo 5 de 8

5.1. INTRODUCCIÓN

Los laboratorios remotos son una excelente herramienta que permite a los alumnos experimentar con diferentes conceptos de forma remota, pudiendo observar los comportamientos y resultados reales en lugar de una simulación.

Esta modalidad de laboratorios es especialmente útil en las diferentes ingenierías y estudios técnicos [57], aunque aplica a cualquier área donde existan prácticas de laboratorio presenciales.

Aunque la simulación permite obtener conocimientos de forma rápida y, generalmente, desde cualquier ubicación, un laboratorio remoto permite enfrentarse a situaciones reales donde las particularidades de componentes físicas o relacionadas con el entorno tienen relevancia. Aspectos que la simulación no puede cubrir o, al menos, no de la misma manera.

Estas condiciones, unidas a situaciones donde la movilidad es complicada, han hecho que se estudie en mayor profundidad esta posibilidad, apareciendo diferentes vías y técnicas para hacer más seguros y eficientes estos laboratorios [58].

Siguiendo esa misma dinámica, los laboratorios basados en FPAA pueden adaptarse a estas situaciones y convertirse en laboratorios remotos, bien como laboratorios finales en sí mismos o como un elemento auxiliar donde el FPAA puede ayudar, de forma transparente para el usuario final, en ciertas tareas.

En este capítulo se presentan los diferentes escenarios donde los FPAA pueden tomar partido en los laboratorios remotos, las diferentes vías de adaptar las aplicaciones de reconfiguración dinámica, las consideraciones a tener en cuenta en cuanto a funcionalidad y seguridad y el desarrollo de una aplicación marco, así como un ejemplo específico integrado con VISIR.

5.2. FPAA EN LOS LABORATORIOS REMOTOS

Los FPAA, gracias a su capacidad de reconfiguración son un elemento con grandes posibilidades en un laboratorio remoto. Estas posibilidades son todavía mayores cuando entra en juego la reconfiguración dinámica, bien por trasladar los beneficios vistos en el capítulo 4 o bien por permitir el uso del FPAA de una forma más eficiente en el laboratorio remoto.

Así, el FPAA puede ser utilizado como elemento auxiliar, como elemento principal o como un laboratorio completo donde el objetivo sea el trabajo con el propio dispositivo. En este apartado se cubren los tres casos, estudiándose y analizándose sus particularidades, ventajas e inconvenientes.

5.2.1. FPAA como elemento auxiliar

En muchas ocasiones los laboratorios remotos necesitan adaptar señales a ciertos instrumentos que permiten la interacción de los alumnos con el laboratorio remoto, estas adaptaciones pueden ser diversas y un FPAA puede adaptarse a esas diferentes situaciones.

En un entorno donde concurra el uso de un mismo laboratorio por diferentes usuarios a la vez, la reconfiguración dinámica con sus bajos tiempos de reconfiguración es clave para habilitar ciertas funcionalidades, compartiendo las ventajas analizadas hasta el momento de sencillez, bajo coste y seguridad. En esta configuración el usuario no tiene acceso al control del FPAA, sino que este control lo toma el laboratorio remoto en función de sus necesidades y de las funciones que asuma el FPAA. Un diagrama de la arquitectura puede verse en la Figura 44.

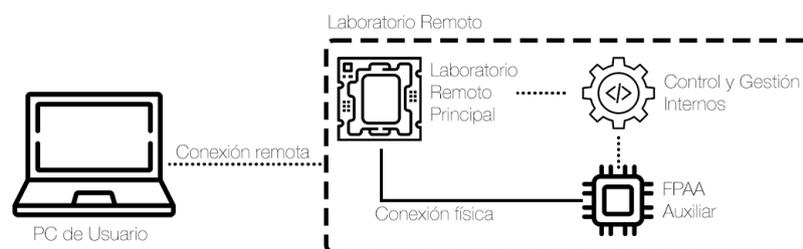


Figura 44. Diagrama arquitectura FPAA como elemento auxiliar en lab. remoto

Algunas funcionalidades que el FPAA puede realizar en este sentido son:

- Filtrado de señales para limpiar ciertos ruidos relacionados con la instrumentación
- Generación de señales para recrear ciertas condiciones
- Adaptación de señales a ciertos rangos como medida de protección
- Elementos de control PID
- Elementos complejos difíciles de conseguir con otros montajes como moduladores de alto orden [59]

- Sustitución de ciertos elementos discretos que estén ocupados o hayan fallado, lo que permite continuar con el funcionamiento del laboratorio hasta la reparación del componente dañado

Los elementos de control del FPAA han de estar integrados o, al menos, coordinados con los elementos de control del resto, siendo esta una de las complejidades de esta vía. Dependiendo de las funciones a realizar pueden ser válidos tanto el método algorítmico como el método de estados.

5.2.2. FPAA como elemento principal

El FPAA puede trabajar, como se ha visto en el apartado anterior, como una buena herramienta auxiliar que, de forma prácticamente inapreciable por el usuario, facilita o habilita la operación del laboratorio remoto. Además de estas funciones, el FPAA puede funcionar como un elemento más del laboratorio remoto, siendo manipulable y configurable por el usuario final y poniendo sus recursos a disposición del alumno.

En este sentido es fácil pensar cómo un laboratorio remoto como VISIR, que presenta una solución para laboratorios de electrónica analógica con grandes resultados [58], puede aumentar sus capacidades y potencial al incluir un FPAA como un elemento adaptable y reconfigurable. En esta ocasión, el FPAA sí sería accesible y configurable por el usuario, con diferentes opciones de interfaz, límites y guías. En la Figura 45 puede verse la arquitectura en este escenario, donde el FPAA sí es operado, de una forma u otra, por el usuario.

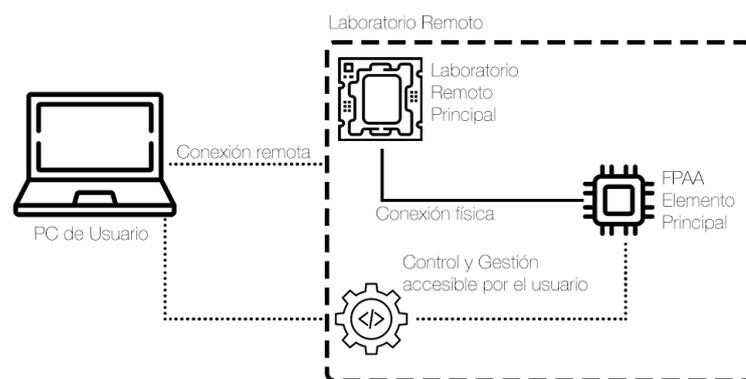


Figura 45. Diagrama arquitectura FPAA como elemento principal en lab. remoto

El FPAA puede ser utilizado como elementos complejos que realicen funciones particulares, como las vistas anteriormente para adaptar señales de un electrocardiograma o como elementos más sencillos, como un filtro o un

sumador, pudiendo adquirir la funcionalidad de cualquiera de los CAM disponibles en el dispositivo, o una combinación de ellos.

La reconfiguración dinámica aquí aumenta las posibilidades de cada elemento, en especial el método algorítmico. Esto es debido a que, dada una configuración principal, donde el FPAA trabaja como un conjunto de CAM, el usuario podría ajustar los parámetros de esos CAM de forma rápida y sencilla. Esto es, utilizando un único FPAA el usuario tendría acceso a un conjunto muy grande de posibilidades.

Conjuntamente al ejemplo con VISIR, el FPAA puede trabajar como elemento principal en solitario, por ejemplo, como laboratorio para entender el sensor PT100 de la aplicación del capítulo anterior, u otro tipo de aplicaciones donde el FPAA sea el elemento principal y dependa de pocos o ningún elemento externo.

5.2.3. Entorno de desarrollo FPAA remoto

Los FPAA son herramientas con gran potencial educativo en sí mismas en cuanto a la hora de trabajar con ellas, configurarlas y desarrollar aplicaciones. Especialmente en estudios técnicos, pero también en otras áreas, como en los ejemplos anteriores del área médica.

En un entorno remoto, el acceso a la placa de desarrollo y al entorno IDE, en este caso el de Anadigm, puede hacerse de diferentes vías.

La primera y más directa es a través de una conexión remota a un PC al que esté conectada la placa y contenga el IDE de Anadigm, como se puede observar en el diagrama de la Figura 46. Esta opción es la más directa y sencilla, pero puede suponer riesgos de seguridad. Estos problemas de seguridad pueden verse minimizados conectando a una máquina virtual con los permisos necesarios.

Otra opción es obtener el *array* de configuración del IDE de Anadigm desde el propio equipo del alumno, recordando que este software es gratuito, y enviarlo a través, por ejemplo, de una interfaz web al servidor que configurará la placa. En este sentido el entorno es más controlado a nivel de accesos, pero es más propenso a errores de configuración, tanto por accidente como intencionados, ya que no es posible comprobar que el *array* sea correcto.

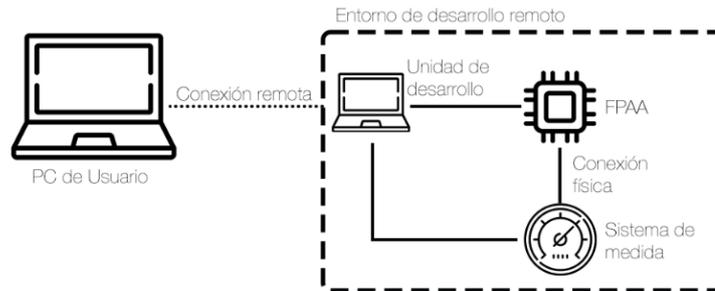


Figura 46. Diagrama arquitectura entorno de desarrollo remoto FPAA

Este último problema podría ser abordado con diferentes procesos complejos que requerirían emular el FPAA para comprobar el *array* y si es correcto cargarlo, pero supondría un esfuerzo muy elevado para los beneficios que reportaría. Esto es debido a que este último escenario es aplicable a un número menor de situaciones y más especializadas, por lo que la primera opción puede cubrir la mayoría de estos casos.

5.3. CONTROL REMOTO DEL FPAA

La aplicación de control del FPAA, para que ésta pueda ser utilizada por el usuario, necesita de una interfaz que requiere un control físico a través de los periféricos del ordenador. Aunque esta interacción y facilidad de uso es un gran punto a favor en la educación presencial, es una barrera de cara a los escenarios educativos remotos.

El problema a resolver es el control a distancia, manteniendo los beneficios de las interfaces amigables para el usuario y el dinamismo que aportan. Para resolverlo, existen diferentes opciones para el control en remoto del FPAA, considerándose las siguientes dos:

- Desarrollo de una API
- Ejecución por comandos

En ambas opciones existen ventajas e inconvenientes, siendo uno de los aspectos más relevantes el tema de la seguridad y de la concurrencia de usuarios. Ambos aspectos han sido tenidos en cuenta en este apartado, para cada una de las dos opciones.

5.3.1. Desarrollo de una API

Una API pone a disposición de otras aplicaciones las funcionalidades de un desarrollo, permitiendo comunicarse entre sí, controlar estas comunicaciones y modularizar el desarrollo de sistemas complejos.

Para la ejecución de funciones de reconfiguración dinámica la API ha de conectar el entorno final de usuario con el laboratorio físico, pudiéndose realizar a través de diferentes vías y utilizando unas técnicas u otras.

En general, una API lo que hace es poner a disposición de terceras aplicaciones funciones para ejecutar ciertas funcionalidades. Para que esto funcione es necesario invocar o conectarse a estos servicios, por lo que debe existir un receptor de estas invocaciones. Este receptor, o servidor, puede ser la propia aplicación desarrollada anteriormente, publicando un servicio web que escuche las llamadas realizadas desde, por ejemplo, una aplicación de escritorio.

Escuchando y categorizando estas invocaciones o llamadas, el programa es capaz de actuar siguiendo las órdenes dadas por el usuario final y poder reconfigurar así el FPA en consecuencia. Las API pueden incorporar elementos de autenticación que ayudan a que esta solución mejore en cuanto a seguridad, aunque será necesario tener en cuenta estos aspectos para que no sea posible ejecutar configuraciones erróneas o maliciosas de forma remota.

En un entorno complejo, donde un mismo servidor tenga que atender diferentes peticiones tanto de usuarios como de prácticas de laboratorio diversas, la gestión de la API puede resultar compleja, por lo que es una buena práctica que sea una aplicación independiente que gestione este flujo de peticiones y posteriormente ejecute, posiblemente a través de otra API, las reconfiguraciones en función de las instrucciones recibidas.

5.3.2. Ejecución por comandos

Esta vía se centra en modificar la programación de la aplicación de reconfiguración dinámica para que admita ser ejecutada por comandos, pudiendo leer e interpretar diferentes parámetros y funcionando exactamente igual que a través de una interfaz gráfica.

La gestión de esos parámetros supone configuración y desarrollo adicional, pero permiten un elevado grado de control de la aplicación, pues solo admitirá las órdenes para las que esté configurada. Esta gestión es relevante, pues no gestionar correctamente los comandos que admite el programa puede suponer un problema grave de seguridad.

Estos problemas de seguridad pueden abarcar desde una parametrización incorrecta hasta la ejecución de código malicioso. Es por eso por lo que, siguiendo esta vía de ejecución por comandos, es necesario realizar varios puntos de control de seguridad para evitar y reducir estas vulnerabilidades. Aunque el apartado de ciberseguridad en este tipo de aplicaciones no es objetivo de estos estudios de doctorado, se han tenido en cuenta a la hora del desarrollo de las aplicaciones incluidas.

La ejecución por comandos necesita que éstos sean enviados desde el dispositivo del usuario al dispositivo final que ejecute la reconfiguración, pudiendo hacerse de diferentes maneras y utilizando diferentes tecnologías. Una de ellas es a través de una página web que, su vez, sirve de interfaz para el usuario.

A través de la página web el servidor puede recibir las instrucciones directamente del usuario y ejecutarlas, en el caso de que sea el servidor el que está conectado a la placa de desarrollo o al FPAA, o comunicando estas instrucciones al dispositivo final que controle la reconfiguración dinámica de la placa de desarrollo o FPAA.

Alguna de las ventajas de una plataforma web son la posibilidad del control de usuarios, implementación de controles y registros, recogida de estadísticas, fácil integración con plataformas o laboratorios ya existentes y funcionamiento de la plataforma en prácticamente cualquier dispositivo actual tanto móvil (teléfonos, tabletas, ...) como equipos de sobremesa.

Atendiendo a los recursos disponibles y a las ventajas que presenta, se ha escogido esta vía por comandos más una interfaz web para el desarrollo de la aplicación marco y del ejemplo de este capítulo, siendo un desarrollo muy similar a la vía del desarrollo de una API.

5.3.3. Entornos complejos

En entornos complejos la solución puede pasar por una combinación de los dos métodos anteriores. La API para la comunicación entre cliente y servidor, y la programación por comandos para realizar la ejecución final de funciones de reconfiguración del FPAA.

Así la API puede gestionar la comunicación, autenticación y control de las solicitudes recibidas, y gestionar, a través de otras API o de forma directa la reconfiguración, ejecutando finalmente mediante comandos las opciones de reconfiguración dinámica.

Esta opción es, sin duda, la más completa y segura de cara a laboratorios complejos, con gran concurrencia de alumnos y permitiendo abrir el sistema a otros entornos a través de una API.

El punto común con las anteriores es la conveniencia de realizar el último tramo del proceso, la reconfiguración dinámica, a través de comandos de los ejecutables parametrizables. Como se ha indicado en el punto anterior, esa ejecución por comandos es la utilizada en los desarrollos que se muestran a continuación.

5.3.4. Otras vías

Existen otras vías que habilitan el control remoto del FPAA, como embeber la aplicación de control en un dispositivo como la Raspberry Pi [60] utilizando el método algorítmico, y gestionar la comunicación con este dispositivo de cualquiera de las forma que ya existen y están ampliamente extendidas [61].

En definitiva, se trata de comunicarse con un dispositivo que sea capaz de ejecutar las funciones de reconfiguración dinámica y comunicarse con la placa de desarrollo o el FPAA.

5.4. APLICACIÓN MARCO

Continuando con la aplicación de ejemplo desarrollada en el apartado 4.2.1 en este apartado se seguirán los pasos para permitir que la aplicación sea ejecutada a través de comandos y, por lo tanto, sea accesible de forma remota.

En este caso, se desarrolla el método de llamada por comandos en lugar de por API, aunque son similares el primer método incluye también un desarrollo web que está incluido en este apartado.

Esta guía cubrirá especialmente los pasos adicionales a los ya recorridos en el apartado 4.2.1, aunque se hará mención a todos ellos. Esta aplicación estará contemplada únicamente para su uso de forma remota, aunque, como se observará durante el desarrollo, sería inmediato añadir opciones a la aplicación para su uso presencial a través de una interfaz.

La arquitectura de la aplicación es la mostrada en la Figura 47, donde el usuario final se comunica con el servidor a través de una página web, y el servidor procesa esa información, y ejecuta la aplicación de reconfiguración a través de instrucciones de comando.

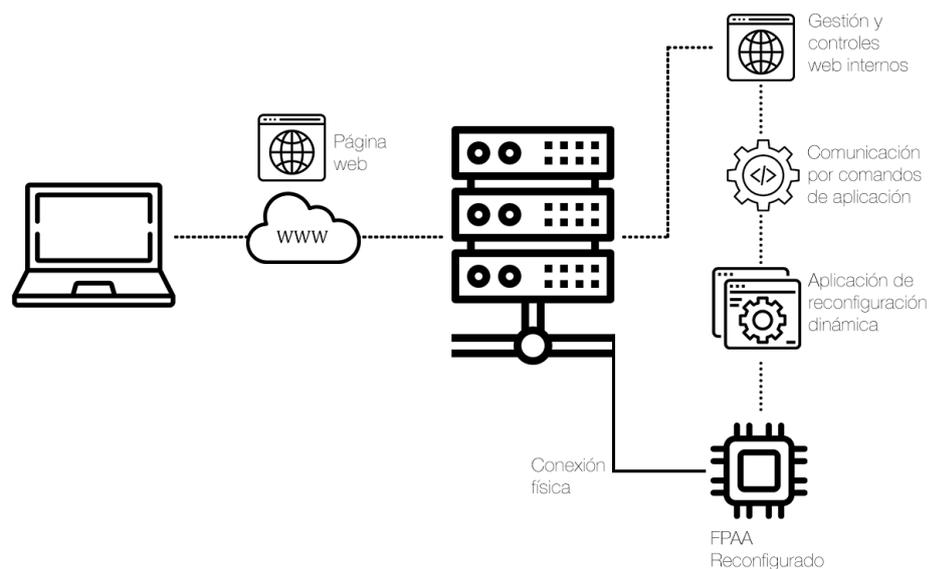


Figura 47. Arquitectura propuesta - Aplicación Lab Remoto

En esta aplicación habrá que tener en cuenta ciertos aspectos durante su desarrollo:

- Se compone de dos aplicaciones: aplicación final o de reconfiguración, que es la encargada de ejecutar la reconfiguración en el FPAA; y la interfaz de usuario, una aplicación web que permite interactuar con los parámetros deseados.
- Límites de los parámetros: aunque estos límites, por seguridad, deben estar también implementados en la aplicación final que ejecuta la reconfiguración, los límites deben estar visibles en la interfaz de usuario.
- Límite de acciones: las acciones posibles deben estar claramente delimitadas y, desde la interfaz de usuario, no puede ser posible aceptar cualquier orden que no esté previamente definida.
- Capas de seguridad: aunque se hayan implementado límites en la interfaz de usuario, hay que considerar el escenario donde estos límites sean vulnerados, por lo que la aplicación encargada de la reconfiguración debe ser robusta en este sentido.
- Registros de actividad: es una buena práctica guardar registro de lo realizado, tanto de forma interna como para dar *feedback* al usuario.

Con la arquitectura definida y los aspectos anteriores claros, se muestra en los siguientes apartados el desarrollo de las dos aplicaciones.

5.4.1. Aplicación de reconfiguración

La primera aplicación desarrollada será la encargada de la parte final, la reconfiguración del FPAA. Esta aplicación es muy similar a la aplicación desarrollada anteriormente, con la salvedad de que las órdenes no vendrán a través de una pantalla de control, sino que la aplicación deberá admitir la llamada por comandos.

Esto último es la novedad de esta aplicación con respecto a la aplicación desarrollada en el apartado 4.2.1. Además, en este caso se desarrolla para el chip AN231E04.

En primer lugar, es necesario definir un objetivo para la aplicación, en este caso será obtener una tensión de salida, aplicando una ganancia al CAM de voltaje, que proporciona, en este caso, una tensión de -2 V. En la Figura 48 se observa el diseño final, utilizando una única celda como salida.

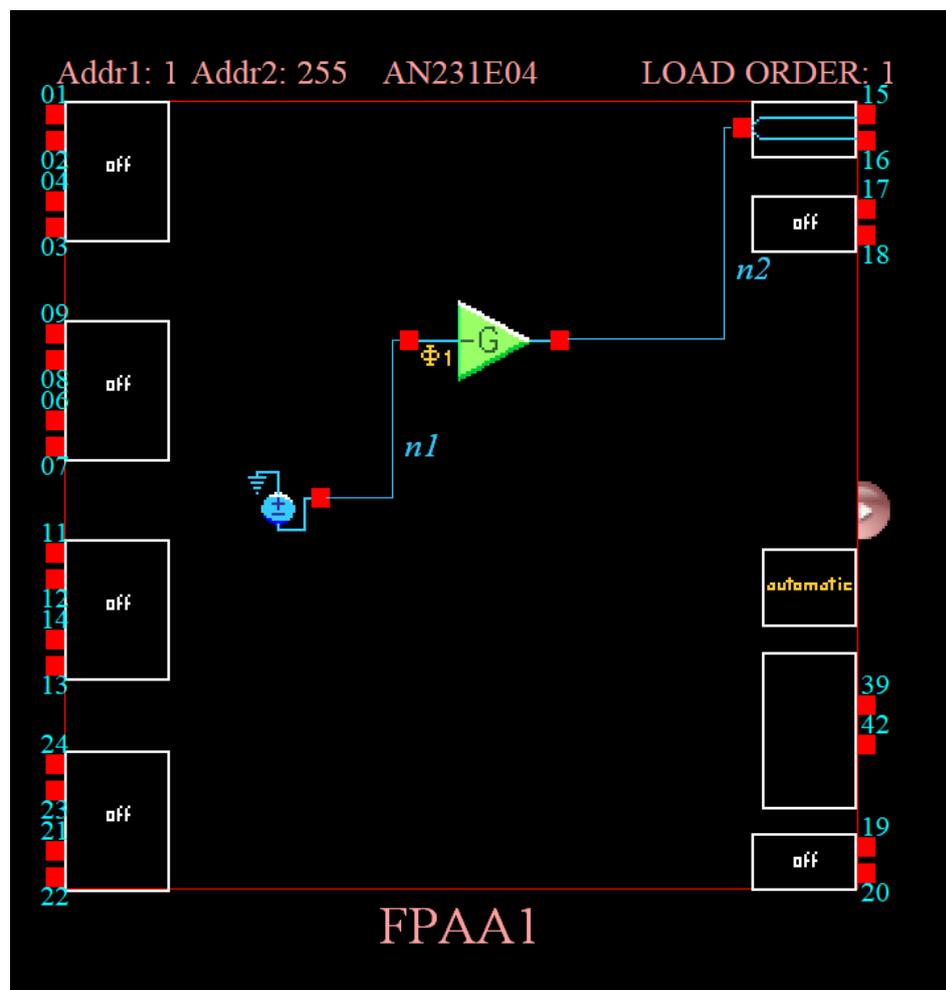


Figura 48. Diseño aplicación marco - Lab Remoto

Una vez finalizado el diseño, se eligen los parámetros a modificar de forma dinámica, en este caso será el valor de la ganancia del CAM de ganancia, y se construye la aplicación con las librerías de reconfiguración incluidas.

En el caso anterior, prácticamente todo el peso de la programación caía en el fichero de código dentro del proyecto con nombre NombreProyectoDlg.cpp, en este caso lo hará en NombreProyecto.cpp. Esto es debido a que no se utilizará la interfaz visual y será necesario gestionar los comandos recibidos antes de ejecutar la interfaz visual, que incluso puede ser deshabilitada.

La función principal del programa, la que se ejecuta cuando la aplicación arranca es `BOOL EjemploGainApp::InitInstance()`, siendo `EjemploGain` el nombre del proyecto que se está utilizando. Esta función se encontrará, por lo tanto, en el fichero con nombre `EjemploGain.cpp`.

La llamada por comandos se realiza en Windows utilizando el propio símbolo del sistema donde la llamada sería:

```
C:\Ruta_ejecutable>EjemploGain.exe /Parámetro
```

La lectura de estos comandos dentro del programa puede realizarse de varias formas, en este caso se ha utilizado la librería “`cmdlineparser`” [62].

En esta etapa de diseño es necesario decidir cuáles van a ser los parámetros admitidos y qué valores aceptan. En este caso se ha decidido admitir dos parámetros para ver dos casos diferentes:

- Escenario1: este parámetro simula un escenario concreto, donde el FPAA trabajará con ciertos parámetros. Al ser un escenario predefinido no admitirá ningún valor.
- Ganancia: este parámetro configurará el valor de la ganancia y, por lo tanto, deberá admitir un valor numérico para su configuración.

Con esto, y dentro de la función `BOOL EjemploGainApp::InitInstance()` se tendrá:

```
//Para leer los parámetros
CCmdLineParser parser(::GetCommandLine());
if (parser.HasKey(_T("Escenario1"))) {

    //Acciones en el escenario1

}
else if (parser.HasKey(_T("Ganancia"))) {
    double valor_ganancia = atof(parser.GetVal(_T("Ganancia")));

    //Acciones al recibir el parámetro Ganancia
}
```

Con ese código el programa sabrá en qué situación se encuentra dependiendo del parámetro recibido y, en el caso del segundo parámetro, se guarda el valor recibido. En este ejemplo se ha considerado que sólo se recibe uno u otro parámetro por lo que el programa solo hará caso del primer parámetro recibido y descartará los siguientes. Esto también funciona como medida de seguridad.

En cada situación es necesario reconfigurar el FPAА según corresponda y aplicando las restricciones oportunas. En este caso, como se muestra en la Figura 49, los límites de la ganancia se encuentran entre 0,01 y 100 V/V.

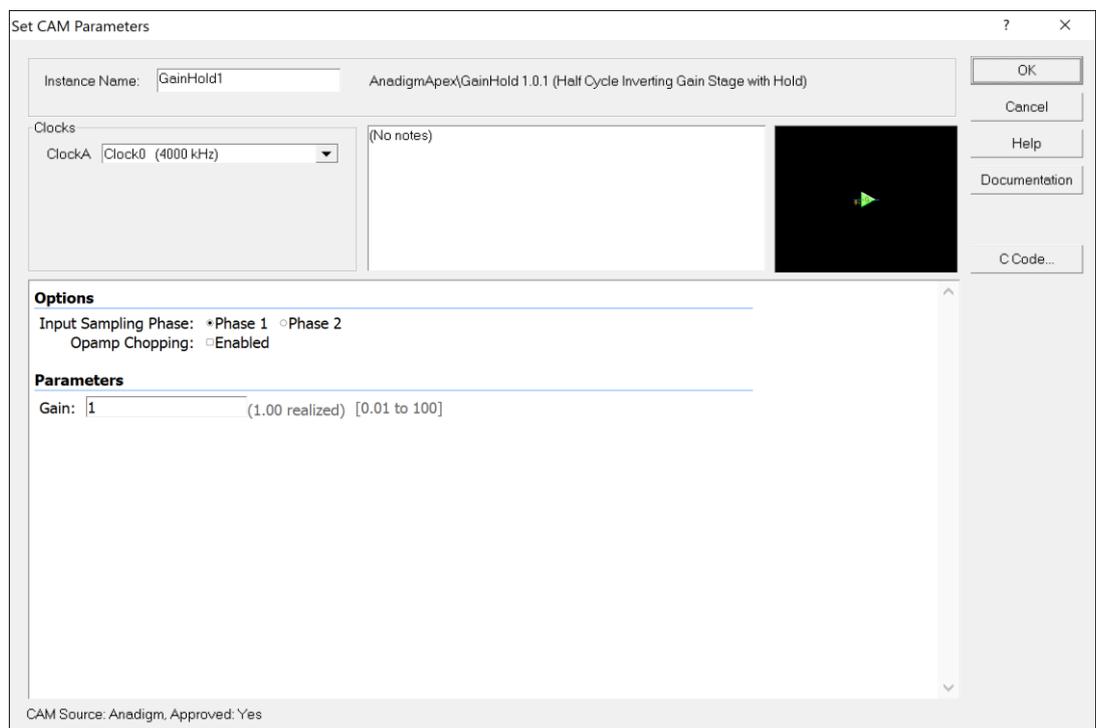


Figura 49. Parametrización CAM de ganancia

Con estos límites en mente, se añade al código un log, para saber qué ocurre en cada momento. Este log, además, servirá para la aplicación web y poder leer el estado del FPAА.

Para ello se incluye el siguiente código en la cabecera:

```
//Para el logger
#include <iostream>
#include <cstdio>
```

Además, dentro de la función `BOOL EjemploGainApp::InitInstance()` es necesario añadir ciertas variables que harán más sencillo escribir en el log. Justo antes de leer los parámetros se incluye:

```
//Para escribir en el log
using namespace std;
struct tm tstruct;
time_t now = time(0);
tstruct = *localtime(&now);
char timestamp[80];
strftime(timestamp, sizeof(timestamp), "%Y-%m-%d %X", &tstruct);
```

Con este código se obtiene la marca de tiempo en la que se ejecuta el programa.

La función para modificar la ganancia, que es el único parámetro a modificar en este caso es:

```
m_FPAA1.GainHold1.setGainHold(1.00);
```

Y, para que estos comandos puedan funcionar, ya que no se ejecutará `EjemploGainDlg.cpp` que es el fichero que contiene las librerías del FPAA, es necesario añadir en la cabecera:

```
//Para asegurar que en modo comando funciona
#include "resource.h"
#include "FPAA1.h"
FPAA1 m_FPAA1;
#define RESET_FIRST 0
#define NO_RESET 1
#define AUTO_EXEC 1
#define ZERO_CROSS 0
```

Esas librerías y variables son necesarias para su funcionamiento, aunque Anadigm, en su programa de ejemplo no tiene en cuenta el funcionamiento en “modo comando” desarrollado en este apartado.

Una de las funciones predefinidas de esta función principal es ejecutar la interfaz gráfica, por lo que será necesario eliminar o comentar las líneas que realizan esa tarea, éstas son:

```
EjemploGainDlg dlg;
m_pMainWnd = &dlg;
dlg.DoModal();
```

Con todo lo anterior, el código para el tratamiento de los comandos recibidos, aplicando los límites necesarios y escribiendo el registro, será:

```
//Para leer los parámetros
CCmdLineParser parser(::GetCommandLine());
if (parser.HasKey(_T("Escenario1"))) {

    m_FPAA1.ExecutePrimaryConfig(RESET_FIRST);
    Sleep(250);
    m_FPAA1.GainHold1.setGainHold(1.00);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);

    //Escribimos en el log
    freopen("log.txt", "a", stdout);
    cout << timestamp << " Cargado Escenario 1 - Ganancia : 1.00" <<
endl;
}
else if (parser.HasKey(_T("Ganancia"))) {
    double valor_ganancia = atof(parser.GetVal(_T("Ganancia")));
    bool detectado_error = false;
    if (valor_ganancia < 0.01 || valor_ganancia>100) {

        //Escritura en el log del cambio y error
        freopen("log.txt", "a", stdout);

        valor_ganancia = 1;
        detectado_error = true;
    }

    m_FPAA1.ExecutePrimaryConfig(RESET_FIRST);
    Sleep(250);
    m_FPAA1.GainHold1.setGainHold(valor_ganancia);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);

    //Escritura en el log
    freopen("log.txt", "a", stdout);
    if (detectado_error) {
        cout << timestamp << " El valor indicado de la ganancia es
incorrecto, se fija ganancia a " << valor_ganancia << endl;
    }
    else {
        cout << timestamp << " Cargado Valor - Ganancia: " <<
valor_ganancia << endl;
    }
}
else {

    //No se ejecuta la interfaz visual
    //EjemploGainDlg dlg;
    //m_pMainWnd = &dlg;
    //dlg.DoModal();

    //Escritura en el log
    freopen("log.txt", "a", stdout);
    cout << timestamp << " Ejecución no válida"<< endl;

}
}
```

Nótese que el registro se encuentra en log.txt en el mismo directorio donde se encuentre el ejecutable. Esto podría ser modificado para ser guardado en cualquier otro registro, o directorio, pudiéndose identificar cada línea para utilizar un registro compartido si fuera necesario.

Esta aplicación podrá ser ejecutada a través de comandos, por ejemplo:

```
C:\Ruta_ejecutable>EjemploGain.exe /Escenario1
```

```
C:\Ruta_ejecutable>EjemploGain.exe /Ganancia:2.32
```

Como se puede observar en el código de la gestión de los parámetros, siempre que se reciba un valor de ganancia erróneo o fuera de los límites, se reconfigurará con ganancia 1 V/V.

Además, se ha añadido antes de cualquier reconfiguración un reset de la placa. Esto es para garantizar siempre el correcto funcionamiento en caso de concurrencia. Se trata del escenario más conservador, donde se realiza un reseteo, una carga de la configuración primaria y posteriormente la reconfiguración. Esta es una buena opción para un caso genérico, pues la reconfiguración solo tomará unos pocos milisegundos más. A modo de ejemplo se ha añadido la función `sleep(250);` justo después de la carga primaria, antes de la reconfiguración.

Esta función no es necesaria en este ejemplo, pero podría serlo en casos complejos o donde se requiere esperar para hacer alguna función, especialmente cuando se está coordinando la ejecución con otros dispositivos.

Con todo lo desarrollado en este apartado se cumplen todos los puntos que se pretendían, incluyendo un registro y límites a las acciones del usuario, controlando estos límites y las posibles excepciones y errores que se encuentren.

El siguiente paso es el de desarrollar la aplicación que funcionará como interfaz de usuario. En este caso se tratará de una aplicación web que tendrá como función recabar las órdenes del usuario final y comunicarlás al servidor para que pueda ejecutar los comandos admitidos por la aplicación de reconfiguración.

5.4.2. Aplicación de interfaz de usuario

Una vez desarrollada la aplicación encargada de ejecutar la reconfiguración dinámica es necesario poner a disposición del usuario final una forma de ejecutar esta reconfiguración sin necesidad de conectarse directamente a la máquina conectada al FPAA, y sin tener la capacidad de ejecutar comandos directamente.

Esta aplicación deberá contar con medidas de seguridad para evitar configuraciones erróneas y para poder avisar al usuario de que sus instrucciones u órdenes no son las apropiadas.

En este caso la interfaz tiene dos posibles opciones que ofrecer al usuario, siendo éstas las desarrolladas en el punto anterior:

- Escenario específico: denominado como “Escenario1” deberá ser una orden para configurar dicho escenario y poder trabajar así con la parametrización prefijada.
- Valor de ganancia específico: donde el usuario puede indicar el valor de ganancia que desee dentro de un rango admitido.

En este caso se ha decidido realizar una aplicación web por los siguientes motivos:

- Otros laboratorios remotos con los que una aplicación de este tipo del FPAA podría trabajar de forma conjunta se ponen a disposición de los alumnos/usuarios a través de una aplicación web.
- Aunque la programación web no es un objeto de estos estudios de doctorado, sí lo es la solución de problemas para la consecución de los objetivos, y esta solución cumple con los requisitos.
- Se trata de una solución abierta y sencilla, por lo que facilitará su uso en diferentes instituciones académicas y por diferentes interesados, siendo este uno de los objetivos primordiales.
- Se trata de una solución escalable donde es posible insertar controles de usuario, tiempo, etc.
- El coste de este tipo de aplicaciones es muy bajo.

El primer paso para el desarrollo de este tipo de aplicación es diseñar la interfaz de usuario. En este caso se considera un posible entorno donde el FPAA interactúe con otro laboratorio web, por lo que los controles del FPAA deberán ocupar lo mínimo posible para dejar espacio a la interfaz del otro laboratorio. Así, la interfaz diseñada sería la mostrada en la Figura 50.

Ganancia (0.01 - 100)

Configurar FPAA

Escenario 1

Estado:

Estado del FPAA

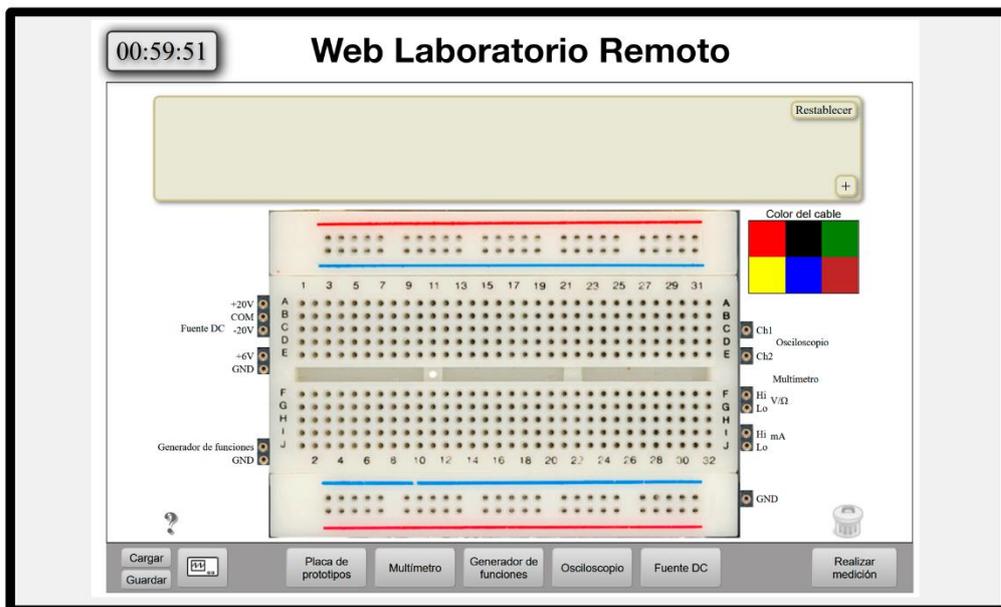


Figura 50. Esquema aplicación web

Este tipo de interfaz cumple los requisitos de sencillez y escalabilidad para poder trabajar con otros laboratorios.

Una vez diseñada la parte gráfica y de disposición de los elementos de la página web es necesario programar y añadirle la funcionalidad a cada botón. En este caso se ha creado el archivo `ganancia.php` que serviría como web de entrada para la ejecución de este laboratorio.

Este archivo contendrá las llamadas a otro fichero, `gain.php`, que ejecutará los comandos en el servidor para realizar la reconfiguración dinámica y llamará a `leerlog.php` para acceder al log de la aplicación. Esta estructura se muestra en la Figura 51.

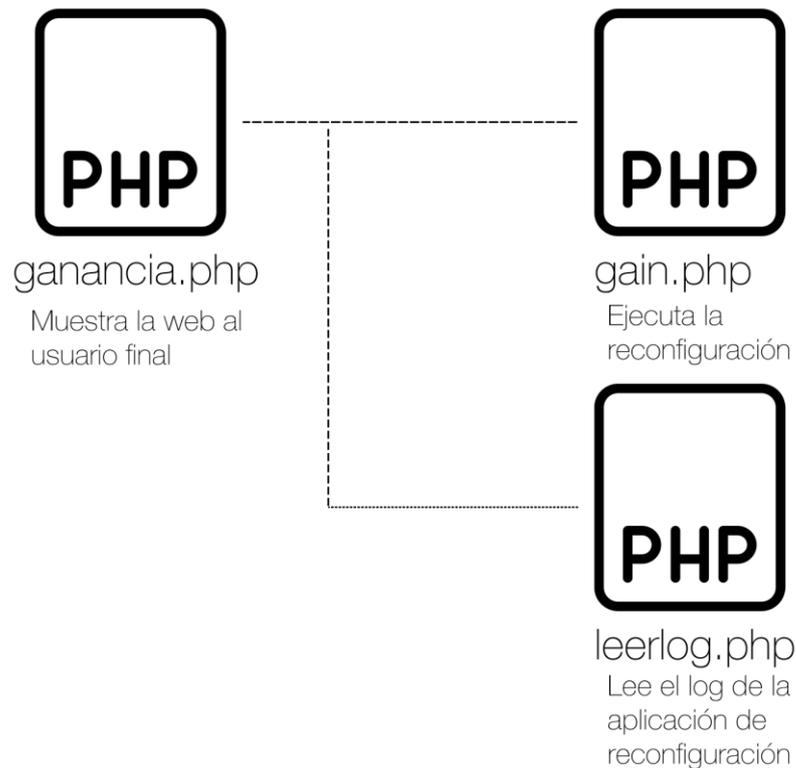


Figura 51. Esquema estructura web

De esta forma se separan las funcionalidades, pudiendo añadir controles de seguridad y no mostrando directamente al usuario cuáles son los ficheros que gobiernan la reconfiguración o lectura del registro. Esto es especialmente útil al poder modificar los permisos de los ficheros de forma independiendo, permitiendo únicamente ejecutar los ficheros `gain.php` y `leerlog.php`, que son los que realizan operaciones sensibles o acceden a información, a usuarios autorizados por el servidor.

Comenzando por el fichero `leerlog.php` este deberá contener las funciones necesarias para devolver la última línea del log de la aplicación, pues es la que interesa al usuario.

Para realizar esta tarea es necesario el código que se muestra a continuación [63]:

```
<?php
    $line = '';

    $f = fopen('log.txt', 'r');
    $cursor = -1;

    fseek($f, $cursor, SEEK_END);
    $char = fgetc($f);

    /**
     * Trim trailing newline chars of the file
     */
    while ($char === "\n" || $char === "\r") {
        fseek($f, $cursor--, SEEK_END);
        $char = fgetc($f);
    }

    /**
     * Read until the start of file or first newline char
     */
    while ($char !== false && $char !== "\n" && $char !== "\r") {
        /**
         * Prepend the new char
         */
        $line = $char . $line;
        fseek($f, $cursor--, SEEK_END);
        $char = fgetc($f);
    }

    fclose($f);

    echo $line;
?>
```

Con este código se accede al fichero log.txt, que se ha localizado en la misma carpeta donde se encuentra leerlog.php. Es en ese directorio donde también se encuentra la aplicación de reconfiguración, esto minimiza el acceso que debe tener tanto el fichero gain.php como leerlog.php para ejecutar y leer, y es más fácil de gestionar y localizar al encontrarse todo junto.

Por supuesto, en un entorno con decenas de laboratorios los ficheros de ejecución y lectura pueden ser comunes, variando por parámetros el laboratorio al que acceden. Aunque en ese caso la gestión de seguridad deberá hacerse de forma más precisa por código.

El siguiente fichero, gain.php deberá recibir los parámetros y realizar las llamadas de comandos pertinentes. El fichero ejecutable se encontrará en la misma ruta que este fichero.

Para recibir los parámetros se han considerado dos variables:

- Modo: “0” si se desea trabajar con el Escenario 1, o “1” si se desea pasar un valor de ganancia concreto.
- Valor: el valor de la ganancia en caso de trabajar en modo “1”.

Con esto, el código de gain.php sería:

```
<?php
    $Valor = $_POST['Parametro'];
    $Modo = $_POST['Configurar'];
    if($Modo == 1){
        $LineaComando = "EjemploGain /Ganancia:".$Valor;
    }
    else if($Modo == 0){
        $LineaComando = "EjemploGain /Escenario1";
    }

    shell_exec($LineaComando);
?>
```

Nótese cómo se han definido los parámetros “Parametro” y “Configurar”, que deberán provenir de ganancia.php.

El código construye la línea de comando ejecutada por el servidor por la función shell_exe(). El código no permite la modificación de la variable que contiene la línea de comando, añadiendo una capa extra de seguridad.

En cualquier caso, es una práctica necesaria que el fichero gain.php solo tenga permisos de ejecución para su propia ruta, carpeta donde se encuentra y donde se encuentra el ejecutable.

Con estos dos ficheros programados correctamente para acometer las funciones diseñadas, solo es necesario finalizar la programación de ganancia.php con las llamadas apropiadas a gain.php y leerlog.php.

El código de este fichero comenzará con la cabecera, importando los estilos y el script base de JQuery:

```
<html>
<head>
    <link rel="stylesheet" href="Estilos/EstiloGeneral.css">
<title>Laboratorio Gain</title>
<script src="//code.jquery.com/jquery-1.11.2.min.js"></script>
```

A continuación, es necesario definir el script que hará las llamadas necesarias para la ejecución de la reconfiguración:

```

<script>

function realizaProceso(valor_ganancia, modo){
    var parametros = {
        "Parametro" : valor_ganancia,
        "Configurar": modo,
    };
    $.ajax({
        data: parametros, //datos que se envian a traves
de ajax
        url: 'EjemploGain/gain.php', //archivo que recibe
la petición
        type: 'post', //método de envío
        beforeSend: function () {
            $("#Estado").html("Procesando, espere por
favor...");
        },
        success: function () {
            $.ajax({
                url: 'EjemploGain/leerlog.php', //archivo que
recibe la petición
                type: 'post', //método de envío

                success: function (response) { //una vez que el
archivo recibe el request lo procesa y lo devuelve
                    $("#Estado").html(response);
                }
            });
        }
    });
}
}
</script>

```

La parte visual de la página web se incluye tras cerrar la cabecera, colocando los controles, los botones y el indicador de estado:

```

</head>
<body>
<div id="controles">
Ganancia (0.01 - 100) </br>
<input type="number" step="0.01" min="0.01" max="100"
name="caja_texto" id="valor1" value="1"/>
<input type="button" class="btn" href="javascript:;"
onclick="realizaProceso($('#valor1').val(), 1);return false;"
value="Configurar FPAA"/>
<input type="button" class="btn" href="javascript:;"
onclick="realizaProceso(0, 0);return false;" value="Escenario 1"/>
</br>
Estado: </br><span id="Estado">El FPAA se encuentra en reset</span>
</div>

```

A continuación, se incluye un script para conocer cuál ha sido el último botón pulsado y, así, hacer la interfaz más sencilla e intuitiva:

```
<script>
// Añadir clase activa para saber qué botón ha sido pulsado el
último
var header = document.getElementById("controles");
var btns = header.getElementsByClassName("btn");
for (var i = 0; i < btns.length; i++) {
  btns[i].addEventListener("click", function() {
    var current = document.getElementsByClassName("active");
    if(current.length>0){
      current[0].className = current[0].className.replace(" active",
    "");
    }
    this.className += " active";
  });
}
</script>
```

Para finalizar, es necesario incluir la dirección del laboratorio, a modo de ejemplo se ha incluido la dirección de la UNED:

```
</br>
Laboratorio Visir
</br>
<div id="VisirLab">
<iframe id="iFrameVisir" class="resized"
  title="Visir Lab"
  width="100%"
  height="100%"
  src="https://www.uned.es">
</iframe>
</div>

</body>
</html>
```

Nótese que en el código se ha incluido el laboratorio externo como Laboratorio Visir, pues será la siguiente aplicación a realizar, donde la URL, a modo de ejemplo, se ha indicado la dirección uned.es.

Del código anterior cabe destacar:

- Se han implementado límites en el valor de ganancia, y se ha prefijado un paso de 0,01, que es el paso mínimo que admite la aplicación de reconfiguración. En el caso de encontrarse en un valor incorrecto, la caja de texto que contiene el valor se resaltará de rojo, como se muestra en la Figura 52.

- Se ha creado una hoja de estilos, EstiloGeneral.css, que contiene los estilos de visualización.
- La función `realizaProceso(valor_ganancia, modo)` contiene las llamadas tanto a `gain.php` como a `leerlog.php`, actualizando el texto de estado. Se utiliza tecnología Ajax para no necesitar recargar la web para mostrar nueva información. Esta recarga no haría viable el trabajar en experimentos con otros laboratorios.
- Se ha incluido una funcionalidad para resaltar de color verde el último botón pulsado, como se observa en la Figura 53.
- El estado siempre se actualiza tras un intento de configuración del FPAA, como también se observa en la Figura 53.

La interfaz final se muestra en la Figura 54. Todos los ficheros pueden ser probados ejecutando un servidor PHP local como XAMPP [64], utilizado en este desarrollo.

Ganancia (0.01 - 100)

Configurar FPAA

Escenario 1

Estado:

El FPAA se encuentra en reset

Figura 52. Ejemplo de error en el parámetro

Ganancia (0.01 - 100)

Configurar FPAA

Escenario 1

Estado:

2021-08-29 21:00:53 Cargado Escenario 1 - Ganancia: 1.00

Figura 53. Interfaz tras ejecutar "Escenario 1"

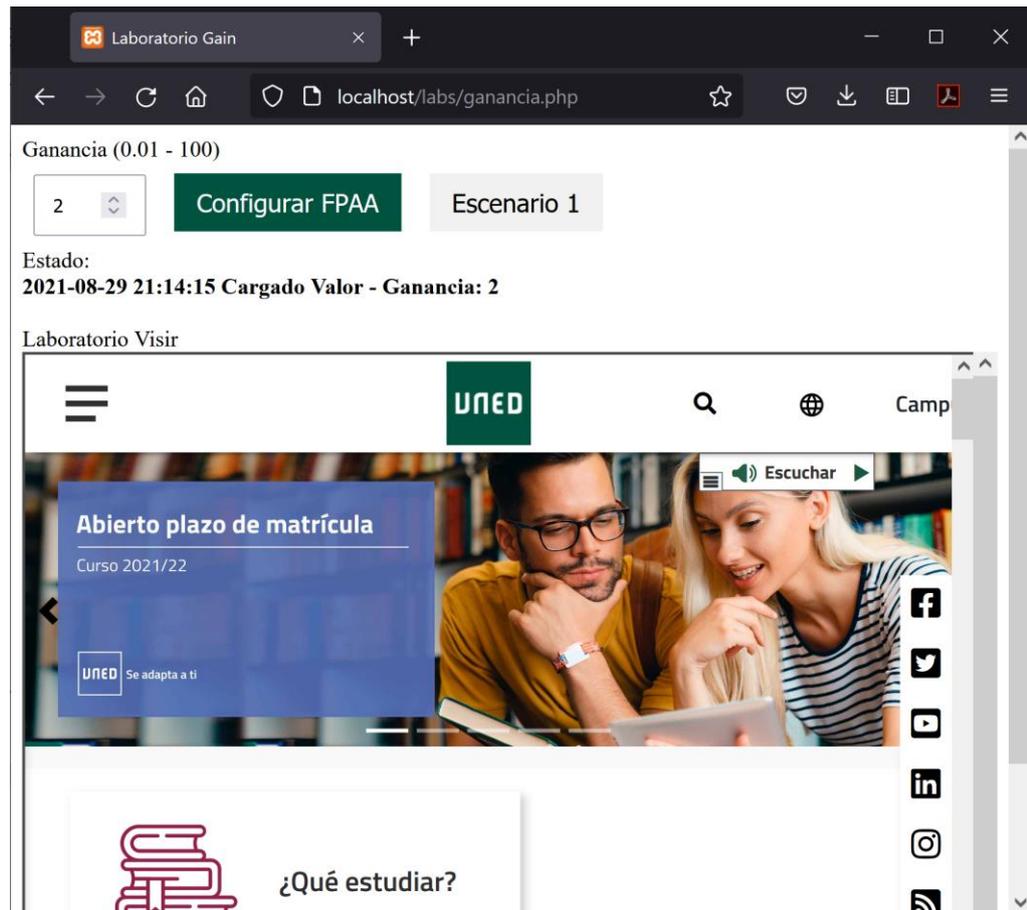


Figura 54. Interfaz ejemplo aplicación web

5.5. INTEGRACIÓN CON VISIR

VISIR es un laboratorio remoto utilizado mundialmente para el campo de la electrónica analógica [65]. Su arquitectura y modo de funcionamiento permiten el acceso al hardware de forma concurrente por diferentes estudiantes, lo que facilita su uso de forma federada y transparente para el usuario [66].

Durante años VISIR ha demostrado ser una herramienta de gran utilidad para alumnos, profesores y universidades, compartiendo parte de los objetivos y de los beneficios que presentan los laboratorios basados en FPAAs. De hecho, VISIR puede integrarse directamente con plataformas educativas [67] y favorecer el análisis automático de los diferentes aspectos del proceso de aprendizaje [68].

Los FPAAs, como se ha visto anteriormente, pueden funcionar como elementos auxiliares o elementos flexibles dentro de un laboratorio más

complejo. VISIR es un laboratorio probado en diferentes escenarios [69], federado [70] y con una plataforma sólida que permite la inclusión de nuevos componentes y donde se ha trabajado durante años en la concurrencia de usuarios, la gestión de los mismos y la federación de los recursos.

En este apartado se ha desarrollado a modo de ejemplo un componente que puede ser embebido en VISIR para aumentar sus posibilidades y completar las opciones que este laboratorio remoto ya pone a disposición de los alumnos.

5.5.1. Aplicación de ejemplo: integración con VISIR

En el ejemplo de la aplicación marco se utilizó un diseño que no admitía entradas, en este caso se pretende construir un ejemplo que admite una señal de entrada diferencial y proporciona una salida filtrada.

Es decir, el FPAA funcionará como un filtro configurable, tanto en modo de funcionamiento (paso bajo, alto o banda) como la frecuencia de corte en cada uno de esos casos. Esto es, con una única conexión física entre VISIR y el FPAA se consigue disponer de tres tipos de filtros, con un número altísimo de configuraciones posibles. Además, este método posibilitaría que con esa misma conexión física se construyan diferentes prácticas, donde el FPAA pueda trabajar no solo como un filtro sino como otros componentes más o menos complejos. Para el desarrollo de esta aplicación se seguirán los mismos pasos que los vistos anteriormente, aunque de forma breve, pues los procesos ya han sido explicados previamente, así como los aspectos más relevantes del desarrollo.

5.5.1.1. APLICACIÓN DE RECONFIGURACIÓN

El primer paso consiste en el diseño del circuito, que en este caso serán tres circuitos diferentes, pues el filtro trabajará en tres modos como se ha indicado anteriormente. Así, los tres circuitos son los mostrados en la Figura 55, Figura 56 y Figura 57.

Los tres diseños son prácticamente iguales, donde lo único que cambia es que tanto para el filtro paso alto como el paso banda tienen un CAM de ganancia unidad inversor. Esto es porque los filtros proporcionan la señal filtrada inversa, y con este CAM de ganancia se revierte esa característica.

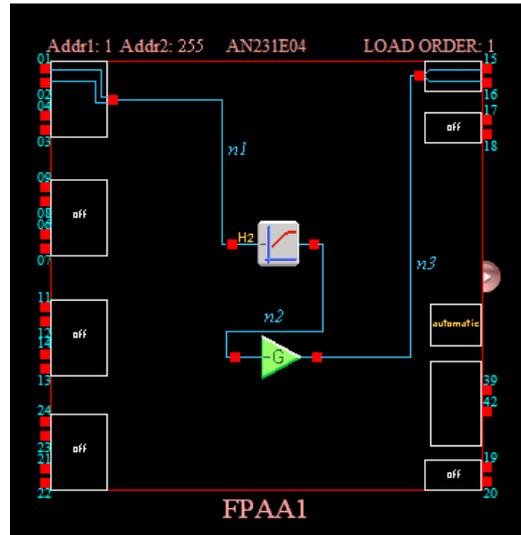


Figura 55. Circuito Filtro paso Alto

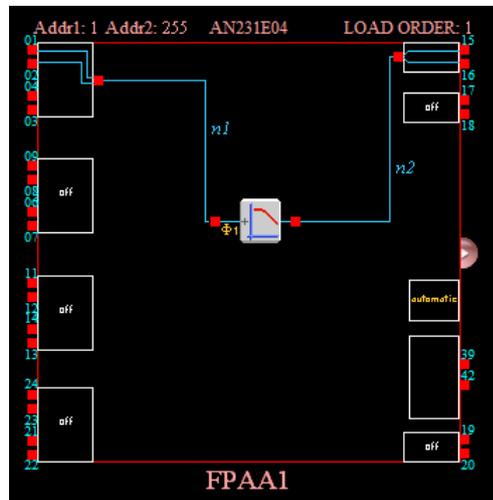


Figura 56. Circuito Filtro paso Bajo

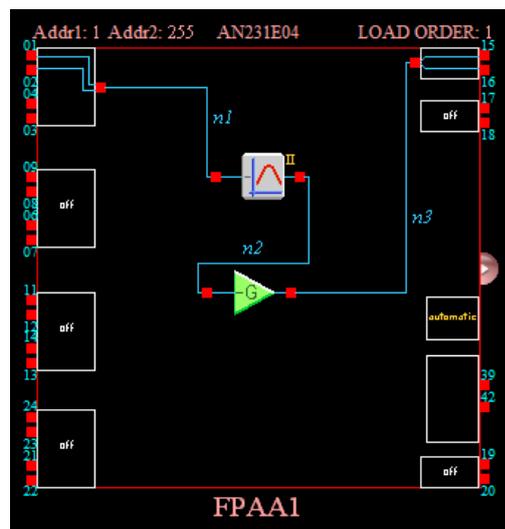


Figura 57. Circuitos Filtro paso Banda.

Para trabajar con diferentes CAM y no solo diferentes configuraciones, el filtro paso banda es un filtro biquad, mientras que los otros dos filtros son bilineales. Al tratarse de un ejemplo genérico no se han considerado ajustes para un mejor rendimiento de los filtros en las situaciones de trabajo que se consideren, pero esto no afectaría al desarrollo aquí mostrado.

Otra de las decisiones de diseño incluye si los tres diseños, y sus librerías de reconfiguración, formarán una única aplicación, o tres. En este caso se ha decidido tomar la segunda vía, pues apoya el ejemplo anterior de modularidad y transparencia para el usuario.

El esquema de la solución puede verse en la Figura 58, donde se observan estas tres aplicaciones de reconfiguración, gobernadas por una única aplicación web, algo que para el usuario es totalmente transparente.

En este caso, aunque el servidor de VISIR y el que gobierna el FPAA puede no ser el mismo, se ha representado de esta forma por simplicidad.

Lo que sí es necesario, como no podía ser de otra manera, es la conexión entre el FPAA y VISIR, como si se tratase de un componente más. Con una entrada y una salida. De esta forma para el alumno el FPAA será un componente más, en este caso un filtro configurable, e interactuará con sus posibilidades de reconfiguración y las ya existentes en VISIR, pudiendo medir las señales y valores que requiera la práctica.

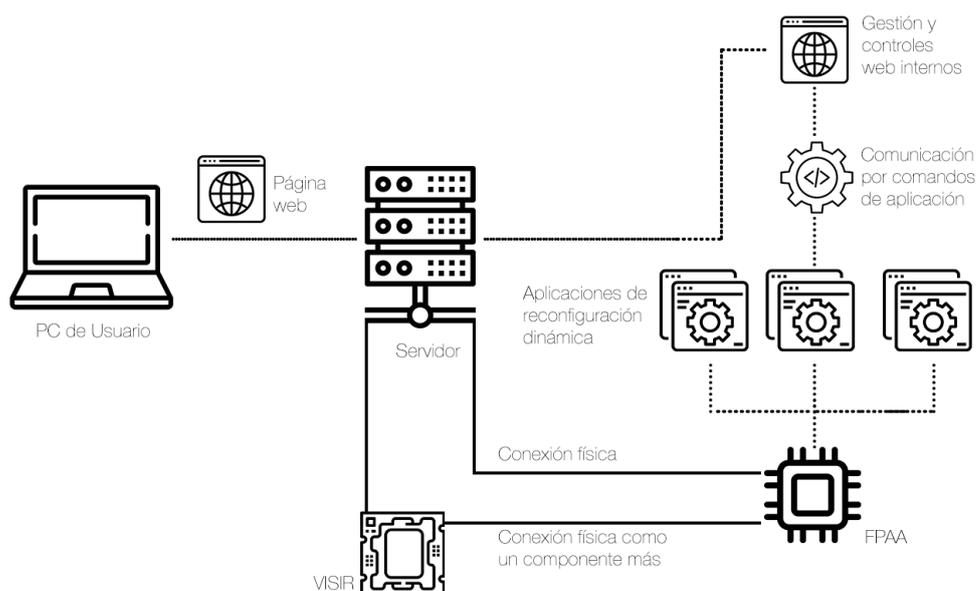


Figura 58. Esquema de la solución para el ejemplo integrado con VISIR

El código de esta aplicación es similar al ejemplo de la aplicación marco, debiendo tener en cuenta la gestión de los parámetros de entrada, que en este caso serán, para cada una de las aplicaciones:

- Escenario: por mantener un Escenario 1 estándar, aunque esta variable no será utilizada en la aplicación web.
- Frecuencia: que admitirá el valor de la frecuencia de corte del filtro. Este parámetro sí será el utilizado por la interfaz web y gobernará la reconfiguración del FPAA.

Esta gestión de las variables debe de hacerse para cada una de las aplicaciones, sin necesidad de distinguir entre cada uno de los modos de filtrado (paso alto, bajo o banda) pues la llamada será diferente en el nombre de la aplicación.

Otro de los aspectos propios de cada una de estas aplicaciones son los límites de la variable frecuencia, que dependerá de los límites de la frecuencia de corte admitidos por los CAM. Esto dependerá de los relojes internos del FPAA y de la configuración del propio CAM.

En estos ejemplos, al tratarse de un caso general, donde se pretenden mostrar las capacidades de esta técnica, estos relojes internos no se han configurado para ningún rango concreto, pero se han seguido todos los pasos para instaurar los límites necesarios en la aplicación en materia de seguridad, respetando los rangos de trabajo de los CAM.

Estos límites, como se ha indicado con anterioridad, se pueden gestionar desde los diferentes puntos de entrada y gestión de los parámetros indicados por el usuario. De hecho, es una buena práctica realizar este control desde los diferentes ejecutables.

Pese a ello, el punto más importante donde implementar estos límites es la aplicación que finalmente ejecuta la reconfiguración dinámica. Procediendo de forma análoga a la aplicación marco desarrollada en el apartado 5.4.1. Se muestra a continuación el código donde se controlan estos límites, y donde se puede observar, de nuevo, la flexibilidad de esta estrategia de desarrollo: pudiendo modificar los límites, implementar diferentes funcionalidades o incluso restringir los escenarios posibles a un rango controlado por el profesor.

Para el caso de la aplicación del filtro paso banda:

```

//Lectura de los parámetros
CCmdLineParser parser(::GetCommandLine());
if (parser.HasKey(_T("Escenario1"))) {
    //Filtro Paso Banda freq: 10 kHz - Ganancia: 1 - Factor de Calidad
    Q: 0.707
    m_FPAA1.ExecutePrimaryConfig(RESET_FIRST);
    Sleep(250);
    //Límites Frecuencia de Corte, Factor de calidad y Ganancia
    //Freq  $8 < F_o < 400$  [kHz]
    //Factor de Calidad  $0.0125 < Q < 46.9$ 
    //Ganancia  $0.01 < G < 56.6$ 
    //El factor de calidad no se modifica en esta práctica con las
    modificaciones necesarias sería totalmente funcional
    // m_FPAA1.FiltroPasoBanda.SetBQBandPassFilterII(Fo, G, Q);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);
    //Escritura en el log
    freopen("log.txt", "a", stdout);
    cout << timestamp << " Cargado Escenario 1 - Filtro Paso Banda: 10
kHz" << endl;
}
else if (parser.HasKey(_T("Frecuencia"))) {
    double valor_frecuencia = atof(parser.GetVal(_T("Frecuencia")));
    bool detectado_error = false;
    //Redondeo al primer decimal, que es lo admitido por este CAM
    valor_frecuencia = roundf(valor_frecuencia * 10) / 10;

    if (valor_frecuencia < 8 || valor_frecuencia > 400) {
        //Valor por defecto cuando encontramos un error
        valor_frecuencia = 10;
        detectado_error = true;
    }
    m_FPAA1.ExecutePrimaryConfig(RESET_FIRST);
    Sleep(250);
    m_FPAA1.FiltroPasoBanda.SetBQBandPassFilterII(valor_frecuencia, 1,
0.707);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);
    //Escritura en el log
    freopen("log.txt", "a", stdout);
    if (detectado_error) {
        cout << timestamp << " El valor indicado de la frecuencia es
incorrecto, se configura el Filtro Paso BANDA con la frecuencia de corte a "
<< valor_frecuencia << " kHz" << endl;
    }
    else {
        cout << timestamp << " Filtro Paso BANDA - Frecuencia de
corte: " << valor_frecuencia << " kHz" << endl;
    }
}
else {
    // Show the main dialog window
    FiltroPasoBandaDlg dlg;
    m_pMainWnd = &dlg;
    dlg.DoModal();
    //Escritura en el log
    freopen("log.txt", "a", stdout);
    cout << timestamp << " Filtro Paso BANDA - Ejecutado en Aplicación"
<< endl;
}
}

```

Para el caso de la aplicación del filtro paso alto:

```

//Lectura de los parámetros
CCmdLineParser parser(::GetCommandLine());
if (parser.HasKey(_T("Escenario1"))) {
    //Filtro Paso Alto freq: 10 kHz
    m_FPAA1.ExecutePrimaryConfig(RESET_FIRST);
    Sleep(250);
    //Frecuencia de Corte y Ganancia
    //Freq 2.20<Fo<400 [kHz]
    //Ganancia 0.01<G<8
    //m_FPAA1.FiltroPasoAlto.setxFilterHighPass(10, 1);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);

    //Escritura en el log
    freopen("log.txt", "a", stdout);
    cout << timestamp << " Cargado Escenario 1 - Filtro Paso Alto: 10
kHz" << endl;
}
else if (parser.HasKey(_T("Frecuencia"))) {
    double valor_frecuencia = atof(parser.GetVal(_T("Frecuencia")));
    bool detectado_error = false;

    //Redondeo al primer decimal, que es lo admitido por este CAM
    valor_frecuencia = roundf(valor_frecuencia * 10) / 10;

    if (valor_frecuencia < 2.20 || valor_frecuencia>400) {
        //Valor por defecto cuando encontramos un error
        valor_frecuencia = 10;
        detectado_error = true;
    }

    m_FPAA1.ExecutePrimaryConfig(RESET_FIRST);
    Sleep(250);
    m_FPAA1.FiltroPasoAlto.setxFilterHighPass(valor_frecuencia, 1);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);

    //Escritura en el log
    freopen("log.txt", "a", stdout);
    if (detectado_error) {
        cout << timestamp << " El valor indicado de la frecuencia es
incorrecto, se configura el Filtro Paso ALTO con la frecuencia de corte a "
<< valor_frecuencia << " kHz" << endl;
    }
    else {
        cout << timestamp << " Filtro Paso ALTO - Frecuencia de
corte: " << valor_frecuencia << " kHz" << endl;
    }
}
else {
    // Show the main dialog window
    FiltroPasoAltoDlg dlg;
    m_pMainWnd = &dlg;
    dlg.DoModal();

    //Escritura en el log
    freopen("log.txt", "a", stdout);
    cout << timestamp << " Filtro Paso Alto - Ejecutado en Consola" <<
endl;
}
}

```

Para el caso de la aplicación del filtro paso bajo:

```

//Lectura de los parámetros
CCmdLineParser parser(::GetCommandLine());
if (parser.HasKey(_T("Escenario1"))) {
    //Filtro Paso Bajo freq: 10 kHz
    m_FPAA1.ExecutePrimaryConfig(RESET_FIRST);
    Sleep(250);
    //Frecuencia de Corte y Ganancia
    //Freq 2.20<Fo<400 [kHz]
    //Ganancia 0.220<G<20
    //m_FPAA1.FiltroPasoBajo.setxFilterLowPass(10, 1);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);

    //Escritura en el log
    freopen("log.txt", "a", stdout);
    cout << timestamp << " Cargado Escenario 1 - Filtro Paso Bajo: 10
kHz" << endl;
}
else if (parser.HasKey(_T("Frecuencia"))) {
    double valor_frecuencia = atof(parser.GetVal(_T("Frecuencia")));
    bool detectado_error = false;

    //Redondeo al primer decimal, que es lo admitido por este CAM
    valor_frecuencia = roundf(valor_frecuencia * 10) / 10;

    if (valor_frecuencia < 2.20 || valor_frecuencia>400) {
        //Valor por defecto cuando encontramos un error
        valor_frecuencia = 10;
        detectado_error = true;
    }

    m_FPAA1.ExecutePrimaryConfig(RESET_FIRST);
    Sleep(250);
    m_FPAA1.FiltroPasoBajo.setxFilterLowPass(valor_frecuencia, 1);
    m_FPAA1.ExecuteReconfig(AUTO_EXEC);

    //Escritura en el log
    freopen("log.txt", "a", stdout);
    if (detectado_error) {
        cout << timestamp << " El valor indicado de la frecuencia es
incorrecto, se configura el Filtro Paso BAJO con la frecuencia de corte a "
<< valor_frecuencia << " kHz" << endl;
    }
    else {
        cout << timestamp << " Filtro Paso BAJO - Frecuencia de
corte: " << valor_frecuencia << " kHz" << endl;
    }
}
else {
    // Show the main dialog window
    FiltroPasoBajoDlg dlg;
    m_pMainWnd = &dlg;
    dlg.DoModal();

    //Escritura en el log
    freopen("log.txt", "a", stdout);
    cout << timestamp << " Filtro Paso Bajo - Ejecutado en Consola" <<
endl;
}
}

```

Estos límites se obtienen, como se ha indicado anteriormente, desde AnadigmDesigner2, como se muestra en la Figura 59 a modo de ejemplo el caso del filtro paso bajo.

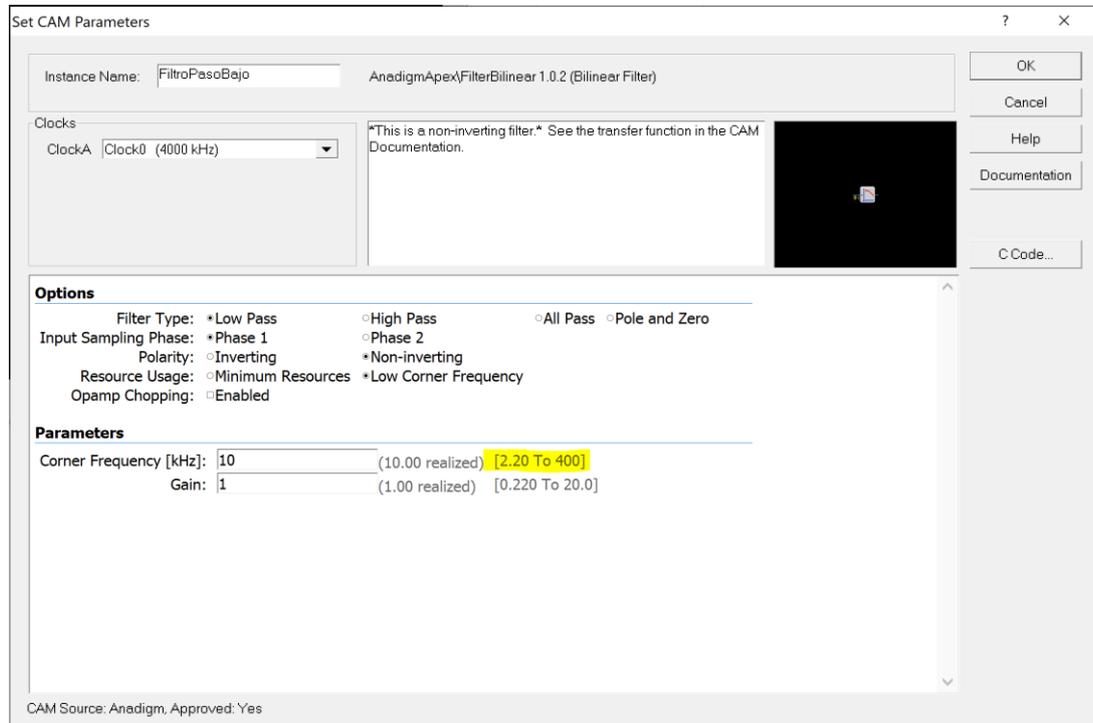


Figura 59. Límites de la frecuencia de corte Filtro Paso Bajo

Otra particularidad que se observa en el código es que estos CAM solo admiten un decimal, en lugar de dos como en el caso del CAM de ganancia. Aunque en el caso de introducir más decimales la función de reconfiguración no los tendrá en cuenta y devolverá el valor comunicado al FPAA, es una buena práctica limitar por software esa entrada. En los tres casos se ha incluido el siguiente código para reducir a uno las cifras decimales:

```
//Redondeo al primer decimal, que es lo admitido por este CAM
valor_frecuencia = roundf(valor_frecuencia * 10) / 10;
```

En esta ocasión, como se puede observar en los ejemplos de código de las tres aplicaciones, se mantiene la interfaz gráfica, registrándose cuándo se ejecuta de esta manera. Esta interfaz contiene las instrucciones necesarias sobre el funcionamiento de la aplicación y cuáles son los comandos que

admite. De esta manera el profesor o técnico de laboratorio encargado de trabajar con la aplicación podrá consultar esta información directamente, sin necesidad de documentación adicional. Es una buena práctica ya que la aplicación tendrá, de esta forma, la información necesaria para su correcta configuración y ejecución sin necesidad de documentos externos que puedan perderse.

En la Figura 60 se puede observar la interfaz gráfica de las tres aplicaciones, y en la Figura 61 se observa información adicional sobre el autor, para el filtro paso bajo, que se ha incluido y es común a las tres aplicaciones.

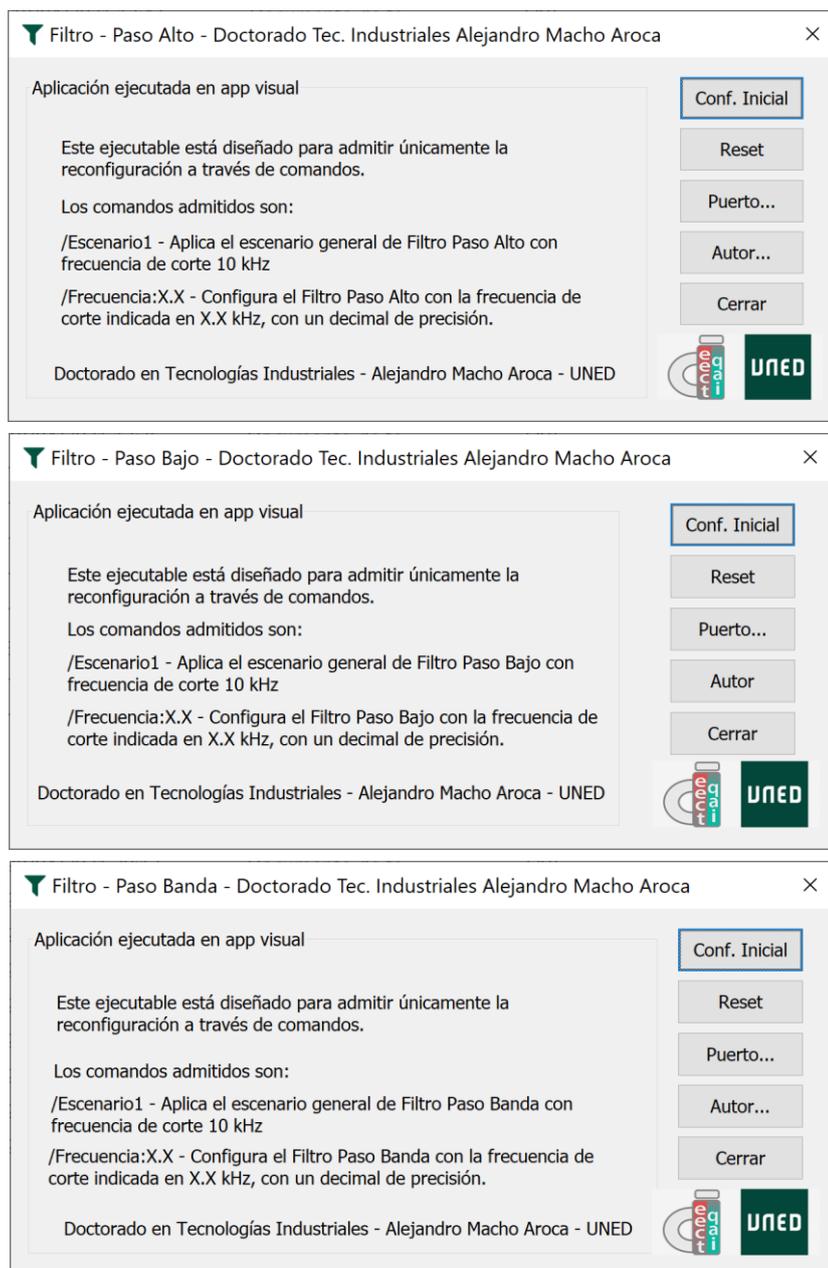


Figura 60. Interfaces aplicaciones filtros

Otro aspecto importante dentro de la arquitectura de la solución es que las tres aplicaciones utilizan el fichero “log.txt” para escribir la última configuración realizada. Esto es importante por dos motivos: (1) facilitan la acción de lectura del log por parte de la aplicación web, favoreciendo un desarrollo modular y estándar; y (2) requiere que cada aplicación identifique la acción que está realizando, en este caso el tipo de filtro que se está utilizando.

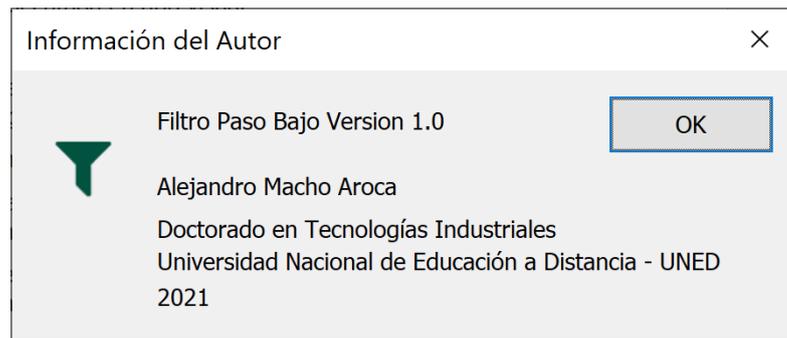


Figura 61. Ejemplo información del autor - Filtro Paso Bajo

5.5.1.2. APLICACIÓN WEB

El siguiente paso en este ejemplo es realizar la aplicación web. Para esta funcionalidad, y siguiendo el esquema de solución de la Figura 58, una única interfaz gobernará las tres aplicaciones de reconfiguración, siendo transparente para el usuario.

La interfaz es la que se puede ver en la Figura 62, conteniendo los controles para los tres tipos de filtro y mostrando en el estado de la reconfiguración el último cambio realizado, indicando el tipo de filtro y la frecuencia de corte.

Debajo de esta interfaz se invocará a la interfaz del laboratorio VISIR, pudiendo hacer cambios en el mismo mientras se controla el FPA con los controles mostrados. Nótese que la última acción ha sido configurar el filtro como un filtro paso alto, y de ahí el color diferente del botón, tal y como se esperaba con la funcionalidad añadida en este sentido de la aplicación marco.



Figura 62. Interfaz aplicación web Filtros

Coincidiendo con la aplicación marco, en este caso habrá dos ficheros auxiliares, filter.php y leerlog.php, para realizar las reconfiguraciones y leer el log, respectivamente.

En el primero de los ficheros el código es:

```
<?php
$Valor = $_POST['Parametro'];
$Modo = $_POST['Configurar'];
/*Modos
1 = Paso Bajo
2 = Paso Alto
3 = Paso Banda
*/
if($Modo == 1){
$LineaComando = "FiltroPasoBajo /Frecuencia:".$.$Valor;
}
else if($Modo == 2){
$LineaComando = "FiltroPasoAlto /Frecuencia:".$.$Valor;
}
else if($Modo == 3){
$LineaComando = "FiltroPasoBanda /Frecuencia:".$.$Valor;
}

shell_exec($LineaComando);
?>
```

En este caso existen 3 modos de funcionamiento que gobernarán el tipo de filtro utilizado. Además, se recibe el valor de la frecuencia de corte y se genera la línea de comando que ejecutará el servidor, al igual que en la aplicación marco.

Los límites están incluidos, además de en la aplicación de reconfiguración en la interfaz de usuario del alumno. Sería una buena práctica incluir esa comprobación en este fichero también, ya que el alumno no tiene acceso a éste, pero se ha mantenido sin los límites en esta ocasión por simplicidad del código. En caso de necesitar añadir estos límites solo habría que añadir el siguiente código antes de componer cada una de las líneas de comando:

```
if($Valor>$LIMITE_INFERIOR || $Valor > $LIMITE_SUPERIOR)
$Valor=$VALOR_POR_DEFECTO;
}
```

La aplicación de lectura del log será exactamente igual que la mostrada en la aplicación marco. Esta estandarización ayuda a modular entornos de laboratorios remotos más complejos.

Así, en el fichero filtros.php que es el que contiene la interfaz, se muestran los controles de la aplicación y se implementan los límites de los filtros. Esto se realiza con el siguiente código:

```
<div id="controles">
<div id="c13">
<p class="Helper">Frec. Corte F. Paso Bajo (2.2 - 400) kHz</p>
<input type="number" step="0.1" min="2.2" max="400"
name="caja_texto" id="valor1" value="10"/>
<input type="button" class="btn" href="javascript:;"
onclick="realizaProceso($('#valor1').val(), 1);return false;"
value="Conf. Paso Bajo"/>
</div>
<div id="c23">
<p class="Helper">Frec. Corte F. Paso Alto (2 - 400) kHz</p>
<input type="number" step="0.1" min="2" max="400" name="caja_texto"
id="valor2" value="10"/>
<input type="button" class="btn" href="javascript:;"
onclick="realizaProceso($('#valor2').val(), 2);return false;"
value="Conf. Paso Alto"/>
</div>
<div id="c33">
<p class="Helper">Frec. Corte F. Paso Banda (8 - 400) kHz</p>
<input type="number" step="0.1" min="8" max="400" name="caja_texto"
id="valor3" value="10"/>
<input type="button" class="btn" href="javascript:;"
onclick="realizaProceso($('#valor3').val(), 3);return false;"
value="Conf. Paso Banda"/>
</div>
```

Con este código se fija el paso mínimo, en este caso es 0,1 KHz, lo que además facilita la limitación a un decimal, y también los límites vistos anteriormente. Obteniendo el valor numérico de la caja de texto, se llama a la función de reconfiguración por Ajax para que el fichero filter.php ejecute la reconfiguración. Este código Ajax es parecido al mostrado en la aplicación marco:

```
function realizaProceso(valor_frecuencia, modo){
    var parametros = {
        "Parametro" : valor_frecuencia,
        "Configurar": modo, };
    $.ajax({
        data: parametros, //datos que se envian a traves de ajax
        url: 'Filtros/filter.php', //archivo que recibe la petición
        type: 'post', //método de envío
        beforeSend: function () {
            $('#Estado').html("Procesando, espere por favor...");
        },
        success: function () {
            $.ajax({
                url: 'Filtros/leerlog.php', //archivo que recibe la petición
                type: 'post', //método de envío
                success: function (response) { //respuesta
                    $('#Estado').html(response);}}});}});}
```

5.5.1.3. INTEGRACIÓN CON VISIR

Para completar la integración con VISIR es necesario añadir el componente del FPAA al sistema y creando un icono como el mostrado en la Figura 63 para poder utilizarlo en la *protoboard*.

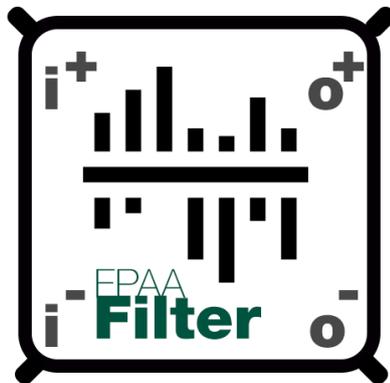


Figura 63. Icono aplicación Filtros para VISIR

El componente debe ser descrito en VISIR detallando sus cuatro pines y cómo estos se conectan con el resto del sistema. Para que el FPAA pueda ser conectado con mayor versatilidad en otros ejemplos o funcionalidades se describen 8 pines, aunque en este ejemplo se utilizarán 4. Esto se realiza en la librería de componentes mostrados de VISIR (*instance_config.py*) con el siguiente código:

```
<component type="BR" value="FPAA_filter" pins="8">
<rotations>
<rotation ox="-18" oy="-14" image="FPAA_filter.png" rot="0">
<pins>
<pin x="-13" y="26" />
<pin x="0" y="26" />
<pin x="13" y="26" />
<pin x="26" y="26" />
<pin x="26" y="-13" />
<pin x="13" y="-13" />
<pin x="0" y="-13" />
<pin x="-13" y="-13" />
</pins>
</rotation>
</rotations>
```

En el código se declara el componente, su número de pines y cuál es la posición de cada uno de los pines. Una vez declarado, en el archivo de configuración “components.type” se añade el FPAA con la siguiente línea:

```
FPAA      8
```

Para finalizar con la configuración del FPAA en VISIR es necesario indicar dónde está conectado cada uno de los pines, tanto a los relés como a los nodos con los que trabaja internamente VISIR y con lo que permite, o no, ciertas conexiones:

```
BR_6_11:6_12:4_6:4_7 0 NC1 NC2 F E NC3 NC4 A FPAA
```

En la Figura 64 se observa las conexiones físicas en la tarjeta de VISIR de los cuatro pines conectado. Los otros cuatro pines se han declarado como no conectados utilizando los parámetros “NCx” mostrados en el código anterior.

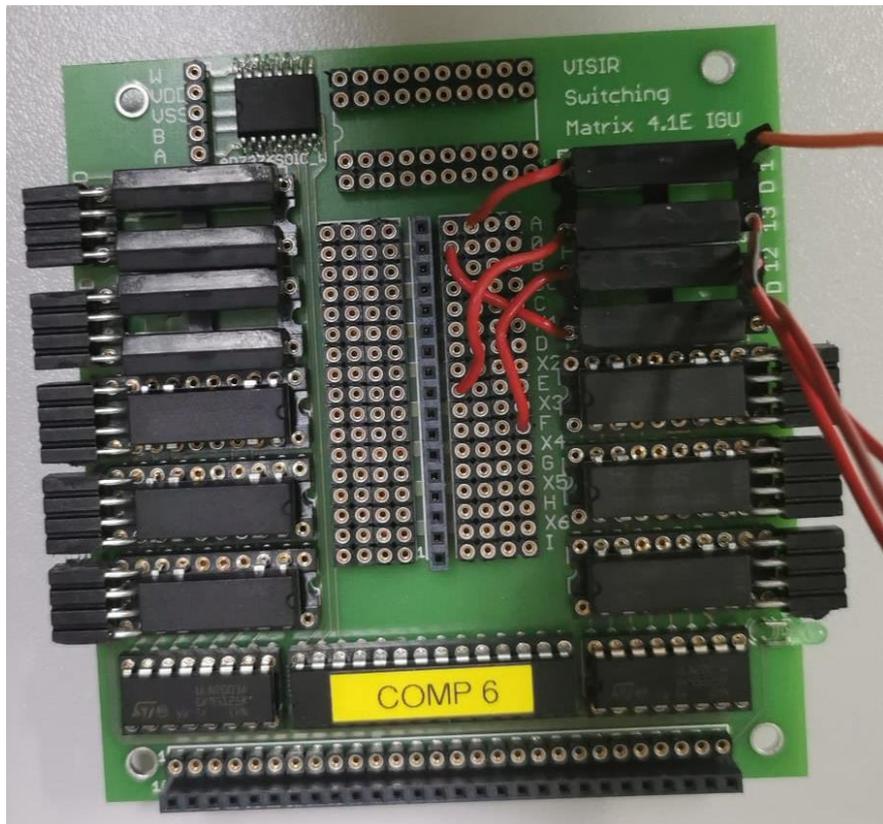


Figura 64. Matriz de conexión de VISIR

Una vez registrado el componente es necesario crear un experimento indicando los componentes disponibles en el mismo, incluyendo el componente recién creado del filtro con el FPAA.

Este laboratorio ha sido configurado de modo no concurrente para utilizar el FPAA una vez por alumno, permitiendo al usuario jugar con los parámetros de los filtros. Por el diseño de la aplicación, ésta soportaría una concurrencia de alumnos de un volumen de prácticas estándar, aunque en ese caso se recomienda incluir la gestión de los usuarios en la aplicación web para mejorar el registro.

El laboratorio configurado puede verse en la Figura 65 donde el componente del FPAA está disponible para su uso.

Con esto ya solo sería necesario embeber el laboratorio en la aplicación web, con el resultado final mostrado en la Figura 66. Donde se puede seleccionar el componente FPAA creado anteriormente y visto en funcionamiento en la Figura 65.

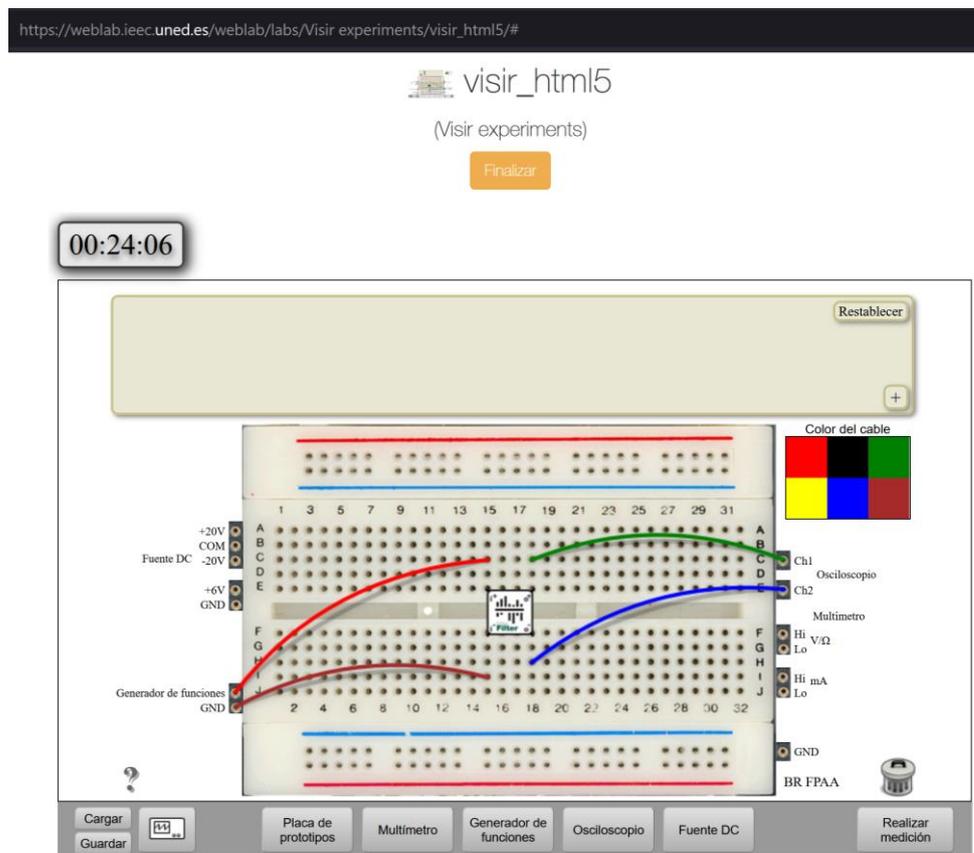


Figura 65. Laboratorio VISIR con el componente FPAA

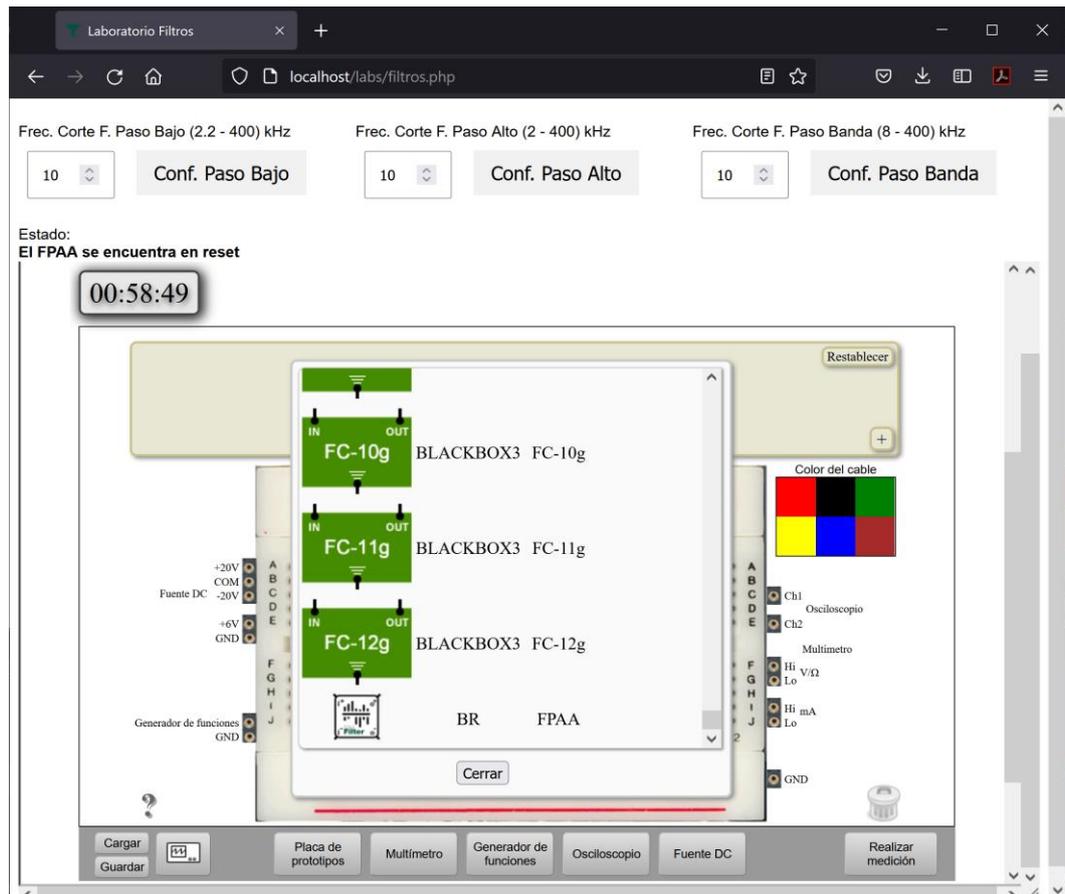


Figura 66. Aplicación Laboratorio Remoto Filtros – VISIR

5.5.1.4. PRUEBAS DE LABORATORIO Y LECCIONES APRENDIDAS

Una vez toda la aplicación está lista es necesario realizar el montaje en VISIR y realizar pruebas para comprobar que todo funciona.

Durante el montaje se ha considerado el uso de un seguidor de tensión para evitar posibles efectos por la carga o por resistencias parásitas que puedan aparecer entre el laboratorio, en este caso VISIR, y la placa de desarrollo del FPAA. Para estas pruebas se han utilizado amplificadores operacionales comerciales, como el LM358 y el OP270, cuyo montaje puede observarse en la Figura 67.

Este requerimiento variará dependiendo de la instrumentación con la que cuente el laboratorio remoto, aunque por lo general el FPAA no requerirá de este seguidor de tensión para la realización de los experimentos. Esto es importante, pues requiere adaptar el FPAA a la naturaleza y requerimientos del laboratorio remoto, pero cuya versatilidad permite adaptar sin montajes complejos y, más importante, sin restar funcionalidad al FPAA.

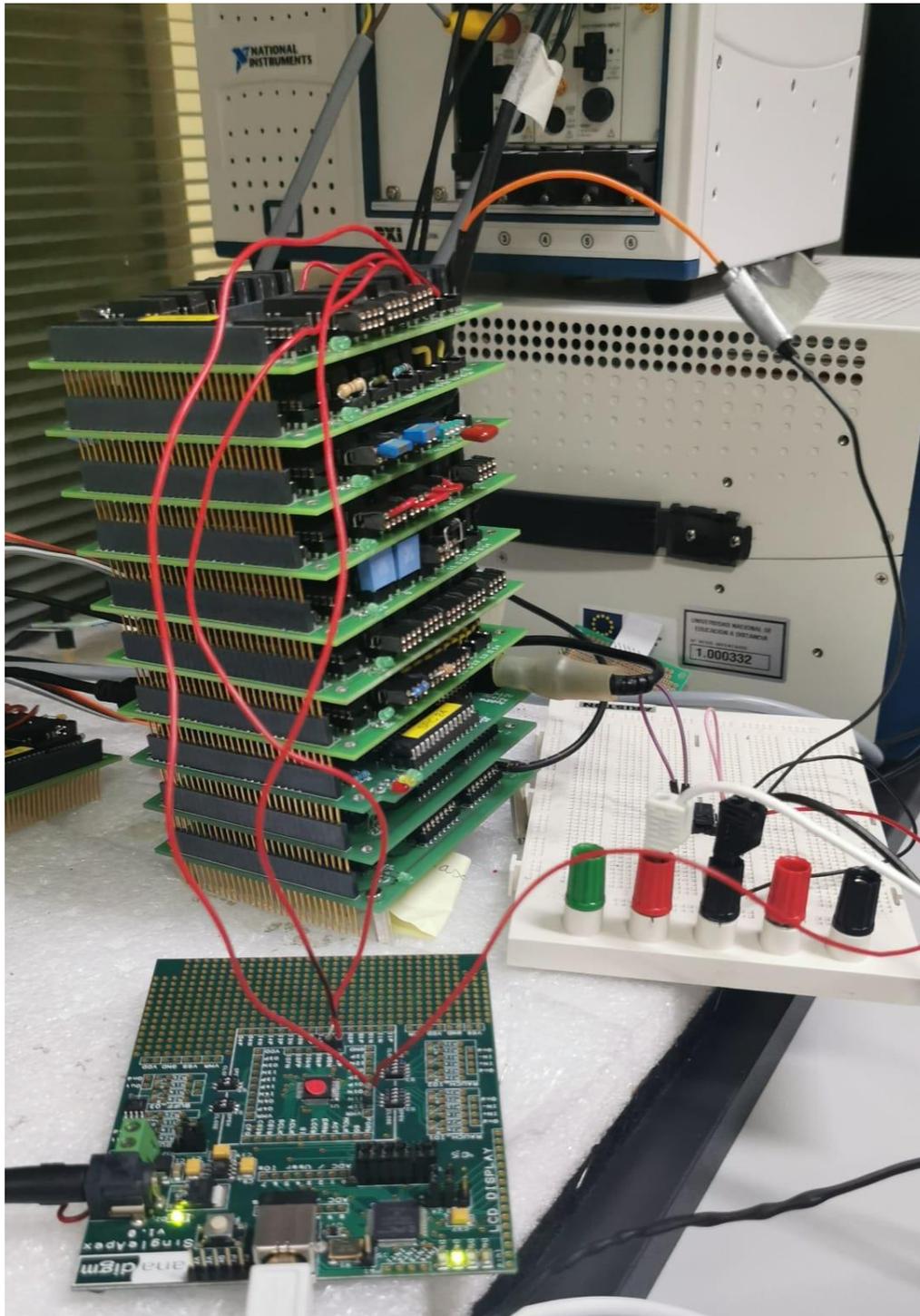


Figura 67. Montaje VISIR junto con el seguidor de tensión (LM358)

Otra de las pruebas realizadas durante los ensayos ha sido comprobar que el funcionamiento del FPAA no se ve alterado por pasar semanas conectado y encendido, ya que esta era una de las incógnitas durante la fase de desarrollo, algo que también es extrapolable para las aplicaciones industriales. Tras más de 8 semanas de operación ininterrumpida el FPAA se comporta de forma correcta.

En la Figura 68 se muestran diferentes fotografías del montaje de la placa de desarrollo del FPAA con VISIR.



Figura 68. Fotografías montaje FPAA + VISIR

Para comprobar el funcionamiento final solo es necesario cargar el experimento, configurar la placa de desarrollo del FPA y realizar las mediciones utilizando la propia instrumentación de VISIR.

El resultado, al embeber el laboratorio VISIR en la aplicación web construida es el mostrado en la Figura 69, desde donde es muy sencillo operar con las diferentes opciones para las que el FPA ha sido configurado.

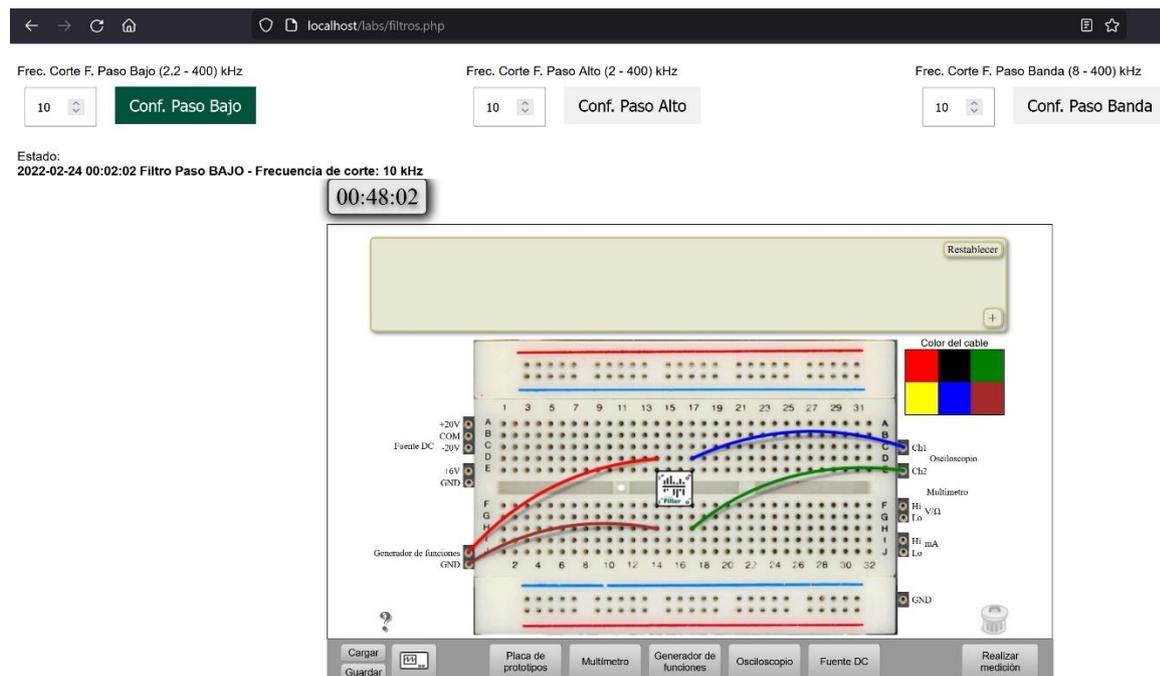


Figura 69. Laboratorio remoto de VISIR embebido en la aplicación web

Con el objetivo de observar el experimento en funcionamiento, se puede realizar una prueba configurando el FPA para funcionar como filtro paso bajo con una frecuencia de corte de 10 kHz, y una señal de entrada en el generador de señales de VISIR con una frecuencia de 1 KHz y un voltaje pico-pico de 1 V, como se muestra en la Figura 70.

Nótese que en la interfaz se han indicado 0,5 Vpp, en lugar de 1 Vpp, esto es debido a que el valor pico a pico es solo válido, debido a la resistencia interna del generador, cuando la carga conectada es de 50 Ω . Cuando la carga es mayor, como en este caso, el valor introducido se comporta prácticamente como un voltaje pico, en lugar de pico a pico.

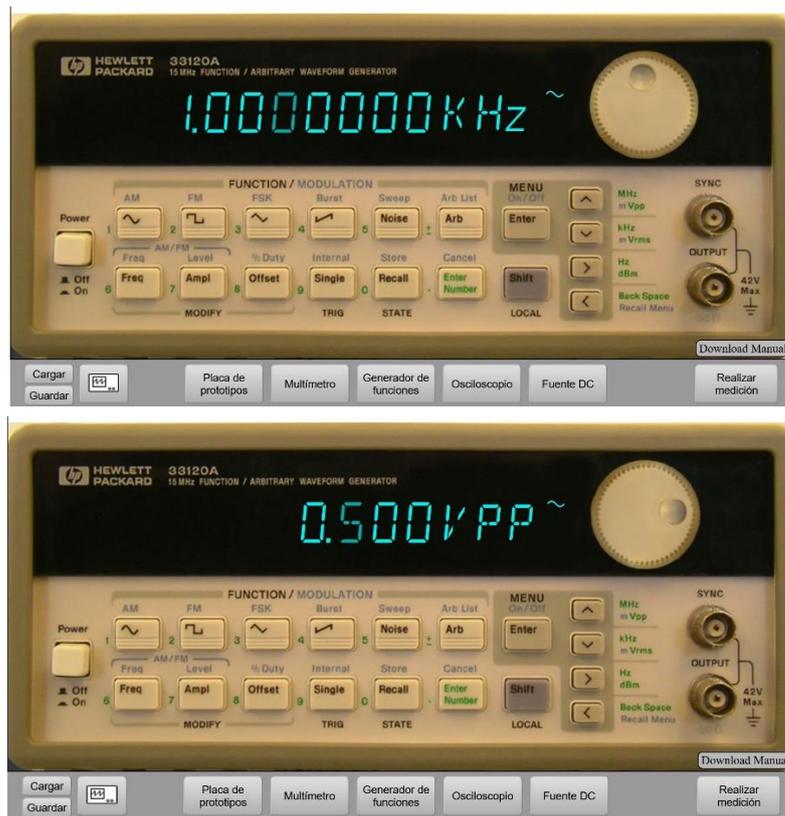


Figura 70. Configuración Generador de Señales VISIR | 1 kHz - 1 Vpp

Con dicha configuración tanto en el FPAА como en el generador de funciones solo es necesario acceder a la pestaña “Osciloscopio”, donde se puede operar como en un osciloscopio real de un laboratorio, para obtener la señal de la diferencia de ambos canales. El resultado se muestra en la Figura 71, donde, como cabía esperar, la señal se muestra sin problemas.

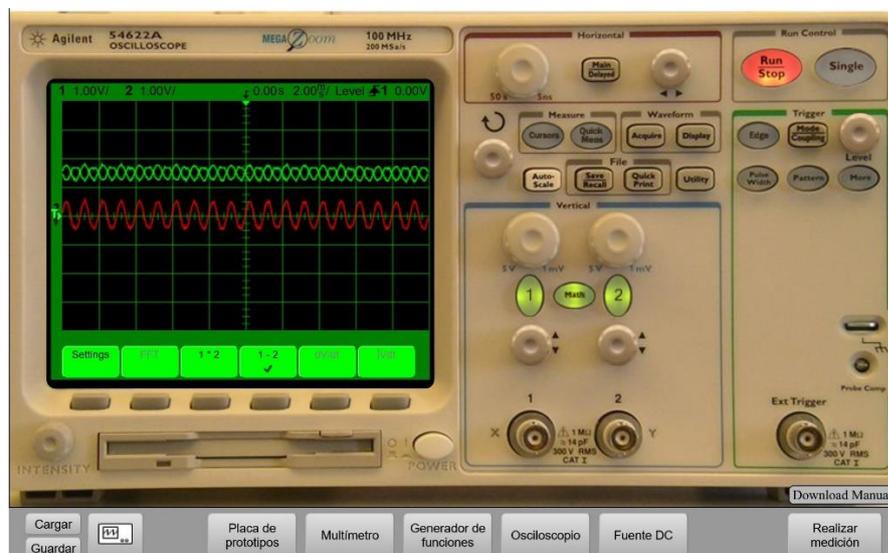


Figura 71. Osciloscopio - Entrada 1 kHz y 1 Vpp - FPAА como Filtro Paso Bajo Fq: 10 kHz

En el caso de configurar el FPAA como un filtro paso alto con una frecuencia de corte de 10 kHz, la señal debería ser filtrada, como se observa en el resultado mostrado en la Figura 72.

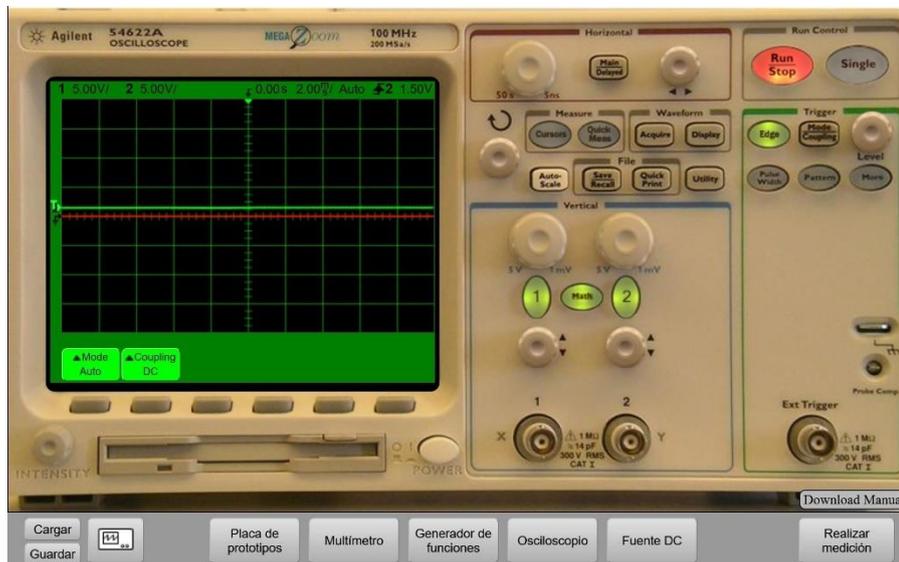


Figura 72. Osciloscopio - Entrada 1 kHz y 1 Vpp - FPAA como Filtro Paso Alto F_c : 10 kHz

Repitiendo este tipo de experimentos con otras combinaciones de señales de entrada y configuraciones del FPAA los resultados son los esperados, en la línea de los mostrados previamente.

En estas experiencias puede observarse el importante potencial de un laboratorio como VISIR ya no solo por trabajar con componentes reales sino, también, por mostrar la instrumentación de una forma muy similar, si no idéntica, a la interfaz en un laboratorio real.

Esta interfaz, similar a la de la instrumentación real, ofrece una forma de interacción diferente a la de los simuladores y prepara a los alumnos de una forma completa al poder aparecer problemas en la medición por no haber configurado bien el osciloscopio, o al presentar las particularidades que tiene un generador de señales para modificar las propiedades de la señal generada.

Con estas pruebas finales quedaría finalizado el desarrollo de la aplicación de ejemplo. Funcionando, además de como laboratorio plenamente funcional, como ejemplo para su aplicación en diversas prácticas con VISIR y como referencia para posibles futuras prácticas.

5.5.2. Prueba de concepto: Raspberry Pi

Uno de los desarrollos llevados a cabo y estudiados durante el transcurso de estos estudios ha sido una prueba de concepto con el dispositivo Raspberry Pi.

El origen de esta prueba de concepto se encuentra en las sinergias entre las diferentes tesis doctorales que se han desarrollado en el departamento de forma concurrente. En este caso con la línea de crear un laboratorio del internet de las cosas (IoT) para su uso remoto a través de VISIR. De esta prueba de concepto se publicó el artículo en el congreso EDUNINE y fue premiado como uno de los “*Best papers*” [60].

Las condiciones que debe cumplir este desarrollo son las mismas que los mostrados anteriormente: seguridad, adaptabilidad, conectividad, disponibilidad, estabilidad y la posibilidad de tener un log de registros.

Durante la fase de diseño de esta prueba de concepto se han considerado diferentes opciones como Arduino, un PC dedicado o la propia Raspberry Pi, siendo seleccionada esta última debido a la relación entre su potencia y el coste del dispositivo.

Esta prueba de concepto arroja un escenario híbrido entre las aplicaciones para educación presencial y la desarrollada anteriormente para VISIR que puede moverse entre ambos enfoques dependiendo de la arquitectura final escogida. Se distinguen dos arquitecturas, a alto nivel:

- La Raspberry Pi funciona como elemento de control y de comunicación con el FPAA o placa de desarrollo, sirviendo como interfaz entre el usuario y el experimento. En la Figura 73 se observa la arquitectura a alto nivel, donde el la Raspberry Pi puede recibir órdenes directamente desde la interfaz web y realiza la reconfiguración.
- Se virtualiza un entorno donde el usuario puede conectarse e interactuar con las aplicaciones ya desarrolladas para el escenario presencial. Esta arquitectura puede observarse en la Figura 74, donde el entorno virtualizado permite dar acceso a los alumnos, de forma segura y controlada, a las herramientas desarrolladas o incluso al propio IDE de Anadigm.

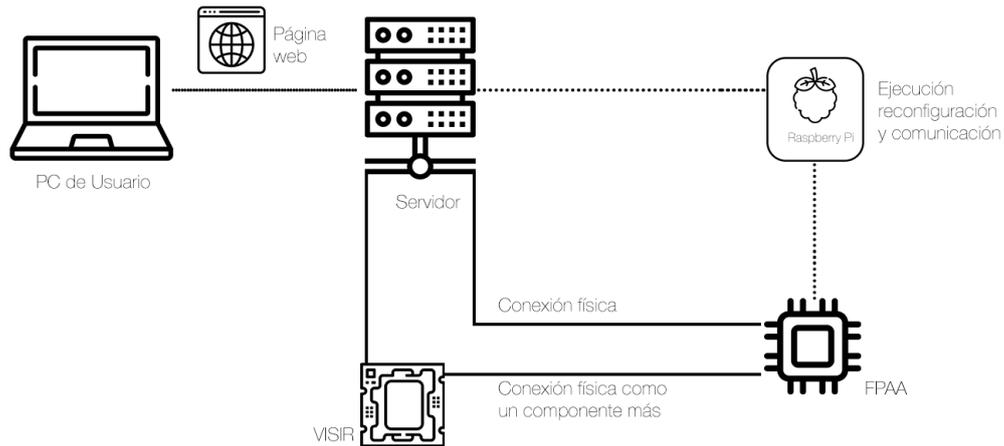


Figura 73. Arquitectura Raspberry Pi - Elemento de Control

En el primer escenario brinda opciones para el control del FPAA, pues la Raspberry Pi puede incluir un programa para evitar paradas de servicio, realizando un reset cuando sea necesario, o gestionar la conexión de los usuarios concurrentes. Estas opciones, sin embargo, no son nuevas con respecto a la arquitectura donde la Raspberry Pi es un PC. Pero si puede ser una opción interesante desde el punto de vista de los costes.

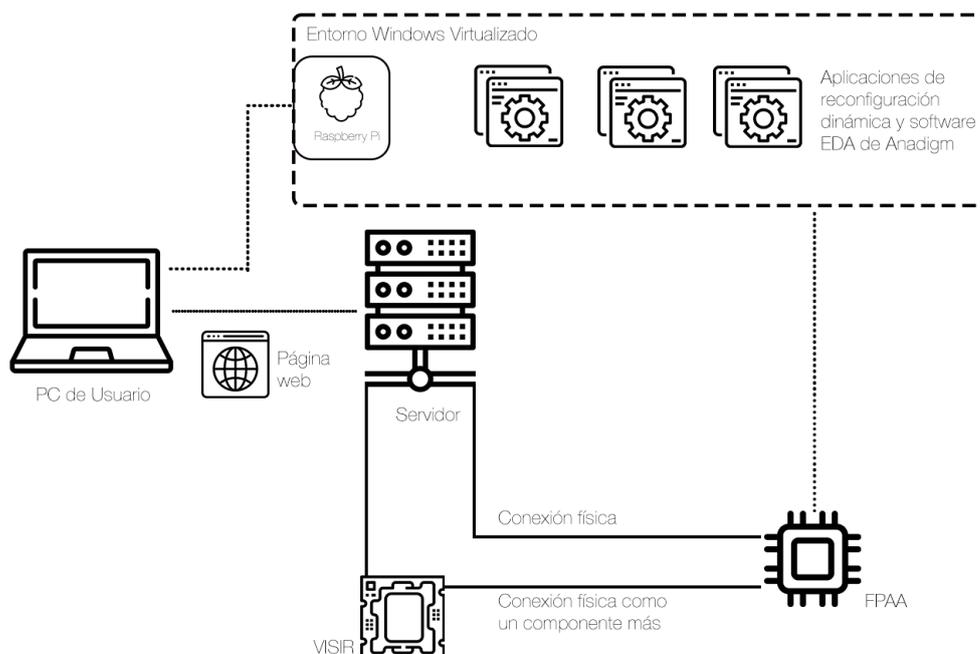


Figura 74. Arquitectura Raspberry Pi - Entorno Virtualizado

En el caso de la arquitectura del entorno virtualizado sí aparecen opciones que, aunque existían en el entorno donde se utiliza un PC en lugar de la Raspberry Pi, sí introducen aspectos interesantes de mejora más allá del coste.

Los entornos virtualizados en la Raspberry Pi pueden facilitar la implementación de este modelo a través de entornos virtualizados de fácil gestión y con un menor riesgo, pues no se exponen los PC o servidores del laboratorio. Aquí sí aparecen, sin embargo, los problemas de la potencia, de la compatibilidad y de la emulación.

Una Raspberry Pi es, en general, mucho menos potente que un PC convencional y, aunque esto pueda no ser un problema en la mayoría de las aplicaciones, limita la concurrencia y se convierte en un problema más importante cuando es necesario emular un sistema operativo (OS) de arquitectura x86 en una arquitectura nativa basada en ARM. En el caso de optar por no emular el sistema x86, sería necesario desarrollar aplicaciones para la arquitectura ARM, lo que puede duplicar los esfuerzos si también se trabaja con ordenadores de laboratorio para las prácticas presenciales.

En definitiva, aunque a nivel académico y científico esta prueba de concepto resulta interesante, no lo es tanto a nivel práctico, salvo por costes y en situaciones muy concretas. Esto se debe principalmente a que un PC convencional puede cubrir estos escenarios con más potencia y mayor versatilidad, ofreciendo incluso mayor facilidad a la hora del desarrollo, pudiendo conseguir mayor eficiencia en los esfuerzos de diseño y desarrollo.

Sin embargo, esta prueba de concepto también arroja posibilidades cruzadas con laboratorios remotos como el nombrado anteriormente de internet de las cosas, donde un elemento de control como la Raspberry Pi puede controlar al FPAA sin necesidad de otra infraestructura tanto para utilizarlo de elemento auxiliar o como un componente principal del circuito.

5.6. OTRAS POSIBILIDADES Y PRÓXIMOS PASOS

Tras el ejemplo desarrollado en el apartado anterior cabría pensar que ese ejemplo es replicable con cualquier CAM, y así es. Siguiendo los mismos pasos que los descritos anteriormente es posible trabajar con bloques funcionales de todo tipo, desde integradores o multiplicadores hasta sumadores o amplificadores.

Esto no solo aplica a funciones sencillas, con una sola tipología de CAM sino también a sistemas complejos que admitan varias entradas y puedan generar varias salidas. En este último caso el FPAA puede representarte como una función compleja en VISIR con la que el alumno pueda interactuar y modificar parámetros.

Algunas posibilidades son:

- Circuitos acondicionadores, como el visto para el sensor PT100
- Circuitos moduladores de señales
- Sistemas de control
- Sistemas complejos de filtrado

Sin embargo, estas no son las únicas opciones donde el FPAA puede complementar y ayudar a VISIR. En ocasiones VISIR utiliza componentes externos que requieren cierta adaptación o acondicionamiento, algo que el FPAA puede ayudar de forma transparente para el usuario. Es decir, el FPAA actuaría como elemento intermedio donde el sistema, VISIR, puede reconfigurar dinámicamente el FPAA ya sea para necesidades internas del circuito o de sus componentes o para adaptar la salida final, por ejemplo, para la instrumentación de lectura.

VISIR, a su vez, puede ser la plataforma ideal para construir un laboratorio de FPAA, donde todas sus entradas y salidas estén mapeadas en VISIR, los elementos externos estén disponibles para construir circuitos, y donde el usuario pueda configurar el FPAA de forma remota con su propia configuración. Se podría así realizar la práctica del sensor PT100, por ejemplo, incluyendo la parte de programación y configuración del FPAA desde cero. Esta configuración del FPAA, como se ha indicado

anteriormente, puede realizarse tanto con el *stream* de configuración como directamente con el fichero de AnadigmDesigner2, estos dos métodos presentan las ventajas e inconvenientes antes discutidos, siendo la primera de ellas más difícil de gestionar.

Profundizando en el desarrollo, sería necesario integrar de forma nativa el funcionamiento del FPAA y el adaptar su programación interna para aceptar componentes configurables y gestionar esta reconfiguración.

Esto se ha solventado con controles externos que pueden ser embebidos, como se ha visto en este capítulo, pero una integración completa sería, en el medio y largo plazo, una solución mejor y más ordenada.

Otra evolución directa del desarrollo presentado en esta tesis doctoral es poder trabajar con varias placas conectadas en *daisy chain* y controlarlas desde un único punto. En este caso todas las placas deberían estar conectadas a VISIR y entre ellas para ser reconfiguradas por la placa maestra, la conectada al PC de control.

La multiplexación en el tiempo del FPAA sería mucho más sencilla al coordinarla de forma interna con VISIR, y esta eficiencia puede aumentar si la reconfiguración tiene en cuenta los estados anteriores y posibles futuros para minimizar la necesidad de reiniciar la placa, ganando milisegundos en el tiempo total.

Para áreas concretas como tratamiento de sonido o control el FPAA puede formar laboratorios remotos específicos, aprovechando la reconfiguración dinámica por ejemplo en control predictivo adaptativo, pudiendo aplicar en los algoritmos de aprendizaje el propio algoritmo de reconfiguración dinámica, este punto se desarrolla más en el capítulo siguiente relativo a las aplicaciones industriales.



6. Aplicación en el contexto Industrial

Capítulo 6 de 8

6.1. INTRODUCCIÓN – DOCTORADO INDUSTRIAL

En este capítulo se analizan las aplicaciones industriales de la reconfiguración dinámica de los FPAA en solitario o en funcionamiento con otros dispositivos electrónicos. Parte de los análisis y estudios realizados y presentes en esta tesis forman parte de la experiencia en Iberdrola, como parte de la mención de doctorado industrial.

Por la propia naturaleza confidencial de la actividad en Iberdrola no se incluyen todos los detalles o desarrollos realizados, así como aspectos relativos al negocio o a la estrategia de la compañía. En el Anexo III se encuentra más información relacionada con la actividad en Iberdrola, el área y departamento donde se ha obtenido esta experiencia industrial.

Cabe destacar que en el área industrial la diferencia de desarrollo entre los dispositivos digitales reconfigurables y los analógicos, como es el caso de los FPAA, sí es relevante y limita sus aplicaciones reales. Sin embargo, es objeto de este trabajo analizar estas posibilidades y su potencial, sirviendo como aliciente para futuros desarrollos y mejoras en los dispositivos comerciales.

En este apartado se incluyen las posibilidades de la reconfiguración dinámica de los FPAA en tres áreas industriales clave, así como un resumen de su aplicación en otras áreas:

- Control
- Inteligencia Artificial e Internet de las cosas (IoT) con énfasis en el área de la energía
- Prototipado y simulación
- Otras áreas: medicina, telecomunicaciones, ciberseguridad, ...

6.2. APLICACIÓN EN CONTROL

Una aplicación directa de los FPAA es el control, tal y como se ha indicado en el apartado 2.2.3, y Anadigm incluye en AnadigmDesigner2 la herramienta adecuada para este tema como es AnadigmPID.

Esta herramienta permite crear circuitos de lazo cerrado utilizando bloques proporcional, integral y derivativo pudiendo crear controles P, PI, PD y PID. Además de este soporte en el diseño del circuito de control, el software permite trasladar este diseño a AnadigmDesigner2 traduciendo la funcionalidad en los CAM necesarios.

Esta funcionalidad y capacidad de los FPAA para trabajar como sistemas de control [71] puede verse potenciada gracias a utilizar sistemas multi FPAA, alcanzando un gran rendimiento [72, 73].

Si los FPAA son capaces de realizar tareas de control de forma eficaz y, a su vez, éstos son capaces de reconfigurarse dinámicamente, la aplicación directa de estas dos cualidades es el control adaptativo predictivo. En este apartado se analizan los diferentes bloques que intervienen en este tipo de control (también en el control adaptativo predictivo experto [74]) y cómo los CAM del FPAA pueden asumir esas tareas.

Bloque conductor

La trayectoria deseada puede ser implementada utilizando el FPAA, permitiendo obtener la trayectoria conductora que gobernará la salida final del sistema. Estas trayectorias pueden ser modificadas dependiendo del momento de operación o del objetivo del sistema. Por ejemplo, poder suavizar la trayectoria cuando más cerca se encuentra del valor de consigna.

La reconfiguración dinámica permite realizar cambios en los CAM que modifican, ajustan y actualizan esta trayectoria de forma ininterrumpida y sin perder información intermedia. Estos cambios engloban desde pequeños ajustes hasta cambios profundos en el modo de operación, pudiendo por ejemplo evitar por completo la sobreoscilaciones en determinados escenarios y permitiéndolas en mayor o menor medida en situaciones donde primen otros objetivos.

Bloque de control

El bloque de control es el que busca obtener la señal de entrada necesaria para controlar el sistema acorde a la trayectoria deseada y a los criterios de operación fijados. Estas funciones pueden ser asumidas por diferentes CAM en el FPAA, modificando sus parámetros en tiempo real y pudiéndose adaptar tanto a un control adaptativo predictivo como a un control experto basado en reglas. Otra de las ventajas que presenta el FPAA es que este bloque podría calcular la señal de control de forma analógica, sin necesidad de un conversor digital analógico. En el caso de que se exceda el rango de tensiones que puede proporcionar el FPAA sería necesario un amplificador externo como único elemento ajeno al FPAA.

Siguiendo esta misma lógica y si los límites del dispositivo lo permiten, es posible que el FPAA actúe directamente como actuador, facilitando y simplificando el diseño final del sistema, o siendo una buena opción para pruebas o prototipos.

Mecanismo de adaptación

Este mecanismo es el encargado de aplicar los cambios necesarios tanto al bloque conductor como al de control, adaptando el modelo a las nuevas circunstancias o a respuestas cambiantes del proceso a controlar.

El FPAA puede utilizar los CAM sumadores, integradores o multiplicadores de señales para obtener las diferencias entre las trayectorias real y modelada, pudiendo implementar el algoritmo de cálculo para la adaptación o transmitiéndolo a un controlador externo. Este controlador podría, además, ejecutar la reconfiguración dinámica implementado el ajuste de todo el sistema de control

Como elementos auxiliares

Los FPAA, además de implementar funciones de los bloques principales del sistema de control, también pueden funcionar como bloques auxiliares. En este sentido adaptar señales para su medida por los elementos digitales del sistema o el acondicionamiento de señales desde sensores o hacia actuadores son algunas de las tareas que pueda realizar el FPAA.

Además, la reconfiguración dinámica también es útil en este aspecto, pues muchos sensores pueden ser linealizados en función del punto medio de medida, algo que puede ir adaptándose para tener la mayor precisión posible.

6.3. APLICACIÓN EN IA E IOT CON ÉNFASIS EN EL ÁREA DE LA ENERGÍA

Dos de las áreas más actuales en cuanto a la denominada cuarta revolución industrial son la aplicación de la inteligencia artificial en diversas áreas y el internet de las cosas o IoT por sus siglas en inglés (*Internet of Things*), en este apartado se analizan ambos campos, con especial enfoque en el área de la energía.

La utilidad de los FPAA y de su reconfiguración dinámica es notable en estos dos campos, ya no solo por sus características analógicas propias de los FPAA sino principalmente por su capacidad de reconfiguración.

Es precisamente esta capacidad de modificar su estado sin necesidad de parar su funcionamiento lo que permite aplicar la inteligencia que estas nuevas técnicas introducen o favorecen.

En el caso de la inteligencia artificial (IA) la aplicación de la esta habilidad de reconfiguración es directa en el caso de las redes neuronales, ya que un FPAA puede construir una red neuronal y más específicamente su unidad básica, el perceptrón [75], algo que se ha estudiado [76] y realizado con FPAA con anterioridad con buenos resultados en cuanto a la velocidad de ejecución [77], e incluso el uso de los FPAA para la resolución de operaciones complejas, como optimizaciones [78].

Así, es sencillo utilizando un CAM de ganancia, un sumador que añada el umbral a la neurona y la función de activación que puede ser modelada con una función de transferencia y el uso de la *Look-up Table*, modelizar una neurona. Además, la característica inherente a las redes neuronales y lo que las convierte en una excelente herramienta es su capacidad de aprender y de adaptarse a cambios en el entorno. Esta capacidad de aprendizaje es, como se indicaba previamente, lo que habilita la reconfiguración dinámica en los FPAA. En el apartado anterior, en las aplicaciones de control, se ha analizado cómo el FPAA puede implementar cálculos para la adaptación del propio controlador, pero no puede implementar el propio algoritmo de aprendizaje. Siempre necesitará otro dispositivo para llevar a cabo la reconfiguración y que, además, puede encargarse de la ejecución del algoritmo de aprendizaje. Esto no es obstáculo para que el sistema de cálculo para la reconfiguración sea

implementado, también, utilizando FPAA para aprovechar sus ventajas de cálculo analógico y versatilidad.

En un entorno industrial el número de neuronas, o perceptrones, para una aplicación media es extremadamente alto, lo que hace que su implementación en los FPAA actuales de Anadigm, con la limitación de recursos que presentan, no sea idónea. La densidad de los circuitos del fabricante norteamericano es el principal problema, pero también la propia arquitectura, que limitaría en gran medida el acceso a capas intermedias. Con todo, el objetivo de esta área en esta tesis doctoral es analizar su potencial y servir como un punto de partida para el desarrollo de estos dispositivos y aumentar así sus aplicaciones.

En este sentido y de forma más reciente han aparecido publicaciones con la implementación de redes neuronales en FPAA [79, 80] para tareas complejas como el reconocimiento de imágenes [81] o tareas de control [82]. En este caso es clave la función de la reconfiguración dinámica, y aunque la densidad de los recursos de los FPAA comerciales actuales es un claro limitante, el potencial de estas aplicaciones es alto y su rendimiento es bueno.

Para este tipo de pruebas de concepto y aplicaciones Anadigm cuenta con su placa Anadigm QuadApex Development Board (AN231K04-QUAD4) [83]. El diagrama a alto nivel puede observarse en la Figura 75, y ahí se comprueba la inclusión de cuatro FPAA del modelo más actualizado, el AN231E04. Es, de hecho, esta placa la utilizada en los experimentos de las publicaciones citadas anteriormente.

Su ventaja más directa es la inclusión de cuatro FPAA, lo que suple, la falta de densidad de recursos por chip, pudiendo realizar aplicaciones más complejas o que requieran de diferentes capas de cálculo, como es el caso de las redes neuronales.

En esta placa los FPAA están gobernados por un PIC32 que emula el puerto serie para la comunicación con la placa desde el PC. Esta gobernanza se realiza utilizando la configuración en cadena de las placas, como se ha indicado anteriormente. Esta cadena es configurable para que la placa trabaje con cuatro, tres, dos o un chip. El PIC32 es accesible y programable por lo que se pueden implementar programas de control o, por ejemplo, algoritmos de aprendizaje sin necesidad de otros dispositivos de control.

Por lo demás, la placa es similar a las utilizadas en los ejemplos anteriores, conteniendo espacio para un panel LCD o espacio para añadir componentes externos de forma cómoda, con memorias flash y diferentes conmutadores (*switches*) de configuración.

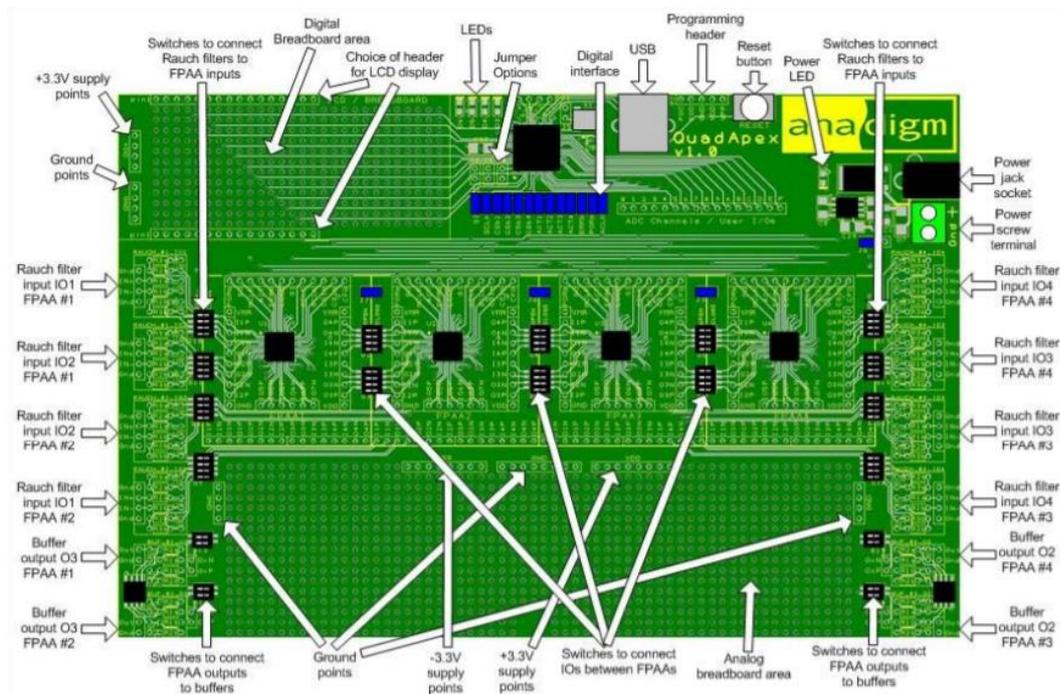


Figura 75. Diagrama alto nivel Placa QuadApex [83]

En el campo de la inteligencia artificial y de los sistemas inteligentes, aquellos capaces de aprender y adaptarse a nuevas circunstancias o problemas, la aplicación de los FPAA no es únicamente la de construir redes neuronales o algoritmos a través del cálculo analógico. Es clave la convergencia de diferentes tecnologías para conseguir aplicaciones industriales o comerciales eficaces, seguras y con una amplia adopción.

El campo del internet de las cosas o IoT por sus siglas en inglés es una de estas áreas donde la inteligencia artificial puede añadir posibilidades y, a su vez, servirse de las ventajas y capacidades del IoT para aumentar su propio potencial [84, 85].

Más allá de las aplicaciones que la IA pueda tener en diferentes campos y donde la aplicación de esta IA pueda realizarse a través de una implementación en FPAA, éstos tienen otras aplicaciones en esta convergencia de tecnologías. Entre estas aplicaciones se encuentran:

- Adaptación en la lectura de los sensores que formen la red IoT y que alimenten el algoritmo de inteligencia artificial.
- Recepción y reconfiguración para ejecutar el aprendizaje de la red, ya sea como elemento auxiliar o como actuador.
- Elementos de seguridad, tanto de operación como en materia de ciberseguridad al implementar algoritmos de protección o cifrado en forma de hardware [86].
- Actividades propias de la comunicación del dispositivo IoT con el resto de la red.

Una de las características propias del internet de las cosas es su naturaleza distribuida, tanto de los recursos y dispositivos como del conocimiento y de la adquisición de datos del entorno. Debido a esta distribución y a la heterogeneidad de estas aplicaciones, la adaptación es fundamental para la lectura de sensores tanto en situaciones cambiantes como en situaciones no conocidas previamente donde el FPAA puede ayudar [87].

En este sentido, al igual que un FPAA (o un conjunto pequeño de ellos) puede trabajar como una o varias neuronas de forma aislada, también puede trabajar como unidad en una red IoT, ya no solo para la adquisición de datos sino también como elemento final de la aplicación de la red IoT.

De manera conceptual y con el ánimo de fomentar la investigación y la producción de mejores FPAA, pues estos campos requieren de dispositivos especializados y que ofrezcan un alto grado de seguridad y durabilidad, un resumen de las aplicaciones concretas estudiadas es:

Energía renovable:

- Control y medición de placas fotovoltaicas: ajustando el comportamiento del movimiento de los paneles, analizando y midiendo diferentes sensores para entender el estado y eficiencia de la misma, para medir variables del entorno, o para integrar nuevas estrategias de control o mantenimiento de forma remota.
- Adaptación de las señales en construcciones enfrentadas a condiciones extremas como los aerogeneradores *offshore*: donde la reconfiguración puede ayudar tanto a medir como a corregir desviaciones en ciertas medidas debido al cambio brusco o extremo de las condiciones de operación.

Telecontrol (energía)

- El telecontrol en el mundo de la energía es un aspecto clave, fundamental y crítico. Esto significa que todos los equipos tienen que estar certificados, homologados, probados y, en muchos casos, con un circuito o equipo en paralelo por si fallase el primero. Sin embargo, en ocasiones algún elemento de las centrales falla y tienen que ser sustituidos por su equipo de reemplazo o por otros componentes. Esto puede generar incidencias graves y largas paradas del funcionamiento hasta que todos los equipos de control son recalibrados y puestos en marcha. El aspecto que aporta aquí la reconfiguración dinámica de los FPAA es la adaptación tanto de sensores como de actuadores de forma rápida e ininterrumpida, y sin necesidad de conocer los parámetros de forma previa, ya que pueden ser configurados en tiempo real.
- No solo para situaciones excepcionales sino para la adaptación constante debido a cambios en la operación, al desgaste o situaciones meteorológicas esta posibilidad de actualización del funcionamiento en tiempo real es una aplicación importante en esta área.

Generación distribuida

- La generación distribuida está dando lugar al auge de nuevas figuras en el mercado eléctrico como el *prosumer*, aquel usuario que ya no sólo es consumidor sino también productor. Esto requiere de equipamiento que, cuando se extienda al público en general, no es manejado por este *prosumer*. Esa operación en remoto (telecontrol) o ajuste a diferentes situaciones tanto en la instalación como de forma periódica hace que los FPAA y su reconfiguración dinámica tengan un papel relevante.
- Ya no solo en la generación sino también en un consumo más inteligente y previsiblemente gestionado remotamente. Este aspecto tiene más sentido en grandes electrodomésticos o para consumidores industriales, donde todo el equipamiento que hace esta gestión posible necesita adaptarse.
- En ambas situaciones resulta interesante la idea de equipos que puedan adaptarse de forma sencilla durante la instalación de los equipos, reduciendo el tiempo de instalación y eliminando o reduciendo la necesidad de personalización en fábrica u origen.

Coche eléctrico:

- El coche eléctrico es uno de los aspectos más relevantes a nivel energético de la actualidad y, sobre todo, de los próximos años. Su gestión, carga, mantenimiento y el papel que juegue en el mercado eléctrico será clave. Sin embargo, no existen estándares fijos en varios aspectos fundamentales como la carga y una adaptación rápida a diferentes redes tanto de energía como de comunicación siguiendo un proceso análogo al de la reconfiguración dinámica en los FPAA puede ser una buena solución.
- Además, y aunque este aspecto no es propio de los vehículos eléctricos, aunque sí más común, los FPAA, o técnicas similares a la reconfiguración dinámica, pueden ayudar a la implementación de actualizaciones, mejoras o adaptaciones al propio desgaste del vehículo, incluso en tiempo real como el desgaste de los neumáticos, un pinchazo o un accidente.

Hogar conectado (Smart Home)

- Dentro del internet de las cosas una de las aplicaciones comerciales más enfocadas al público general es la del hogar conectado. Estas aplicaciones incluyen desde sensores de consumo hasta elementos inteligentes como bombillas, termostatos o cámaras de vigilancia. Al igual que en el coche eléctrico no existe un único estándar para muchas de estas áreas y elementos como los encargados de medir el consumo y entender cómo es este y cómo ofrecer consejos pierden información al no poder adaptarse o entender ciertos dispositivos o situaciones. Elementos inteligentes que utilicen la reconfiguración dinámica de los FPAA podrían adaptarse a estos cambios con una solución de bajo coste y tamaño, ofreciendo mayor flexibilidad a las soluciones de hogar conectado.
- Análogamente, los dispositivos de las diferentes marcas podrían incorporar ciertos parámetros de configuración o incluso únicamente su descripción, para transmitirlos a la unidad de control y la que gobierna también el FPAA para conseguir un mejor rendimiento y una funcionalidad más eficaz.

Ciudades inteligentes (Smart Cities)

- Otra área a la que empuja con fuerza la convergencia entre la inteligencia artificial y el internet de las cosas es la de ciudades inteligentes. Al igual que el hogar conectado los aspectos claves pasan por la lectura de múltiples sensores y la actuación en diversas situaciones. En este sentido los FPAA, y su reconfiguración dinámica, podrían permitir a las ciudades actualizar sus funcionalidades y compatibilidades de forma remota y sin corte de operación.
- Más allá de los sensores, otro de los aspectos de las ciudades inteligentes es su conexión, que con el auge de las conexiones 5G, con más antenas, pero más pequeñas, requerirá de adaptaciones de las frecuencias en tiempo real.
- Esta línea, además, tiene grandes sinergias con la generación distribuida y los coches eléctricos, por lo que el uso de dispositivos reconfigurables tiene todavía más potencial.

En definitiva, estas aplicaciones tienen elementos comunes siguiendo en la línea de lo ya presentado en esta tesis doctoral. La habilidad para adaptarse tanto en etapas de diseño e implantación de un producto o sistema unida a la capacidad de variar su modo de funcionamiento de forma dinámica para modificar ciertos parámetros en tiempo real hacen que sea sencillo implementar funciones propias de la inteligencia artificial y apoye de forma relevante al área del internet de las cosas.

Se han citado ejemplos ya desarrollados en el entorno de la inteligencia artificial, construyendo redes neuronales que permiten realizar acciones tan complejas como el reconocimiento de imágenes. Más allá de la propia utilidad de estas funciones, conviene poner en valor las características propias del procesado mixto o analógico, aportando seguridad en un entorno cada vez más conectado donde las vulnerabilidades son explotadas cada día y unas velocidades de cálculo interesantes sobre todo por el potencial que aún tienen estos dispositivos y que todavía está por explotar y desarrollar en dispositivos comerciales, como se puede ver en dispositivos desarrollados a modo de prueba de concepto [88].

6.3.1. Arquitecturas neuromórficas

Los sistemas neuromórficos o la ingeniería neuromórfica no son campos nuevos, sino que se atribuyen a Carver Mead, un ingeniero eléctrico del conocido y prestigioso Instituto de Tecnología de California (Caltech), en Estados Unidos, que ya a finales de la década de los años sesenta comenzó a imitar el comportamiento del sistema nervioso de animales a través de circuitos integrados y algoritmos y que en el año 1990 acuñó el término “neuromórfico” [89].

Sin embargo, la convergencia de esta rama de la ingeniería con las capacidades crecientes en inteligencia artificial, como se ha visto en los apartados anteriores, hace que ambas ramas puedan beneficiarse de los avances de la otra y alcanzar metas más complejas. Así, en esta área algunas de las tareas en las que la computación neuromórfica obtiene buenos resultados son:

- Aprendizaje automático, Machine Learning. Siendo esta la aplicación más inmediata, las arquitecturas neuromórficas están diseñadas para que puedan evolucionar, aprender, hasta alcanzar su objetivo.
- Enrutadores: este tipo de computación permite el desarrollo de algorítmicos neuromórficos, que presentan un buen rendimiento eligiendo una solución óptima dentro de un conjunto muy grande de aplicaciones. Estas situaciones se dan, por ejemplo, a la hora de encontrar la ruta más rápida en un traslado o transporte con varias paradas.
- Reconocimiento de patrones: siendo este uno de los problemas clásicos en la inteligencia artificial, permite clasificar diferentes situaciones o conjunto de características.
- Problemas de optimización: más allá de encontrar la mejor solución entre un gran conjunto de soluciones, este tipo de algoritmos es de gran utilidad a la hora de encontrar la mejor solución ante un problema del que no se conocen todas sus características o éstas pueden cambiar de forma no controlada. Un ejemplo podría ser la velocidad de transmisión de datos.

En el terreno digital han aparecido chips tan impresionantes como Loihi, de Intel, con el que crearon un sistema capaz de “oler”, pudiendo detectar elementos químicos tóxicos para los humanos [90, 91]. Recientemente su versión 2 [92], consolida el interés en este tipo de desarrollos, y dotando de todavía más potencia con 15 veces más densidad de neuronas, hasta el millón por chip, con mejor eficiencia energética y un entorno de desarrollo abierto, se puede observar en la Figura 76 el pequeño tamaño de estos chips.

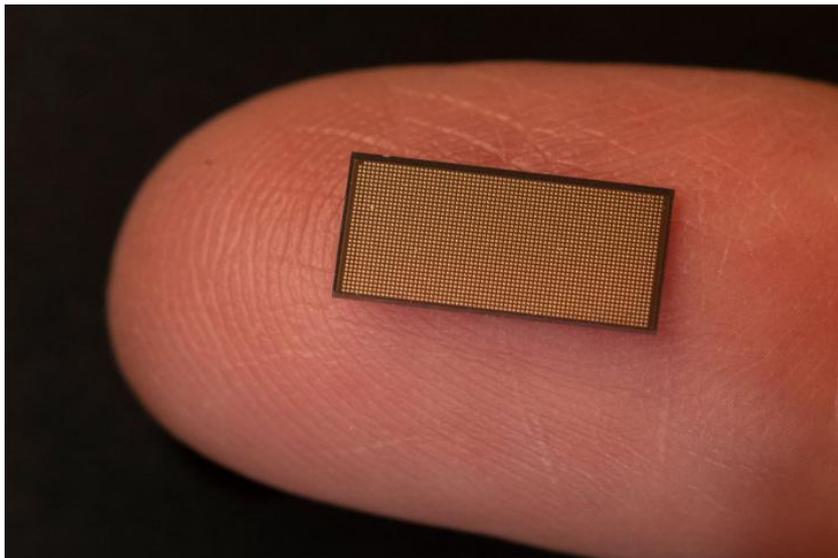


Figura 76. Loihi 2 sobre un dedo [93]

Existen diferentes chips y arquitecturas para abordar el campo de la ingeniería neuromórfica [94]. Aunque el desarrollo actual de los FPAA dista mucho de los números conseguidos por chips como los Loihi o Loihi 2, pueden mostrar otras posibilidades o conceptos aprovechables en el terreno de estos chips. Es importante tener en cuenta que en este tipo de arquitecturas es necesario conseguir un número elevadísimo de neuronas disponibles y que éstas tengan un altísimo número de interconexiones con otras neuronas, para ser capaces de acometer tareas complejas, tal y como lo haría un cerebro real.

En la actualidad, esta necesidad de altas prestaciones y características limita la aplicación industrial de muchos de estos chips y arquitecturas, lo que aleja todavía más la aplicación directa de los FPAA comerciales actuales, pero que abre la vía de investigación de módulos especializados, al igual que los que utiliza Intel en sus chips Loihi, para acometer este tipo de tareas. A menor escala, y con acceso a cada neurona, los FPAA pueden ser una herramienta excelente para formación en este tipo de arquitecturas y procedimientos.

6.4. PROTOTIPADO Y SIMULACIÓN

El prototipado en el entorno industrial es especialmente relevante cuando intervienen elementos de alto coste o de alto tiempo de preparación o diseño. Es por ello por lo que en los laboratorios de desarrollo o de investigación de las empresas estos dos elementos priman debido a que pueden suponer la viabilidad o no de una investigación.

Los FPAA, como se ha visto en los puntos anteriores, aportan flexibilidad y agilidad, convirtiéndose en una buena herramienta para el prototipado en diferentes situaciones [9], alcanzando relevancia también en el área de la propiedad intelectual y proteger así la autoría de los diseños en estos dispositivos [95]. Esta utilidad es directa en el caso de aplicaciones donde intervenga la electrónica analógica como convertidores analógico-digitales [96] y también en el caso donde pueda servir como equipo de pruebas para simular condiciones de operación o especiales.

Aunque todas las ventajas relacionadas con el prototipado que presentan los FPAA ya han sido descritas o pueden deducirse de apartados anteriores, cabe destacar el bajo coste de estos dispositivos comparado con el coste de equipos específicos o material discreto equivalente, sobre todo teniendo en cuenta los tiempos de manipulación, fallos de componentes específicos, tiempos de parada y solución a problemas relacionados con estos aspectos.

El prototipado, además de necesitar hacer ajustes rápidos para probar diferentes configuraciones, puede beneficiarse del denominado *fine tuning*, es decir, del ajuste de ciertos parámetros de forma independiente, pudiendo modificarlo en incrementos grandes o pequeños y de manera que el resultado varíe lo suficientemente rápido como para que el diseñador u observador puedan comparar estas salidas.

Esto último se consigue gracias a la reconfiguración dinámica, donde a través de controles sencillos es posible modificar los parámetros del diseño de forma mucho más rápida que si hubiese que utilizar el IDE del fabricante, en este caso AnadigmDesigner2.

En el desarrollo de prototipos o de productos en fases tempranas, antes de la construcción de prototipos físicos se realizan pruebas de componentes o de

elementos del sistema, algo donde el FPAA también puede aportar valor a través de sus opciones de reconfiguración.

Más allá de estos aspectos directos donde el FPAA hace las veces de prototipo o de elemento del sistema, es posible utilizar el FPAA para simular condiciones, entradas o condiciones para poder analizar el comportamiento de los productos.

En este sentido no es nuevo el uso de los FPAA para este tipo de tareas [97, 98], donde es fácil modificar las condiciones de trabajo simuladas de forma rápida, como en el entorno de *fine tuning* explicado anteriormente.

6.5. OTRAS ÁREAS

En este apartado se presentan otras áreas analizadas durante los estudios de doctorado y en la experiencia profesional industrial que, en menor medida, son relevantes en esta tesis doctoral.

Ciberseguridad

Se ha analizado anteriormente la aplicación de la reconfiguración dinámica de los FPAA en las áreas de la inteligencia artificial y del internet de las cosas donde existen diferentes ejemplos [99], y en estos ámbitos la seguridad, no solo de operación, sino de los datos y de accesos no autorizados, es fundamental.

En este aspecto la implementación de medidas físicas, en hardware, ayuda en gran medida a robustecer los sistemas, especialmente en entornos analógicos donde los valores de las señales pueden modularse de diferentes formas. alguna de las áreas en las que la ciberseguridad puede beneficiarse en mayor medida es la de generar señales caóticas [86, 100, 101], lo que es importante en tareas de encriptación.

El FPAA puede aplicar modulados o acondicionamientos distintos y variables a las señales y trabajar con eficacia tanto en el dominio analógico como digital [59], aumentando así la seguridad en la transmisión de información.

Estas funcionalidades y características hacen que las aplicaciones en este campo puedan ser diversas: desde dispositivos de control al comparar señales o modificar señales y que el resultado deba de ser uno específico hasta la codificación y decodificación, con parámetros cambiantes de forma dinámica.

Comunicaciones

Las comunicaciones, más allá de los apartados de seguridad descritos anteriormente, requieren de diferentes capas de filtrado, reconstrucción, amplificación o adaptación de la señal. En todas estas tareas los FPAA pueden asumir la responsabilidad añadiendo la opción de adaptarse a posibles cambios, ya sean intencionados o no.

En el área del 5G y el nuevo paradigma de telecomunicaciones, existen tendencias en la dirección de utilizar antenas menos potentes, pero más cantidad, dirigiéndose y trabajando en frecuencias diferentes. Esto es, un área donde los FPAA pueden adaptarse de forma dinámica, gobernados por otro dispositivo maestro, para modificar los filtros y las frecuencias de trabajo en tiempo real.

Audio

El propio fabricante Analogix posee dispositivos enfocados al tratamiento de audio [102] de gran calidad gracias a su diseño enfocado y optimizado para este tipo de trabajos. Estos dispositivos también cuentan con la reconfiguración dinámica necesaria para aplicar ciertas funcionalidades [103], como efectos de sonidos cambiantes, o tratamiento de las señales con unos parámetros u otros dependiendo de la situación.

Más allá de las aplicaciones de efectos de audio, que son directas y un buen ejemplo de adaptación en tiempo real ya sea a diferentes instrumentos, efectos o condiciones del recinto, se encuentran aplicaciones de clasificación y análisis de señales acústicas, pudiendo aprovechar la capacidad de procesado analógico del FPAA [104] y, como no podía ser de otra manera, para su aplicación educativa en el área del tratamiento de este tipo de señales [103].

Medicina

En el apartado relativo al uso de la reconfiguración dinámica de los FPAA en educación no técnica se ha observado su utilidad en laboratorios relacionados con la salud y la biología. En este campo, además del uso educativo es posible su uso profesional [53], donde la reconfiguración dinámica puede jugar un papel fundamental, adaptando las lecturas de diferentes señales a la casuística y condiciones de cada paciente [54].

El FPAA, como en otras de las áreas ya mencionadas puede aportar valor como parte de un sistema mayor, como por ejemplo en un conjunto de electrodos inteligentes donde convergen tecnologías como el IoT o la IA [105].

6.6. CAM INVOLUCRADOS

Es interesante conocer los CAM involucrados en estos procesos, pues éstos fijan los parámetros que pueden ser reconfigurados dinámicamente. Esta posibilidad es la que habilita a los FPAA a realizar tareas de control adaptativo, aprendizaje en la inteligencia artificial, pruebas o simulaciones más rápidos, entre otras áreas, con una aplicación directa en el entorno industrial.

Aunque prácticamente todos los CAM son susceptibles de ser utilizados en estos entornos, destacan algunos de ellos especialmente y serán incluidos y analizados en detalle en este apartado.

Sumadores

En la Figura 77 se observa el detalle del CAM, que tiene como función obtener el resultado de la suma de hasta 4 señales, pudiendo invertir o no la señal de cada una de ellas y aplicando una ganancia a estas señales.

En el caso del control estos cálculos ayudan tanto a componer la señal de control como a calcular el estado según el modelo o a obtener la diferencia entre el modelo y la situación real.

En el caso de la inteligencia artificial este CAM es perfecto para aglutinar señales de diferentes perceptrones, por ejemplo, o funcionar como un perceptrón en sí mismo, entre otras funciones.

En otras aplicaciones este CAM puede asumir tareas genéricas, adaptando y acondicionando señales desde varias fuentes.

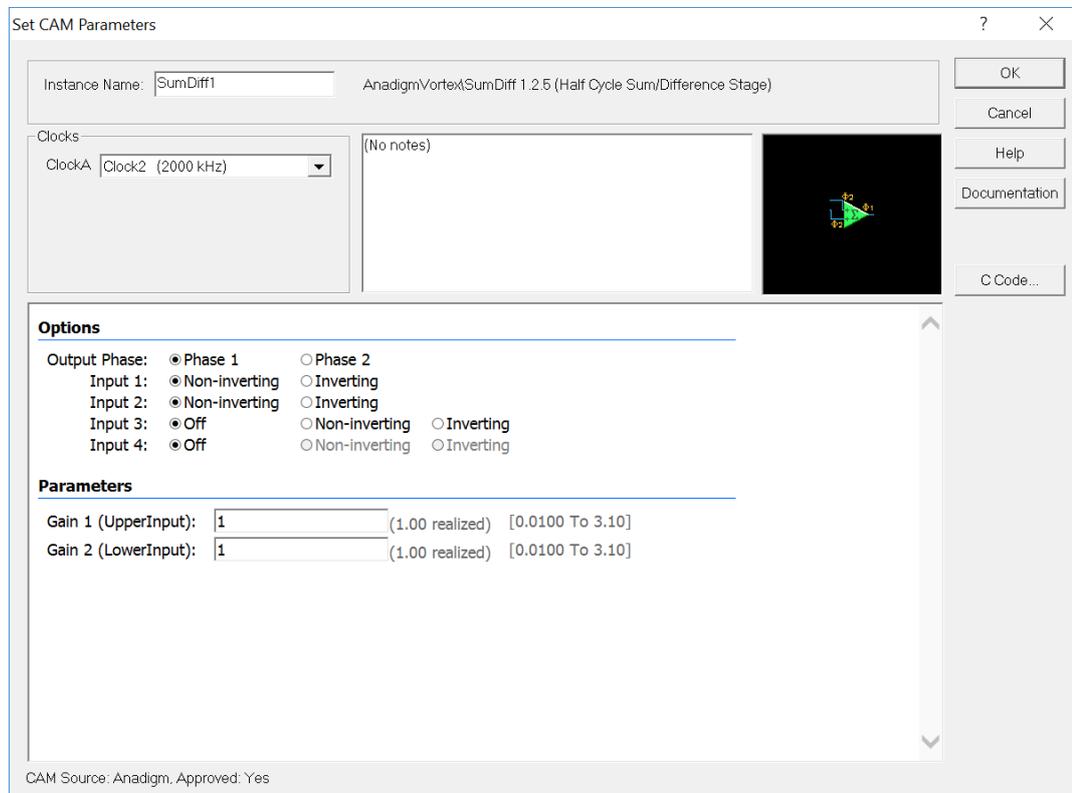


Figura 77. CAM Sumador

Los recursos que consume este CAM están ligados a la complejidad de su configuración, no consumirá los mismos recursos trabajando con dos entradas que trabajando con cuatro. Este aspecto es relevante pues en ocasiones será un aspecto de diseño que limite o fije ciertas características de la solución resultante.

En cuanto a la reconfiguración dinámica, las funciones disponibles son las que se encuentran en la Figura 78, y éstas variarán en función del número de entradas. En este caso, para dos entradas, son configurables las ganancias de cada una de las entradas, con dos modos diferentes de funcionamiento.

```
SumDiff
/* A fixed-point method for setting the gain of the inputs of this module. */
☒ void fixedp_setGainSumDiff_2in ( double G1, double G2 )
/* A full floating-point method for setting the gain of the inputs of this
module. */
☒ void setGainSumDiff_2in ( double G1, double G2 )
```

Figura 78. Funciones de Reconfiguración CAM Sumador

Algunos CAM integran funcionalidades de otros CAM, en su conjunto. Es el caso de sumadores integradores, que integran las dos funcionalidades y ahorran recursos del FPA.

Integradores

Los FPA ponen a disposición del diseñador los CAM integradores, que facilitan la tarea, sobre todo en sistemas complejos, de resolver las ecuaciones de estado de una forma precisa y sin necesidad de un número importante de ciclos de reloj, como sí ocurriría en un entorno digital. En la Figura 79 se muestra la ventana de configuración de este tipo de bloque configurable, donde puede modificarse la constante de integración como parámetro.

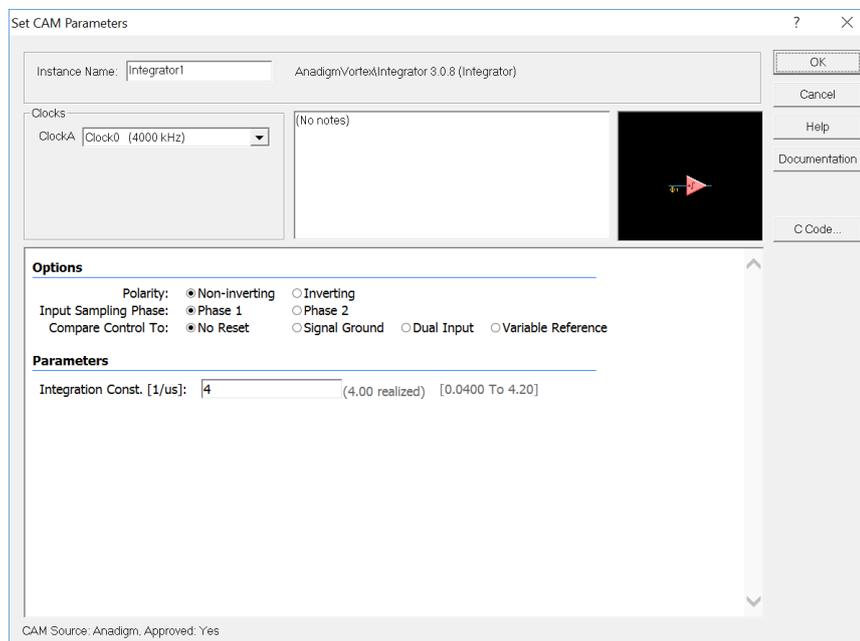


Figura 79. CAM Integrador

Este CAM también puede ser inversor o no inversor y tener una señal de control variable. En la Figura 80 se muestra la función de reconfiguración dinámica, pudiendo modificar la constante de integración de forma dinámica.

```
Integrator  
/* A full floating-point method for setting the Integration constant (in  
1/microseconds) of this module. */  
 double setIntegrator ( double K )
```

Figura 80. Función de Reconfiguración del Integrador

La flexibilidad de los FPAA a la hora de permitir trabajar con un CAM como este facilita su aplicación en muchos sentidos, desde sistemas de control o de inteligencia artificial hasta aplicaciones concretas de ciberseguridad o de cálculo analógico.

Además, la propiedad de la reconfiguración dinámica de no necesitar de un reseteo hace que el rango de aplicaciones, sobre todo en tiempo real, crezca de forma notable.

Multiplicadores y Divisores

El FPAA cuenta con diferentes CAM que realizan tareas de multiplicación, ya sea por una constante como se ha visto anteriormente en el caso de los CAM de ganancia o señales entre sí, como puede verse un ejemplo en la Figura 81.

Este CAM puede resultar útil tanto en tareas de control, como de modulación o encriptación, proporcionando además una flexibilidad mayor gracias a la opción de modificar el factor de multiplicación, ofreciendo versatilidad al diseño y ahorrando recursos del FPAA.

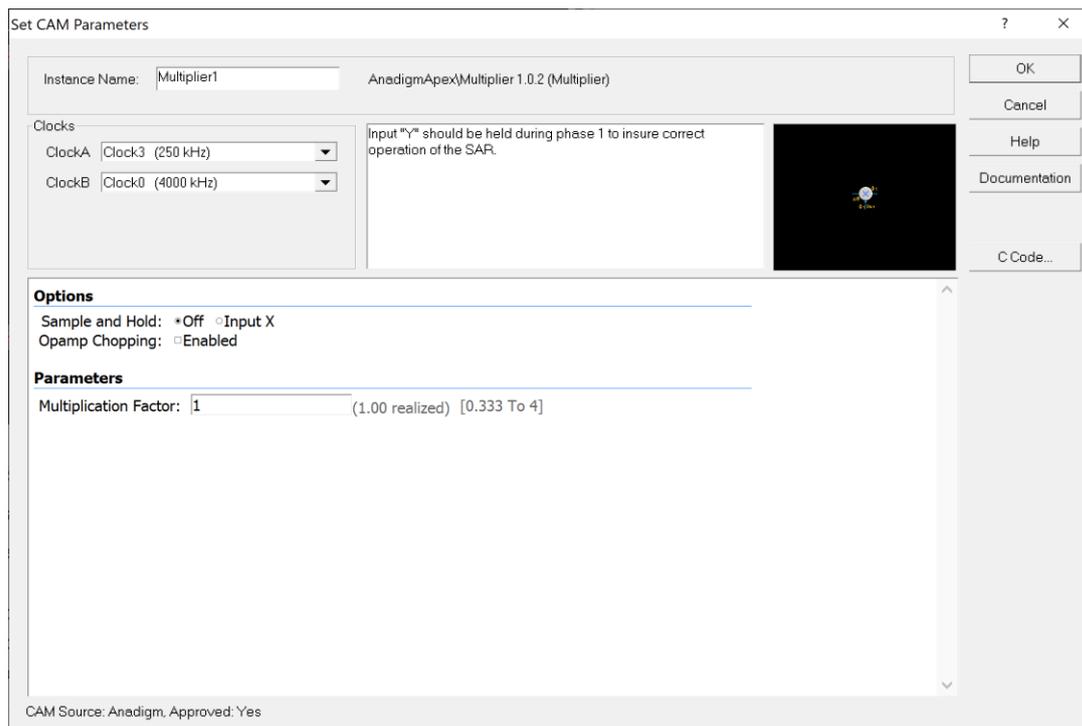


Figura 81. CAM Multiplicador de dos señales

La función para gobernar la reconfiguración dinámica de este parámetro puede observarse en la Figura 82, nótese al igual que en las funciones anteriores la función devuelve un valor del mismo tipo de la variable de reconfiguración, esto es el valor que ha comunicado al FPAA.

```

Multiplier
/* A fixed-point method for setting the multiplication factor of this module. */
☒ double fixedp_setMultiplier ( double M )
/* A full floating-point method for setting the multiplication factor of this
module. */
☒ double setMultiplier ( double M )

```

Figura 82. Funciones de Reconfiguración CAM Multiplicador

Otro ejemplo de CAM para realizar multiplicaciones pero que permita acciones más complejas o extra es el CAM Gain Polarity, que modifica la polaridad de la señal de salida en función de una señal de comparación que puede ser, a su vez, configurada. Sus opciones pueden verse en la Figura 83 donde se observa cómo, entre otras posibilidades, se puede configurar un filtro paso bajo.

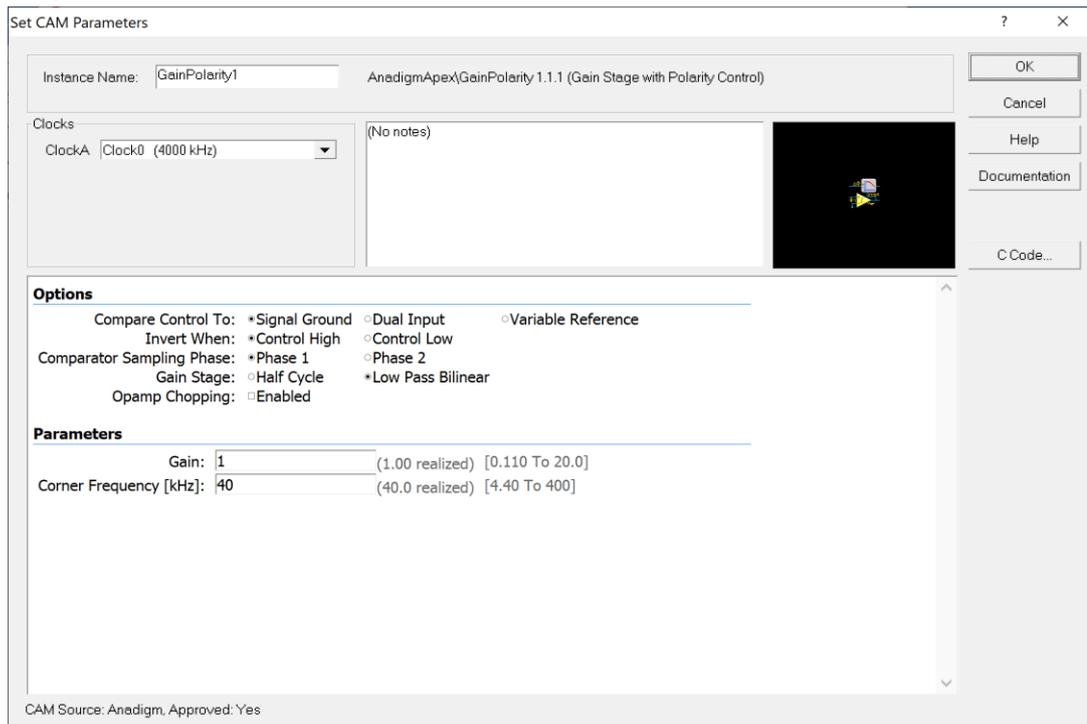


Figura 83. CAM Gain Polarity con filtro paso bajo

Las opciones de reconfiguración de este CAM pueden verse en la Figura 84, donde este tipo de flexibilidad permite opciones importantes en simulaciones, adaptaciones de instrumentación o aplicaciones complejas, ahorrando recursos del FPAА al implementar y poder reconfigurar diferentes funciones, como el filtro, en un mismo CAM.

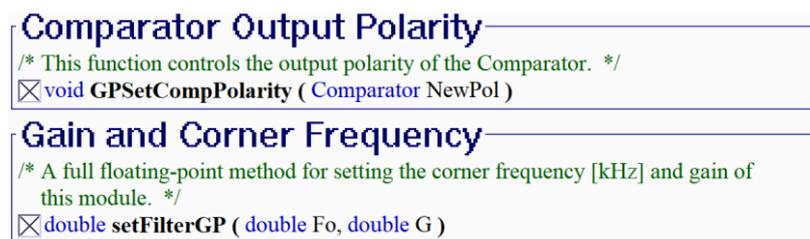


Figura 84. Opciones de reconfiguración dinámica CAM Gain Polarity

De igual manera que se han analizado los multiplicadores, existe un CAM divisor, como se muestra en la Figura 85, también son sus parámetros reconfigurables dinámicamente.

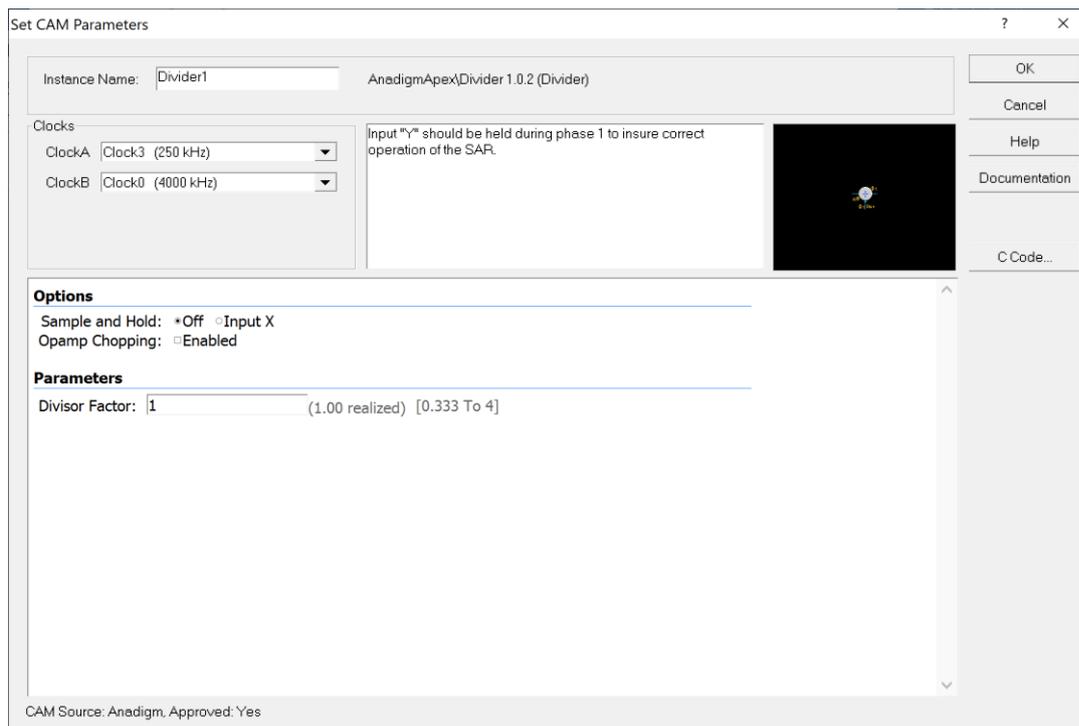


Figura 85. CAM Divisor

Esta capacidad de cálculo analógica es una de las grandes bazas del FPAA a la hora de conquistar terreno en el campo de las aplicaciones industriales, tanto por precisión como por facilidad y rapidez en el diseño e implementación.

Filtros

Este tipo de CAM se ha utilizado anteriormente en el ejemplo realizado para la integración con VISIR, por lo que se ha trabajado con sus particularidades. Sin embargo, por su importancia y por existir diferentes tipos de filtro se incluye en este apartado como uno de los CAM más relevantes en la aplicación industrial.

Los filtros permiten un mejor funcionamiento de sistemas completos al evitar ruidos o distorsiones no deseadas propias de ciertas situaciones de trabajo. Además, la opción de modificar las frecuencias de corte de forma dinámica hace que sus aplicaciones se extiendan, no solo como herramienta auxiliar sino también como producto principal, como en el caso de antenas de comunicaciones.

Un ejemplo con el que se ha trabajado anteriormente es el CAM Filtro Bilineal, cuya ventana de configuración se muestra en la Figura 86.

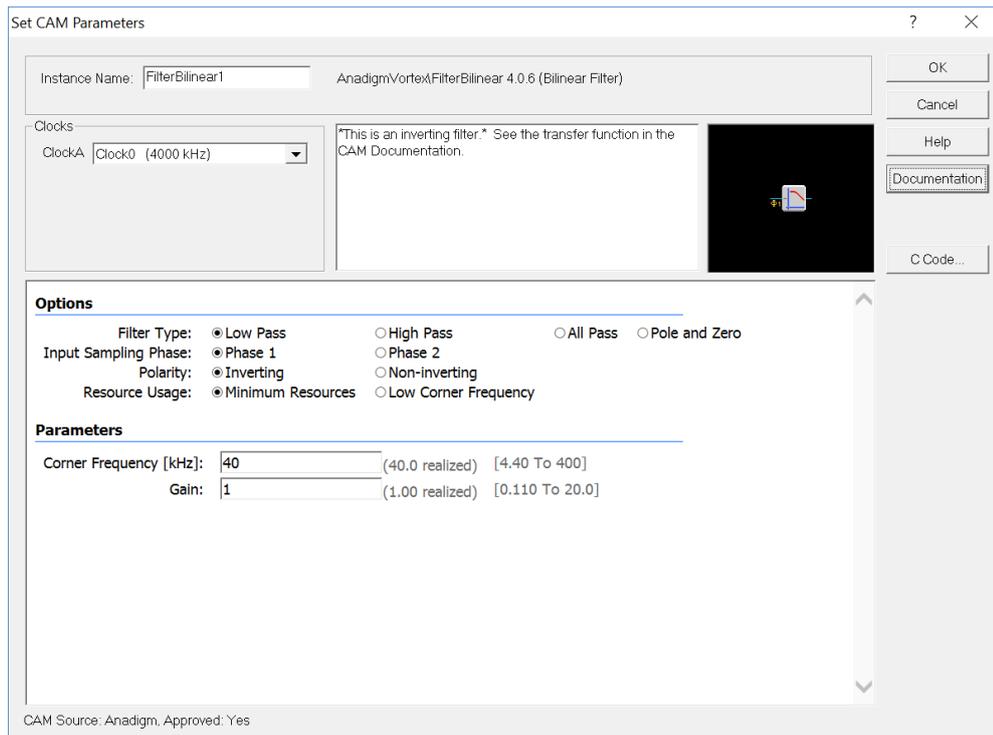


Figura 86. CAM Filtro Bilineal

Este filtro bilineal no es el único que puede ser utilizado en el FPAA, sino que existen entre cinco y seis, dependiendo del chip utilizado. Entre ellos destacan los filtros biquad y los biquad polo/cero, que permiten ser configurados, como se observa en la Figura 87.

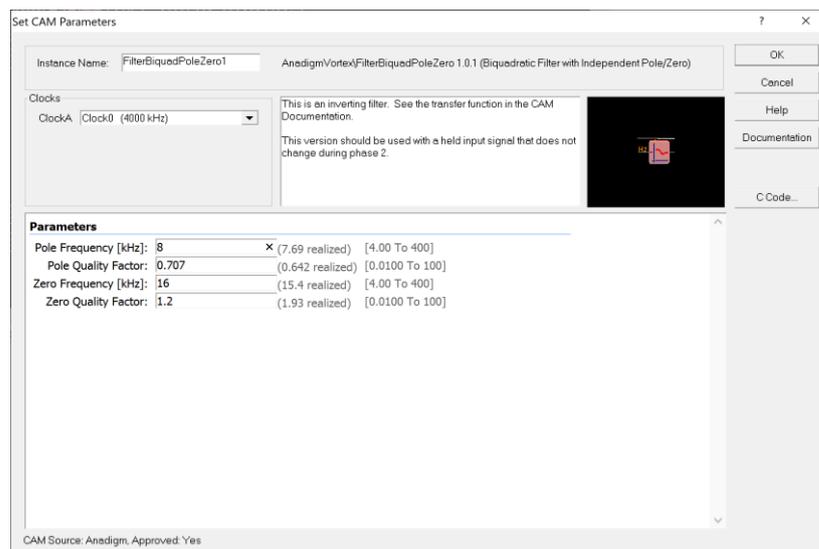


Figura 87. CAM Filtro Biquad Polo/Cero

Los filtros bilineales también pueden ser configurados utilizando esta vía, y su función de reconfiguración dinámica puede observarse en la Figura 88.

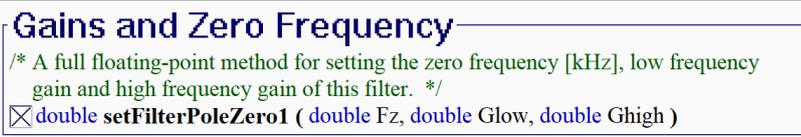


Figura 88. Función de Reconfiguración de Filtro Bilineal en Polo y Cero

Retardos

Un tipo especial de CAM es el *delay*. Tiene por funcionalidad introducir un retardo configurable en una señal, lo que facilita la creación de redes neuronales que necesitan de esta particularidad para funcionar correctamente.

En la Figura 89 se muestra la ventana de configuración de este CAM que, aunque sencillo, aporta una funcionalidad vital para aplicaciones donde el estado anterior influye en la siguiente señal de salida del sistema.

Este CAM permite la reconfiguración dinámica de su único parámetro, pudiendo adaptar el tiempo de retardo de forma dinámica.

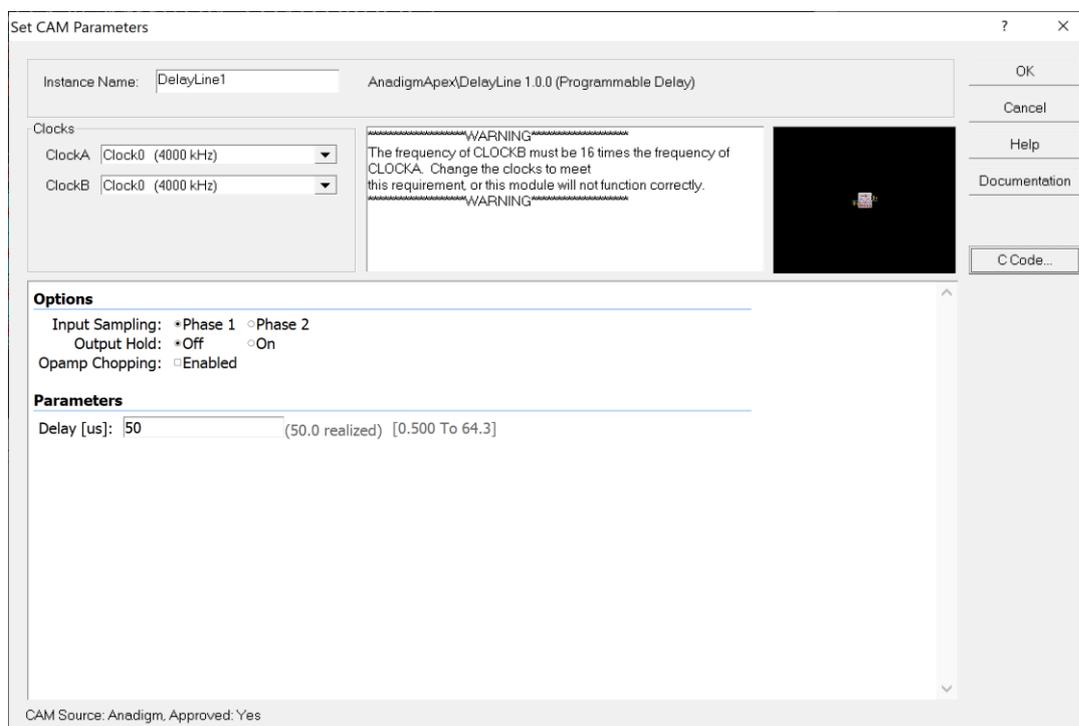


Figura 89. CAM delay

Otros CAM

Existen multitud de CAM que realizan diferentes tareas y que son de utilidad en el contexto industrial. De hecho, y como se ha indicado anteriormente, todos presentan aspectos interesantes y útiles para las diferentes áreas de aplicación posibles.

Entre estos otros CAM no recogidos en detalle, se encuentra el CAM de función de transferencia, que hace uso de la *Look-Up Table* (LUT) para implementar esta funcionalidad. Lo interesante se encuentra en que esta LUT es dinámicamente reconfigurable, pudiendo implementar funciones diferentes en tiempo real. En la Figura 90 se observa su función de reconfiguración, admitiendo 256 entradas.

```

Transfer Function Control
/* This function sets up the Transfer Function values for operation over input
voltage. It assumes the input table has 256 entries. */
☒ void setTransferFunctionTable ( double* Values )

```

Figura 90. Función de reconfiguración CAM función de transferencia

La LUT es utilizada por otros CAM como el generador de ondas periódicas, pudiendo construir cualquier onda y reconfigurar su funcionamiento de forma dinámica con las funciones mostradas en la Figura 91.

```

Waveform Control
/* This function allows a change in the counter reset value for this module. It allows
for varying table operations without having to reload the table. */
☒ void changeLUTReset ( Byte ResetValue )
/* This function sets up the Waveform Generator values for operation over time and
reset value. */
☒ void setWaveformTable ( double* Values, int Size, Byte ResetValue )

```

Figura 91. CAM generación de onda con LUT

Entre el resto de CAM aparecen CAM comparadores, conversores ADC, de transimpedancia o detectores de pico, entre otros, que facilitan y hacen posible el diseño e implementación de diferentes aplicaciones en el contexto industrial.

7. Resultados

Capítulo 7 de 8

7.1. APLICACIONES Y DESARROLLOS

El trabajo presentado en esta tesis doctoral tiene por resultados directos el desarrollo de las aplicaciones educativas mostradas en los apartados 4.2.1, 5.3 y 5.5.

Estos tres desarrollos se resumen en:

- Un diseño para el FPAA de Anadigm AN221E04 para acondicionar la señal de un sensor PT100 (PT100_Single_1k.ad2)
- Una aplicación para Windows con interfaz de usuario para gobernar la reconfiguración dinámica del circuito acondicionador del sensor de temperatura (Sensor_Temperatura.exe)
- Un diseño de ejemplo para el FPAA AN231E04 con un CAM de ganancia (GainSimple.ad2) para guiar la construcción de una aplicación remota
- Una aplicación para Windows para gobernar la reconfiguración dinámica de ese circuito de ejemplo, sin interfaz gráfica, pero admitiendo parámetros para su configuración (EjemploGain.exe)
- Una página web construida en PHP para la ejecución remota de esta aplicación (ganancia.php, gain.php)
- Tres diseños de circuito para Anadigm (AN231E04) y poder trabajar con tres CAM diferentes de filtros:
 - Filtro paso bajo (FiltroPasoBajo.ad2)
 - Filtro paso banda (FiltroPasoBanda - Biquad.ad2)
 - Filtro paso alto (FitroPasoAlto.ad2)
- Tres aplicaciones para Windows tanto con interfaz gráfica como admitiendo comandos para gobernar la reconfiguración dinámica de los tres diseños anteriores:
 - Para el filtro paso bajo (FiltroPasoBajo.exe)
 - Para el filtro paso banda (FiltroPasoBanda.exe)
 - Para el filtro paso alto (FiltroPasoAlto.exe)

- Una página web construida en PHP para la ejecución remota de estas aplicaciones (filtros.php, filter.php)
- Los elementos auxiliares en los que se apoya el desarrollo web
 - Lectura de logs (leerlog.php)
 - Hoja de estilos (EstiloGeneral.css)
- Un diseño para involucrar a dos placas del FPAA (AN221E04) en Anandgim (dosplacas.ad2)
- Una aplicación para Windows con interfaz gráfica para el gobierno de la reconfiguración dinámica del diseño anterior (DosPlacas.exe)

Estas aplicaciones y desarrollos cubren los diferentes escenarios propuestos en el capítulo 4, moviéndose entre los dos diferentes modelos de chip que Anadigm sigue manteniendo a la venta y utilizando diferentes técnicas. En la Tabla 3 se muestra la comparativa entre cada uno de los proyectos, donde se observa que, en conjunto e independientemente del circuito utilizado, se cubren los diferentes escenarios y posibilidades.

Tabla 3. Comparativa de escenarios cubiertos

	<i>Sensor de temperatura</i>	<i>Proyecto Ganancia</i>	<i>Proyecto Filtro</i>	<i>Proyecto Generador</i>
<i>Escenario no técnico</i>	Sí	Sí	Sí	Sí
<i>Escenario educación no superior</i>	Sí	No	Sí	Sí
<i>Escenario educación con necesidades específicas</i>	Sí	No	No	No
<i>Remoto/Presencial</i>	Presencial	Remoto	Remoto	Presencial
<i>Chip FPAA</i>	AN221E04	AN231E04	AN231E04	AN221E04
<i>Multi-placa (Daisychain)</i>	No	No	No	Sí

En la Tabla 3, como fortaleza de los resultados, se observa que, salvo el proyecto de ganancia, que se ha considerado no apto para escenarios no superiores debido a su especificidad, la reconfiguración dinámica y las técnicas utilizadas pueden servir en cualquiera de los entornos.

Además de tratarse de un resultado con utilidad propia, estas aplicaciones y desarrollos se han realizado de forma que puedan servir como marcos de desarrollo o plantillas para otros desarrollos adecuados a las necesidades específicas de una asignatura o de un grupo de alumnos. La parametrización, los comentarios del código y las explicaciones paso por paso contenidas en esta tesis ofrecen un punto de partida a futuros trabajos.

7.2. PRODUCCIÓN ACADÉMICA

Durante el desarrollo de estos estudios de doctorado que finalizan con la defensa de esta tesis, se ha validado el trabajo aquí presentado, en diferentes fracciones y momentos, en congresos y publicaciones, y se han realizado colaboraciones con otros compañeros del Departamento de Ingeniería Eléctrica, Electrónica, Control, Telemática y Química Aplicada a la Ingeniería (DIEECTQAI) en áreas relacionadas con la temática de esta tesis doctoral.

Los temas relacionados con la educación han sido los principales, participando en proyectos europeos centrados tanto en la educación como en una combinación de educación e industria, en grupos de investigación e innovación docente, grupos de trabajo internacionales y como voluntario y organizador en congresos internacionales.

En este apartado se enumeran los resultados conseguidos durante este periodo y se indican las actividades pendientes de publicación o finalización que dependen directamente de lo expuesto en esta tesis doctoral.

7.2.1. Artículos y capítulos

Se ha participado en la elaboración de una serie de artículos para revistas, capítulos de libro o congresos.

Estos artículos se enumeran a continuación, en orden cronológico descendente, donde en todos se ha participado como autor.

7.2.1.1. REVISTAS

Garcia-Loro, F. Baizan, P., Blazquez, M., Plaza, P., Macho, A., Orduña, P., San Cristobal, E. y Castro, M.,
 Expansión del Alcance de un Laboratorio Remoto a través de una Federación de Nodos: El Caso de VISIR.
 VAEP-RITA (Versión Abierta Español-Portugués de IEEE-RITA - A Latin-American Learning Technologies Journal – IEEE Revista Iberoamericana de Tecnologías del Aprendizaje). Vol. 7, núm 4, Noviembre de 2019, (Trimestral), págs. 113-122 (10).
 Capítulo Español de la Sociedad de Educación del IEEE, ISSN 2255-5706, Madrid (España).

Garcia-Loro, F., Blazquez, M., Baizan, P., Plaza, P., Macho, A., Orduña, P., Fernandez, R., San Cristobal, E. and Castro, M.
 Special Focus Paper: A Federation of Remote Laboratory OERs: Grid of VISIR systems through PILAR Project.
 iJOE – International Journal of OnLine and Biomedical Engineering. Vol 16, núm. 4, Abril de 2020, págs. 72-81 (10).
 International Association of Online Engineering, ISSN: 1861-2121, Kassel (Alemania).

Macho, A., Garcia Teruel, M., García Loro, F., Baizan, P., Blázquez, M., Plaza, P., SanCristóbal, E., Díaz, G., Gil Ortego, R. y Castro, M.
 Dynamic Reconfiguration in FPAA for Technical and non-Technical Education in a Global Environment.
 Computer Applications in Engineering Education. Vol. 29, núm. 4, xxxx de 2021, págs. 911-931 (20).
 John Wiley and Sons, Ltd., ISSN: 1099-0542, Sussex (Inglaterra).

7.2.1.2. CAPÍTULOS DE LIBRO

Kulesza, W.J., Gustavsson, I., Marques, M.A., Alves, G.R., Fidalgo, A.V., Hernandez-Jayo, U., Garcia-Zubia, J., Kreiter, C., Oros, R., Pester, A., Garbi Zutin, D., Auer, M.E., Garcia-Hernandez, C., Tavío Gallo, R., Savela, M., Garcia Loro, F., Macho Aroca, A., San Cristobal Ruiz, E., Díaz, G. y Castro, M.
 Una Federación de Laboratorios Remotos VISIR a través del Proyecto PILAR.
 TICAI 2017: TICs para a Aprendizagem da Engenharia, págs.: 29-35 (7).
 IEEE, Sociedade de Educação: Capítulos Espanhol e Português, Editores: Alfonso Lago Ferreira y Andre Fidalgo, ISBN 978-84-8158-774-6, (2017).

Blazquez-Merino, M., Macho-Aroca, A., Baizan-Alvarez, P., Garcia-Loro, F., San Cristobal, E., Díaz, G. y Castro, M.
 MOOC Estructurado Diseñado para la Optimización del Aprendizaje de Electricidad en la Etapa de Secundaria.
 TICAI 2018: TICs para a Aprendizaje de la Ingeniería, págs.: 39-48 (10).
 IEEE, Sociedad de Educación: Capítulos Español y Portugués, Editores: Andre Vaz Fidalgo y Oscar Martinez Bonastre, ISBN 978-84-8158-838-5 (2018).

Blazquez-Merino, M., Macho-Aroca, A., Baizan-Alvarez, P., Garcia-Loro, F., San Cristobal, E., Diaz, G. y Castro, M.
 Use of VISIR remote lab in secondary school: didactic experience and outcomes.
 Lectures Notes in Networks and Systems – Smart Industry & Smart Education, vol. 47, págs. 69-79 (11).
 Ed. Springer, Editores: Michael E. Auer y Reinhard Langmann, ISBN: 978-3-319-95677-0, Cham (Suiza), (2019).

Baizan, P., Macho, A., Blazquez, M., Garcia-Loro, F., Perez, C., Diaz, G., Sancristobal, E., Gil, R. y Castro, M.
 IoT Remote Laboratory based on ARM Device Extension of VISIR Remote Laboratories to Include IoT Support.
 Lectures Notes in Networks and Systems – Cyber-Physical Systems and Digital Twins, vol. 80, págs. 269-279 (11).
 Ed. Springer, Editores: Michael E. Auer y Bhimavaram, Kalyan Ram, ISBN: 978-3-030-23162-0 -0, Cham (Suiza), (2020).

Además, está pendiente de la finalización y publicación de dos capítulos en el libro “Diseño, simulación y experimentación remota de circuitos electrónicos” de dos capítulos:

- Diseño de sistemas lógicos analógicos desde alto nivel: VHDL-AMS
- Laboratorios remotos de componentes analógicos (VISIR) y de alto nivel (VISIR/FPAA)

7.2.1.3. CONGRESOS

García-Loro, F, Macho, A., Sancristobal, E., Rodriguez Artacho, M., Diaz, G. y Castro, M.
 Remote Laboratories for Electronics and New Steps in Learning Process Integration.
 REV 2016 – 13th International Conference on Remote Engineering & Virtual Instrumentation, (Anual), págs. 106-111 (6 págs. en USB). Organizador: International Association of Online Engineering (IAOE), GOLC (Global Online Laboratory Consortium), Universidad Politécnica de Madrid (Madrid, España) y UNED (Madrid, España), ISBN: 978-1-4673-8245-8, 24 al 26 de Febrero, 2016, Madrid (España).

Gil-Ortego, R., Baizan, P., Macho, A., Perez-Molina, C., Castro-Gil, M., Albert-Gomez, M.J., Jimenez-Castañeda, R. y Tzanova, S.
 Work in Progress – The MicroElectronics Cloud Alliance: A Way to Deliver OERs in a Cloud-based European Infrastructure.
 The Online, Open and Flexible Higher Education Conference 2016 – EADTU: Enhancing European Higher Education – Opportunities and Impact of New Modes of Teaching, (Anual), págs. 13 (463-475). Editores: Ubachs, G. y Konings, L. Organizador: EADTU y Universita Telematica Internazionali UNINETTUNO, ISBN: 978-90-79730-25-4, 19 al 21 de Octubre de 2016, Roma (Italia).

Kulesza, W., Gustavsson, I., Marques, A., Fidalgo, A., Alves, G.R., Hernandez-Jayo, U., Garcia-Zubia, J., Kreiter, C., Oros, R.G., Pester, A., Garbi-Zutin, D., Auer, M., Garcia-Hernandez, C., Tavio, R., Valtonen, K., Garcia-Loro, F., Macho, A., Sancristobal, E., Diaz, G. y Castro, M.,

A Federation of VISIR Remote Laboratories through the PILAR Project.

exp.at'17 4th Experiment@ International Conference – Online Experimentation, (Bianual), pág. 28-32 (5 pág. en USB)). Organizador: Universidade de Algarve, ISBN: 978-1-5386-0810-4, 6-8 de Junio de 2017, Faro (Portugal).

Macho, A., Garica Teruel, M., Baizan, P., Blazquez, M., Garcia-Loro, F., Sancristobal, Diaz, G., Gil, R. y Castro, M.

Dynamic Configuration in FPAA and its Use in Education.

FIE 2017, ASEE/IEEE Frontiers in Education Conference – Educating Our Future, Honoring Our Past, (Anual), págs. 1-7 (7 págs. en USB). Organizador: ASEE/IEEE, ISBN: 978-1-5090-5920-1, 18-21 de Octubre de 2017, Indianapolis, IN (USA).

Kulesza, W.J., Gustavsson, I., Marques, M.A., Alves, G.R., Fidalgo, A.V., Hernandez-Jayo, U., Garcia-Zubia, J., Kreiter, C., Oros, R., Pester, A., Garbi Zutin, D., Auer, M.E., Garcia-Hernandez, C., Tavio Gallo, R., Savela, M., Garcia Loro, F., Macho Aroca, A., San Cristobal Ruiz, E., Díaz, G. y Castro, M.

Una Federación de Laboratorios Remotos VISIR a través del Proyecto PILAR.

TICAI 2017: TICs para a Aprendizagem da Engenharia, págs.: 29-35 (7).

IEEE, Sociedade de Educação: Capítulos Espanhol e Português, Editores: Alfonso Lago Ferreira y Andre Fidalgo, ISBN 978-84-8158-774-6, (2017).

Blazquez-Merino, M., Macho-Aroca, A., Baizan-Alvarez, P., Garcia-Loro, F., San Cristobal, E., Diaz, G. y Castro, M.

Use of VISIR remote lab in secondary school: didactic experience and outcomes.

REV 2018 – 15th International Conference on Remote Engineering & Virtual Instrumentation - Smart Industry & Smart Education, (Anual), págs. 133-142 (10 págs. en USB). Organizador: International Association of Online Engineering (IAOE), GOLC (Global Online Laboratory Consortium), University of Applied Sciences Duesseldorf (Duesseldorf, Alemania), Editorial: Springer-Verlag, 21 al 23 de Marzo, 2018, Duesseldorf (Alemania).

Blazquez-Merino, M., Macho-Aroca, A., Baizán-Álvarez, P., Garcia-Loro, F., San Cristobal, E., Díaz, G. y Castro, M.

Structured MOOC designed to optimize Electricity learning at Secondary School.

IEEE Global Engineering Education Conference (EDUCON 2018) – "Emerging Trends and Challenges of Engineering Education", (Anual). págs. 229-238 (10). Organizador: IEEE-ES, Universidad de la Laguna, ISBN: 978-1-5386-2957-4, 17-20 de Abril de 2018, Santa Cruz de Tenerife (España).

Blazquez-Merino, M., Macho-Aroca, A., Baizan-Alvarez, P., Garcia-Loro, F., San Cristobal, E., Díaz, G. y Castro, M.

MOOC Estructurado Diseñado para la Optimización del Aprendizaje de Electricidad en la Etapa de Secundaria.

TICAI 2018: TICs para a Aprendizaje de la Ingeniería, págs.: 39-48 (10).

IEEE, Sociedad de Educacación: Capítulos Español y Portugués, Editores: Andre Vaz Fidalgo y Oscar Martinez Bonastre, ISBN 978-84-8158-838-5 (2018).

Garcia-Loro, F., Macho, A., San Cristobal, E., Diaz, G., Castro, M., Kulesza, W., Gustavsson, I., Nilsson, K., Fidalgo, A., Alves, A. Marques, A., Hernandez-Jayo, U., Garcia-Zubia, J., Kreiter, C., Oros, R., Pester, A., Garbi-Zutin, D., Auer, M., Garcia Hernandez, C., Tavio, R., Valtonen, K. y Lehtikangas, E.

Experimenting in PILAR Federation: a Common Path for the Future.

IEEE Global Engineering Education Conference (EDUCON 2018) – "Emerging Trends and Challenges of Engineering Education", (Anual). págs. 1524-1529 (6). Organizador: IEEE-ES, Universidad de la Laguna, ISBN: 978-1-5386-2957-4, 17-20 de Abril de 2018, Santa Cruz de Tenerife (España).

Pérez Molina, C., Sancristobal, E., Martin, S., Garcia Loro, F., Blazquez Merino, M., Baizan-Alvarez, P., Macho, A. y Castro, M.

Identifying the Best Practices in e-Engineering to Contribute to Build up High-Quality Trainings within the European e-LIVES Project.

The Online, Open and Flexible Higher Education Conference 2018, EADTU: OOFHEC2018, Blended and online Learning: Changing the Educational Landscape, (Anual), págs. 2 (1-2). Organizador: EADTU y The Aarhus University, 10 al 12 de Octubre de 2018, Aarhus (Dinamarca).

Garcia-Loro, F., Sancristobal, E., Diaz, G., Macho, A., Baizan, P., Blazquez, M., Castro, M., Plaza, P., Orduña, P., Auer, M., Kulesza, W., Gustavsson, I., Nilsson, K., Fidalgo, A., Alves, G., Marques, A., Hernandez.Jayo, U., Garcia-Zubia, J., Kreiter, C., Pester, A., Tavio, R., Valtonen, K. y Lehtikangas, E.

PILAR: a Federation of VISIR Remote Laboratory Systems for Educational Open Activities.

TALE 2018, IEEE International Conference on Teaching, Assessment and Learning for Engineering: Engineering Next-Generation Learning, (Anual), págs. 264-271 (8 págs. en USB). Organizador: IEEE, ISBN: 978-1-5386-6521-3, 4-7 de Diciembre de 2018, Wollongong (Australia).

Baizan, P., Macho, A., Blazquez, M., Garcia-Loro, F., Perez, C., Diaz, G., Sancristobal, E., Gil, R. y Castro, M.

IoT Remote Laboratory based on ARM Device Extension of VISIR Remote Laboratories to Include IoT Support.

REV 2019 – 16th International Conference on Remote Engineering & Virtual Instrumentation - Cyber-Physical Systems and Digital Twins, (Anual), págs. 103-115 (13 págs.). Organizador: International Association of Online Engineering (IAOE), GOLC (Global Online Laboratory Consortium), B.M.S College of Engineering (Bangalore, India), Editorial: Springer-Verlag, 3 al 5 de Febrero, 2019, Bangalore (India).

Macho, A., Baizan, P., Blazquez, M., Garcia-Loro, F., Sancristobal, E., Diaz, G., Gil, R., Perez, C. y Castro, M.

Work in Progress: Proof of Concept: Remote Laboratory Raspberry Pi + FPAA.

IEEE EDUNINE 2019 III IEEE World Engineering Education Conference 2019 – Modern Educational Paradigms for Computer and Engineering Careers, (Anual), págs. 1-4 (4). Organizador: da Rocha Brito, C. y Ciampi, M.M. – IEEE Education Society y COPEC (Brazil Science and Education Research Council). ISBN: 978-1-7281-1666-2, 17-20 de Marzo de 2019, Lima (Perú).

Premiado: Best Paper Award in Innovation, Challenges & Strategies

Hernandez-Jayo, H., Garcia-Zubia, J., Castro, M., Garcia Loro, F., Valtonen, K., San Cristobal, E., Diaz Orueta, G., Macho, A., Alves, G., Fidalgo, A., Marques, A., Pester, A., Kreiter, C., Ursutiu, D. y Garcia, C.

PILAR: Plataforma de Federación de Laboratorios Remotos VISIR de Electrónica Analógica.

TAAE 2018. XIII Congreso sobre Tecnologías, Aprendizaje y Enseñanza de la Electrónica, (Bianual). págs. 43-48 (6). Organizador: Universidad de La Laguna. ISBN: 978-84-09-03113-9, 20 al 22 de Junio de 2018, Tenerife (España).

Blazquez-Merino, M., Macho-Aroca, A., Baizan-Alvarez, P., Garcia-Loro, F., San Cristobal, E., Díaz, G. y Castro, M.

MOOC Estructurado Diseñado para la Optimización del Aprendizaje de Electricidad en la Etapa de Secundaria.

TICAI 2018: TICs para a Aprendizaje de la Ingeniería, págs.: 39-48 (10).

IEEE, Sociedad de Educación: Capítulos Español y Portugués, Editores: Andre Vaz Fidalgo y Oscar Martinez Bonastre, ISBN 978-84-8158-838-5 (2018).

Blazquez, M., Macho, A., Baizan, P., Garcia, F., San Cristobal, E., Diaz, G., Castro, M., y Plaza, P.

Experiencia Didáctica en la Escuela Secundaria con el Laboratorio Remoto VISIR.

TAAE 2018. XIII Congreso sobre Tecnologías, Aprendizaje y Enseñanza de la Electrónica, (Bianual). págs. 299-308 (10). Organizador: Universidad de La Laguna. ISBN: 978-84-09-03113-9, 20 al 22 de Junio de 2018, Tenerife (España).

Garcia Loro, F., Quintana, B., Fernandez, M., Blazquez, M., Macho, A., Baizan Alvarez, P., Plaza, P., San Cristobal Ruiz, E., Perez-Molina, C., Diaz Orueta, G. y Castro, M.

Evolución en la Provisión de Servicios de Laboratorio Remoto a través de Protocolos de Federación.

TAAE 2020. XIV Congreso sobre Tecnologías, Aprendizaje y Enseñanza de la Electrónica, (Bianual). págs. 25-34 (9). Conferencia virtual. Organizador: Instituto Superior de Ingeniería de Oporto, ISEP. ISBN: 978-989-54758-3-4, 8 al 10 de Julio de 2020, Oporto (Portugal).

Plaza, P., Castro, M., Sancristobal, E., Garcia-Loro, F., Gil, R., Menacho, A., Blazquez, M., Quintana, B., Martin, S., Mur, F., Macho, A., Baizan, P., Carrasco, R., Carro, G., López-Rey, A., Perez, C., Meier, R. y Tovar, E.

Open Activities and Technologies During COVID-19 from the IEEE Student Branch at UNED.

TALE 2020, IEEE International Conference on Teaching, Assessment and Learning for Engineering: Embarking on a New Era of Learning with Transformative Technologies, (Anual), págs. 195-200 (6 págs.). Organizado de forma online (mundo virtual). Organizador: IEEE, ISBN: 978-1-7281-6942-2, 8-11 de Diciembre de 2020, Takamatsu (Japón).

F. García-Loro, A. Macho, M. Castro, G.R. Alves, M.A. Marques, N. Lima, L. Rodríguez-Gil, R. Najimaldeen and R.M. Fernández, "Remote laboratory VISIR: recent advances, initiatives, federation, limitations and future," in - 2021 IEEE Global Engineering Education Conference (EDUCON), pp. 1754-1757, 2021.

P. Plaza, M. Castro, J.M. Sáez-López, E. Sancristobal, R. Gil, A. Menacho, F. García-Loro, B. Quintana, S. Martin, M. Blázquez, A. Macho, P. Baizán, F. Mur, G. Carro, C. Pérez, R. Carrasco, Á. López-Rey, M. Rodríguez-Artacho and J.A. Ruipérez-Valiente, "Promoting Computational Thinking through Visual Block Programming Tools," in - 2021 IEEE Global Engineering Education Conference (EDUCON), pp. 1131-1136, 2021.

P. Plaza, M. Castro, E. Sancristobal, F. García-Loro, R. Gil, A. Menacho, M. Blázquez, B. Quintana, S. Martin, F. Mur, A. Macho, P. Baizán, R. Carrasco, G. Carro, Á. López-Rey, C. Pérez, R. Meier and E. Tovar, "Build your own robot," in - 2021 IEEE Global Engineering Education Conference (EDUCON), pp. 543-551, 2021.

F. Garcia-Loro, C. Perez, E. San Cristobal, M. Blazquez, A. Macho, M. Fernandez, P. Baizan, A. Menacho and M. Castro, "e-Engineering Learning, Teaching and Training at UNED," in - 2021 International e-Engineering Education Services Conference (e-Engineering), pp. 62-67, 2021.

7.2.2. Proyectos y grupos de investigación

Los artículos y capítulos enumerados en el apartado anterior tienen relación en gran medida con los diferentes proyectos y grupos de investigación en los que se ha participado.

En este apartado se enumeran siguiendo, de nuevo, un orden cronológico inverso y mostrando la información más relevante de cada uno de estos proyectos y grupos de investigación.

7.2.2.1. PROYECTOS

Título del proyecto:	e-LIVES. e-Learning InnoVative Engineering Solutions - 585938-EPP-12017-1-FR-EPPKA2-CBHE-J
Entidad financiadora:	Erasmus+ Capacity Building in Higher Education 2017, de la Unión Europea
Entidades participantes:	Universidad de Limoges, (Francia) (coordinador del proyecto), Instituto Politecnico de Oporto, (Portugal), Katholieke Universiteit Leuven, (Bélgica), Departamento de Ingeniería Eléctrica, Electrónica y de Control de la UNED (España), LabsLand Experimentia SL, (España), International Association of Online Engineering (IAoE), (Austria), Universidad Cadi Ayyad, (Marruecos), Universidad Abdelmalek Essaadi, (Marruecos), Universidad Virtual de Tunis, (Túnez), Universidad de Kairouan, (Túnez), Universidad Abdelhamid Ibn Badis, (Argelia), Universidad Badji Mokhtar, (Argelia), Universidad 8 Mai 1945 Guelma, (Argelia), Princess Sumaya University for Technology – PSUT (Jordania) y Tafila Technical University, (Jordania)
Duración, desde:	10/2017 hasta: 10/2020
Investigador responsable:	Clara Pérez Molina (coordinadora de la UNED) y Guillaume Andrieu y Claire Dalmay (coordinadores generales)
Número de investigadores:	70 (10 UNED)
Importe total:	988.730 € (59.705 € UNED)
Título del Proyecto	PILAR. Platform Integration of Laboratories based on the Architecture of VISIR - Erasmus+ Strategic Partnership nº 2016-1-ES01-KA203-025327
Entidad financiadora:	Programa Erasmus Plus (Life Long Learning) KA2 - Cooperation for Innovation and the Exchange of Good Practices, de la Unión Europea
Entidades participantes:	Departamento de Ingeniería Eléctrica, Electrónica y de Control, y Departamento de Teoría de la Educación y Pedagogía Social de la UNED (España), Blekinge Tekniska Hogskola (Suecia), Internationale Gesellschaft fur Online Engineering Verein (Austria), Universidad de la Iglesia de Deusto (España), Instituto Politecnico do Porto (Portugal), Espoon Seudun Koulutuskuntayhtyma OMNIA (Finlandia), EVM Porject Management Experts SL (España) y Fachhochschule Kärnten - gemeinnützige Privatstiftung (Austria)
Duración, desde:	9/2016 hasta: 08/2019
Investigador responsable:	Manuel Castro Gil (coordinador general)
Número de investigadores:	65 (10 UNED)
Importe total:	262.815 € (46.121 € UNED)

Título del proyecto: **I4EU Key Competences for an European Model of Industry 4.0** - nº 2019-1-FR01-KA202-062965

Entidad financiadora: Programa Erasmus Plus (Strategic Partnerships for vocational education and training) KA2 - Cooperation for innovation and the exchange of good practices, de la Unión Europea

Entidades participantes: Université de Bordeaux (Francia) (coordinador del proyecto), Departamento de Ingeniería Eléctrica, Electrónica, Control, Telemática y Química Aplicada a la Ingeniería de la UNED (España), Fachhochscitule des Mittelstandes (FHM) GmbH – University of Applied Sciences (Alemania), MAG S.R.L. (Italia), Business Upper Austria – OO Wirtschaftsagentu GmbH, (Austria), Associação Parque de Ciencia e Tecnologia de Almada/Setubal - MADAN PARQUE (Portugal), EVM - EVM Project Management Experts (España), Cedel - Cooperativa Sociale Educativa ELIS (Italia) y Ecosistemas Virtuales Modulares, S.L., EVM, (España)

Duración, desde: 9/2019 hasta: 08/2022

Investigador responsable: Elio San Cristóbal Ruiz (coordinador de la UNED) y David Chen (coordinador general)

Número de investigadores: 50 (10 UNED)

Importe total: 352 877€ (49.180 € UNED)

Título del proyecto: **ECoVEM European Centre of Vocational Excellence in Microelectronics** - nº 620101-EPP-1-2020-1-BG-EPPKA3-VET-COVE

Entidad financiadora: Programa Erasmus Plus (Support for Policy Reform) KA3 - Dedicated VET Tools, Centres of Vocational Excellenc, de la Unión Europea

Duración, desde: 11/2020 hasta: 10/2024

Investigador responsable: Elio San Cristóbal Ruiz (coordinador de la UNED) y Slavka Tzanova (coordinador general)

Número de investigadores: 90 (14 UNED)

Importe total: 3.990.321 € (202.264 € UNED)

7.2.2.2. GRUPOS DE INVESTIGACIÓN E INNOVACIÓN

Grupo de Investigación de la UNED GI103, I4Labs (antiguo G-eLios)

Grupo de Investigación en Ingeniería Eléctrica y Tecnologías Avanzadas en Educación y su Estandarización, Electrónica, Control, Computados, Energías Renovables, Sostenibilidad, Movilidad, Telemática y Ciberseguridad, Bioingeniería, Inteligencia de datos, Control Optimizado Adaptativo y Química Aplicada a la Ingeniería.

Grupo de Innovación Docente en Tecnologías Educativas para la Industria Conectada de la UNED GID2016-17, G-TEIC (antiguo G-TAEI)

Grupo de Innovación Docente en Tecnologías Avanzadas en Educación y su Estandarización en la Ingeniería Eléctrica, Electrónica, Control, Computadores, Energías Renovables, Sostenibilidad, Movilidad, Telemática y Ciberseguridad, Bioingeniería, Inteligencia de datos, Control Optimizado Adaptativo y Química Aplicada a la Ingeniería.

7.2.3. Docencia

Se ha tenido la oportunidad de participar en la docencia de distintas asignaturas de máster oficial en la UNED, así como diferentes colaboraciones con otras instituciones académicas. Las asignaturas de máster oficial son:

Electronics for information and communication technologies

Código: **2880504-** Curso: **2020/2021** Tipo: **Contenidos**

Título donde se imparte:

Máster Universitario en Sistemas Electrónicos de Información y Comunicación / Information and Communication Electronic Systems (UNED-Plovdivski U. Paisii Hilendarski-Bulgaria)

ECTS: **5** Horas: **125.0** Periodo: **Semestre 1** Idioma: **Inglés**

Microelectronics

Código: **28805105** Curso: **2020/2021** Tipo: **Contenidos**

Título donde se imparte:

Máster Universitario en Sistemas Electrónicos de Información y Comunicación / Information and Communication Electronic Systems (UNED-Plovdivski U. Paisii Hilendarski-Bulgaria)

ECTS: **5** Horas: **125.0** Periodo: **Semestre 2** Idioma: **Inglés**

Durante este periodo de tiempo se ha tenido la oportunidad de participar como docente invitado en una universidad mexicana, la Universidad Panamericana, en la Facultad de Ingeniería y más concretamente para la asignatura de Gestión de la Innovación y la Tecnología.

Además, y a través de las acciones profesionales contempladas en la mención industrial, se ha dirigido en solitario un Trabajo Fin de Máster en el Máster en Big Data, Tecnología y Analítica Avanzada por título “Estrategia para la conceptualización de modelos de IA en el contexto de gestión de la energía”.

7.2.4. Otras actividades académicas

En el transcurso de estos estudios de doctorado se han realizado otras actividades directamente relacionadas con la actividad académica, desarrollando acciones ligadas, directa o indirectamente, con la temática de esta tesis doctoral.

Destaca la fundación del Capítulo Nu Alpha de la sociedad Eta Kappa Nu (HKN), sociedad de honor del IEEE, como presidente fundador y poniendo en marcha iniciativas externas con otros capítulos como el correspondiente a la Universidad Politécnica de Madrid (UPM), al Politécnico de Torino en Italia y a la Universidad de Waseda en Japón.

Este capítulo, junto con el capítulo Nu Beta de la UPM son los dos primeros de España, y uno de los primeros de Europa, reconociéndose a ambos capítulos el liderazgo en el proceso. A través de la participación en esta sociedad y a través de la rama de estudiantes del IEEE en la UNED, se han realizado charlas y videoconferencias sobre los FPAA y su reconfiguración dinámica [106] y entrevistas [107] con carácter académico y educativo.

Estas actividades se unen a la propia del doctorado como la participación en la jornada de doctorandos con el póster “Dynamic Reconfiguration in FPAA, Applications and its use in Education”, reuniones de trabajo de los diferentes proyectos europeos antes citados o diferentes mesas redondas en las que se ha participado, siempre con la temática de la reconfiguración dinámica de los FPAA como elemento común.

Complementando a la producción científica, se han realizado tres revisiones para la revista IEEE Access y dos para la revista IEEE Rita en las áreas de inteligencia artificial, machine learning y redes neuronales.

7.2.5. Becas y premios

Durante el desarrollo de estos estudios de doctorado se han recibido diferentes reconocimientos, oficiales y extraoficiales, gracias a las actividades descritas anteriormente.

Destacan en este apartado:

- Beca para la formación de profesorado universitario (FPU), con número de solicitud FPU16/06473 por Resolución de 21 de julio de 2017. La beca fue concedida por el ministerio, pero finalmente no fue aceptada.
- En el congreso mundial de educación en ingeniería, EDUNINE, en su edición de 2019 se ha recibido el premio “EDUNINE 2019 Best Paper Awards” en la categoría “Innovación, Retos y Estrategias” por el trabajo “Proof of concept: Remote Laboratory Raspberry Pi + FPAA”.
- Nominado al premio “Student Leadership Award” de la Sociedad de Educación del IEEE.

7.3. ÁREA INDUSTRIAL

En el apartado profesional e industrial se ha participado en el programa de mención para el Doctorado Industrial a través de Iberdrola. Los resultados relativos a esta participación, así como una definición más amplia del contexto y las tareas realizadas pueden consultarse en el Anexo III.

De forma breve, los resultados obtenidos en esta área están relacionados tanto con la aplicación industrial de la reconfiguración dinámica como en las estrategias de investigación e implementación aprendidas en el desarrollo profesional e incorporadas a la práctica académica.

7.4. CONSECUCCIÓN DE LOS OBJETIVOS

En el apartado 1.2 se han fijado los objetivos de este trabajo de doctorado, poniendo foco en el estudio de los FPAA y su reconfiguración dinámica, explotando sus posibilidades y estudiando sus aplicaciones industriales.

En la Tabla 4 se observa la consecución de los objetivos, indicando los apartados que lo cubren y sirven como evidencia.

Tabla 4. Relación de objetivos y apartados que los cubren

<i>Objetivo</i>	<i>Apartados</i>
<i>Estudiar la historia y el desarrollo de los dispositivos electrónicos dinámicamente reconfigurables, más concretamente los FPAA.</i>	2.1
	2.2
	2.3
<i>Analizar las posibilidades de la reconfiguración dinámica de los FPAA en las diferentes situaciones posibles.</i>	3.1
	5.2
	0
<i>En el ámbito educativo, estudiar los diversos contextos existentes y desarrollar las aplicaciones y beneficios que pueden darse.</i>	3.1
<i>Desarrollar aplicaciones reales para esos contextos educativos que utilicen la reconfiguración dinámica de los FPAA, siendo una de estas aplicaciones su integración con VISIR.</i>	4.2.1
	0
	5.5.1
<i>Asegurar que, de estos desarrollos y trabajos, se obtienen metodologías y procedimientos para poder generar más aplicaciones que se adapten a un gran espectro de situaciones.</i>	3.2
	4.2.1
	0
<i>Desarrollar las principales utilidades y aplicaciones industriales que esta reconfiguración dinámica puede tener, centrándose en áreas de especial interés, como la inteligencia artificial.</i>	6.2
	6.3
	6.4
	6.5
<i>Realizar publicaciones en congresos internacionales y al menos una publicación en una revista de impacto.</i>	7.2
<i>Extraer conclusiones sobre la aplicación de la reconfiguración dinámica tanto en entornos profesionales como académicos</i>	8.1
	8.2

De forma más detallada, comentando los resultados asociados a cada uno de estos objetivos:

- Estudiar la historia y el desarrollo de los dispositivos electrónicos dinámicamente reconfigurables, más concretamente los FPAA.

Este objetivo general que queda cubierto en los apartados 2.1 y 2.2, presenta de forma breve el contexto y la realidad de los dispositivos electrónicos reconfigurables, en especial los analógicos y, más concretamente, los FPAA. Más allá de tratarse de una introducción a esta tesis doctoral, la consecución de este objetivo pone en contexto y ayuda a entender la realidad actual de este tipo de dispositivos.

Esta realidad explica el potencial que todavía queda sin explotar en los FPAA y sirve de aliciente para continuar con su estudio, desarrollo y aplicación práctica en distintos campos.

- Analizar las posibilidades de la reconfiguración dinámica de los FPAA en las diferentes situaciones posibles.

Siendo este uno de los objetivos clave de la tesis, se desarrolló en los apartados 2.3, 3.1, 5.2 y 6.1, presentando el potencial de esta técnica en diferentes situaciones reales, tras el estudio previo y la validación de conceptos a lo largo de estos estudios de doctorado.

La consecución de este objetivo, presentando estas opciones, valida continuar con el resto de los objetivos y de desarrollos, pues su implementación práctica posee una serie de beneficios o, al menos, un alto potencial de mejora o de apertura de nuevas posibilidades.

- En el ámbito educativo, estudiar los diversos contextos existentes y desarrollar las aplicaciones y beneficios que pueden darse.

Este objetivo, que analiza los diferentes escenarios educativos en el apartado 3.1, cubre una de las motivaciones principales de la tesis. La importancia de este objetivo es la de estudiar las posibles diferencias entre situaciones educativas, atendiendo no solo al tipo de estudios sino también a la edad o a la modalidad de los mismos.

El resultado de la consecución de este objetivo es detectar diferentes cualidades de la reconfiguración dinámica que pueden ser aprovechadas de

forma diferente atendiendo a estos diferentes escenarios. Así, la posibilidad de abstracción de los alumnos de ciertos conceptos; la facilidad, rapidez y seguridad en la modificación de funcionamiento del dispositivo o la opción de crear interfaces adaptadas se explotan en mayor o menor medida en cada uno de estos escenarios.

- Desarrollar aplicaciones reales para esos contextos educativos que utilicen la reconfiguración dinámica de los FPAA, siendo una de estas aplicaciones su integración con VISIR.

Se han desarrollado aplicaciones tanto para laboratorios presenciales como remotos a través del uso de VISIR. Además, se ha creado una prueba de concepto con una solución mixta entre ambos casos a través de Raspberry Pi [60].

Cubriendo los dos escenarios principales que requieren de desarrollos diferentes y abordando escenarios genéricos, se muestran las posibilidades de esta técnica en el campo de la educación para todos los escenarios detectados del objetivo anterior.

- Asegurar que, de estos desarrollos y trabajos, se obtienen metodologías y procedimientos para poder generar más aplicaciones que se adapten a un gran espectro de situaciones.

En los apartados 3.2, 4.2.1 y 0 se desarrolla no solo una metodología, sino aplicaciones marco paso a paso que sirven como guía para el desarrollo de otras aplicaciones.

Esto permite replicar estos conceptos, obteniendo los beneficios asociados al uso de la reconfiguración dinámica de los FPAA en los diversos campos de aplicación. Se cumple así uno de los objetivos más importantes de esta tesis, que es asegurar la replicabilidad, y por lo tanto la usabilidad, de lo desarrollado durante estos estudios de doctorado.

- Desarrollar las principales utilidades y aplicaciones industriales que esta reconfiguración dinámica puede tener, centrándose en áreas de especial interés, como la inteligencia artificial.

Este objetivo, complementado con los resultados obtenidos a lo largo de la práctica profesional que confieren la mención industrial proporciona una mayor visión de las posibilidades de esta técnica y dispositivos,

complementando así el objetivo de analizar las posibilidades de los FPAA, apoyando su desarrollo y animando a otros estudiantes, docentes e investigadores a desarrollar soluciones e investigar en la materia.

- Realizar publicaciones en congresos internacionales y al menos una publicación en una revista de impacto.

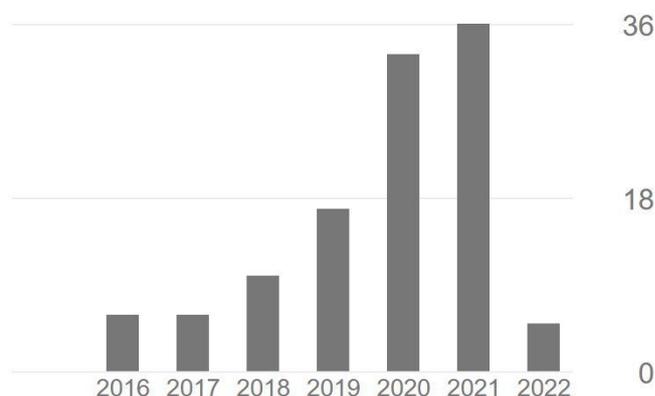
Las publicaciones realizadas pueden consultarse a lo largo del capítulo 7, más específicamente en los apartados mostrados en la Tabla 4. El impacto de estas publicaciones puede observarse en la Tabla 5, siendo la fuente Google Scholar [108].

Estas publicaciones, además del proceso en sí de publicación y revisión, han requerido, en el caso de los congresos, la preparación de las presentaciones pertinentes y la validación de los trabajos por parte de estudiantes, docentes e investigadores a nivel internacional.

Además, parte del contenido desarrollado en estas publicaciones se ha presentado en forma de talleres o charlas públicas de forma didáctica y divulgativa, lo que apoya todavía más el objetivo de dar a conocer los FPAA y su reconfiguración dinámica para aumentar su interés dentro del mundo académico y profesional.

Tabla 5. Citas desde el inicio del doctorado hasta marzo de 2022 – Google Scholar

	Total	Desde 2017
Citas	114	108
Índice h	5	5
Índice i10	4	4



Se ha participado en diferentes revisiones (IEEE Access, IEEE RITA), obteniendo así una capacidad más completa del proceso de revisión por pares y de la producción científica.

- Extraer conclusiones sobre la aplicación de la reconfiguración dinámica tanto en entornos profesionales como académicos.

Siendo una parte fundamental de la tesis, las conclusiones recogen lo aprendido a lo largo de estos estudios de doctorado y sirven de punto de partida para otros posibles trabajos.

La importancia del enfoque multidimensional de esta tesis doctoral es que puede servir de punto de partida para trabajos a diferentes niveles y a diferentes áreas, tanto para desarrollar aplicaciones en áreas no técnicas hasta para investigar en el aumento de las capacidades industriales de esta técnica.

8. Conclusiones

Capítulo 8 de 8

8.1. CONCLUSIONES: ÁREA EDUCATIVA

Uno de los objetivos principales de esta tesis doctoral y que se ha presentado en el capítulo 1 es el de analizar las capacidades de la reconfiguración dinámica de los FPAA en los diferentes escenarios educativos.

Los resultados del capítulo 7 resumen lo conseguido, donde no solo se concluye que los FPAA y su reconfiguración dinámica son una importante herramienta educativa en el ámbito de la ingeniería, sino también en otras áreas como la medicina o biología y también en niveles tempranos de la educación, acercando conceptos complejos de una forma segura y controlada.

En todos esos escenarios, se concluye:

- Que los FPAA y su reconfiguración dinámica permiten desarrollar aplicaciones para que los alumnos alcancen más objetivos en menos tiempo, gracias a la experimentación con los conceptos pertinentes de forma rápida y sin necesidad de realizar cambios en los componentes discretos.
- Que estas aplicaciones pueden abstraer al alumno de los conceptos que todavía no conoce o no tiene por qué dominar. Esto facilita la introducción de algunos conceptos en edades tempranas o en áreas no técnicas, sin necesidad de equipamiento especializado.
- Que estos beneficios pueden obtenerse tanto en la educación presencial como en remoto. A través de los laboratorios remotos, como el desarrollado junto con VISIR en esta tesis doctoral, se da acceso de forma remota a los alumnos a las mismas características, pudiéndose adaptar la interfaz si fuera necesario.
- Gracias a una metodología clara y sencilla de desarrollo, como la expuesta en esta tesis doctoral, es posible dotar a las instituciones académicas de un amplio catálogo de prácticas, sin necesidad de diferentes placas o equipos y con posibilidad de unificar esfuerzos en cuanto a mantenimiento y puesta en producción.
- Minimiza riesgos al reducir la necesidad de manipular componentes.

Este análisis y posterior puesta en práctica y desarrollo arrojan no solo conclusiones en cuanto a su capacidad educativa sino también a aspectos generales, como son:

- **Costes:** este tipo de laboratorios suponen un ahorro importante tanto en componentes discretos como en equipos especializados, pues los FPAA podrían hacer varias funciones únicamente modificando su configuración de trabajo. Dentro de este ahorro de costes se incluye la paralelización de actividades y la disminución de la necesidad de dispositivos de control al operar, como se ha mostrado en este trabajo, en *daisy chain*.
- **Sinergias entre áreas:** especialmente relevante en las universidades, este tipo de laboratorios, remotos o presenciales, pueden ser compartidos por departamentos de una misma facultad o incluso entre facultades diferentes. Además, utilizando una metodología de desarrollo como la presentada en esta tesis aparecen posibilidades donde, por ejemplo, una facultad técnica desarrolle trabajos que sirvan como prácticas o entornos controlados a otras. Estas sinergias, además, pueden ser aprovechadas por los equipos de mantenimiento y técnicos de laboratorio, para mantener la infraestructura y dar servicio a las diferentes unidades o facultades.
- **Diversidad:** la aplicación de los FPAA de forma remota facilita no solo el acercamiento de los conceptos pertinentes a alumnos que no pueden asistir presencialmente, sino que su aplicación, remota o presencial, es capaz de adecuar los controles y la interacción a las diferentes necesidades que puedan presentar los alumnos.
- **Gran potencial:** estas aplicaciones poseen un gran potencial práctico tanto en laboratorios remotos como presenciales, que podría verse multiplicado con un mayor desarrollo de estos dispositivos.

Se ha mostrado en este trabajo las posibilidades de desarrollo junto con otros dispositivos como Raspberry Pi, aumentando el potencial educativo y pudiendo realizar prácticas y sesiones de todo tipo, convergiendo diferentes ideas y conceptos. Finalmente, y aunque los FPAA comerciales actuales tienen un gran margen de mejora en cuanto a sus características y desarrollo, el estado actual de estos dispositivos es suficiente para el desarrollo educativo.

8.2. CONCLUSIONES: ÁREA INDUSTRIAL

El área industrial tiene especial relevancia en dos vertientes. La primera y más directa son sus aplicaciones finales, pues la aplicación de la reconfiguración dinámica de los FPAA ofrece un importante potencial en áreas de un gran interés como la ciberseguridad, la inteligencia artificial o el prototipado rápido en procesos de innovación.

En la segunda de estas vertientes se encuentra el hecho de que a mayor interés industrial en este tipo de dispositivos se conseguirá un mayor desarrollo, redundando no solo en las aplicaciones industriales sino, también, en el ámbito educativo.

Tras el análisis de las aplicaciones, mostrado en el capítulo 6, y de la experiencia profesional, con más detalle en el Anexo III, se obtienen conclusiones diferenciadas en dos grandes grupos, las posibilidades actuales y el potencial de este tipo de aplicaciones con un mayor desarrollo de los FPAA comerciales actuales.

En cuanto a las aplicaciones que pueden ser implementadas en este momento con los dispositivos en su grado de desarrollo comercial actual se encuentran:

- Las relativas al prototipado rápido: pues facilita la realización de pruebas y ensayos en diferentes áreas, siendo uno de los desarrollados en esta tesis el campo de la energía en su más amplio espectro, pero pudiéndose utilizar en otros, como en el de la salud o el transporte.
- *Smart Cities – Internet of Things* – sensores: los FPAA, y gracias a su reconfiguración dinámica, pueden formar parte de una red distribuida que necesite adecuar diferentes señales provenientes de sensores en situaciones diferentes y donde sea necesario actualizar su funcionamiento tanto de forma autónoma como supervisada. En este campo el desarrollo actual de los FPAA es más que suficiente para lidiar con la carga de trabajo de estas situaciones.

También en lo relacionado a sensores, sin necesariamente encontrarse dentro de una *Smart City*, tanto como herramienta flexible para adecuar diferentes sensores como para adaptarse a situaciones desconocidas.

- Tratamiento de audio: siendo una de las aplicaciones específicas de algunos de los chips de Anadigm, el tratamiento de audio es la aplicación ideal para este tipo de dispositivos. Pudiendo beneficiarse de la reconfiguración dinámica en sus dos modos, de estados y algorítmico, y pudiéndose aplicar no solo para el terreno artístico sino industrial en cuanto a formar parte de sistemas de reconocimiento de voz, de determinados sonidos, etc.
- En determinados aspectos de ciberseguridad: añadiendo una componente analógica y dinámica, aunque también como elemento auxiliar en cuanto al tratamiento de señales, como el comentado en el punto anterior de la voz.
- Comunicaciones: en entornos industriales pueden coexistir diferentes protocolos y buses de comunicaciones, lo que puede aumentar la complejidad a la hora del tratamiento de estas señales, o su supervisión. Los FPAA pueden modificar su comportamiento en el tiempo para realizar mediciones o integrar diferentes funcionalidades en una misma vez para acometer este tipo de tareas.

Tras este trabajo, el segundo grupo de aplicaciones que, aunque con un gran potencial, todavía necesitarían de un mayor desarrollo de los FPAA para poder acometer esas tareas con seguridad y eficiencia, son las relacionadas con la inteligencia artificial y los sistemas inteligentes.

En el primer caso porque es necesario una mayor densidad de recursos, para realizar actividades relacionadas con la ingeniería neuromórfica, como se ha visto en el apartado 6.3.1. Las densidades de recursos requeridas por este tipo de aplicaciones quedan muy lejos de las ofrecidas por los FPAA comerciales actuales.

En torno a los sistemas inteligentes, los FPAA ya pueden operar en conjunto con los FPGA o controladores lo suficientemente potentes, pero puede ser relevante para las aplicaciones industriales integrar esa capacidad de control en los propios FPAA, simplificando todavía más el diseño de este tipo de aplicaciones y disminuyendo los puntos de posibles errores.

En definitiva, y por todo lo anterior, los FPAA y su reconfiguración dinámica ofrecen suficientes capacidades en el entorno industrial para un importante

número de casos de uso y situaciones actuales. A la vez, su potencial en otras áreas, en las que su aplicación no es posible en la actualidad debido a su falta de densidad de recursos o de ciertas funcionalidades, justifica el interés en un desarrollo más profundo de sus características y capacidades.

8.3. LÍNEAS FUTURAS Y PRÓXIMOS PASOS

Como se puede observar en los puntos anteriores, existen dos grandes conclusiones: la utilidad de la reconfiguración dinámica en ciertos aspectos educativos e industriales y el gran potencial que tendría un mayor desarrollo de estos dispositivos.

En cuanto a la utilidad anterior, las líneas futuras pasan por el aprovechamiento académico de estas aplicaciones dentro de la Universidad Nacional de Educación a Distancia (UNED), tanto de los laboratorios, presenciales y remotos, ya desarrollados como la construcción de nuevas prácticas enfocadas a asignaturas concretas.

La colaboración con la universidad para la estandarización de esta metodología de diseño para incluir en el ciclo de construcción y desarrollo de una asignatura este tipo de prácticas y laboratorios. Colaborando también en futuros trabajos finales en máster y grado para conseguir un mayor aprovechamiento y avance.

Finalmente, en el terreno educativo, el siguiente paso sería exportar este aprendizaje y aplicaciones a otras facultades, escuelas y universidad para su aprovechamiento y mayor desarrollo.

En cuanto a la parte industrial, los próximos pasos están relacionados con la integración de estas capacidades en algunas de las áreas que, por seguridad, objetivos de negocio y capacidad dentro del área, estén permitidas. Además, el esfuerzo investigador ha de enfocarse en justificar un mayor desarrollo de estos dispositivos, colaborando también con fabricantes como Anadigm para aumentar las capacidades de futuros dispositivos.



Conclusions

English version of Chapter 8 of 8

CONCLUSIONS: EDUCATIONAL AREA

One of the main objectives of this doctoral thesis, which has been presented in Chapter 1, is to analyze the capabilities of dynamic reconfiguration of FPAA in different educational scenarios.

The results of Chapter 7 summarize what has been achieved, where it is not only concluded that FPAA and their dynamic reconfiguration are an important educational tool in the field of engineering, but also in other areas such as medicine or biology, and in early levels of education, thus introducing complex concepts in a safe and controlled way.

In all these scenarios, it is concluded:

- That FPAA and their dynamic reconfiguration enable the development of applications for students to achieve more objectives in less time, through experimentation with relevant concepts quickly and without the need for changes of discrete components.
- That these applications can abstract the student from concepts they do not yet know or need to master. This facilitates the introduction of some concepts at early ages or in non-technical areas, without the need of specialized equipment.
- That these benefits can be obtained both in face-to-face and remote education. Through remote laboratories, such as the one developed together with VISIR in this doctoral thesis, students are given remote access to the same features, and the interface can be adapted if necessary.
- Thanks to a clear and simple development methodology, such as the one presented in this doctoral thesis, it is possible to provide academic institutions with a wide range of practices, without the need for different boards or equipment and with the possibility of unifying efforts in terms of maintenance and production start-up.
- It minimizes risks by reducing the need to manipulate components.

This analysis, subsequent implementation, and development yield not only conclusions regarding its educational capacity but also general aspects, such as:

- **Costs:** these types of laboratories represent a significant saving in both discrete components and specialized equipment, since the FPAA could perform several functions simply by modifying its working configuration. These cost savings include the parallelization of activities and the reduced need for control devices when operating, as shown in this work, in daisy chain.
- **Synergies between areas:** especially relevant in universities, these types of laboratories, remote or on-site, can be shared by departments of the same faculty or even between different faculties. In addition, using a development methodology such as the one presented in this thesis, possibilities arise where, for example, a technical faculty develops works that serve as practices or controlled environments to others. These synergies can also be used by the maintenance teams and laboratory technicians to maintain the infrastructure and provide service to the different units or faculties.
- **Diversity:** the application of the FPAA remotely facilitates not only the approach of the relevant concepts to students who cannot attend in person, but its application, remote or in person, is capable of adapting the controls and interaction to the different needs that students may present.
- **Great potential:** these applications have great practical potential in both remote and on-site laboratories, which could be even greater with further development of these devices.

This work has shown the possibilities of development together with other devices such as Raspberry Pi, increasing the educational potential and being able to perform practices and sessions of all kinds, converging different ideas and concepts. Finally, and although the current commercial FPAA have a great margin for improvement in terms of features and development, the current state of these devices is sufficient for educational development.

CONCLUSIONS: INDUSTRIAL AREA

The industrial area is particularly relevant in two aspects. The first and most direct are its final applications, since the application of dynamic reconfiguration of FPAAs offers significant potential in areas of great interest such as cybersecurity, artificial intelligence or rapid prototyping in innovation processes.

The second of these aspects is the fact that the greater the industrial interest in this type of device, the greater the development will be, not only in industrial applications but also in the educational field.

After the analysis of the applications, shown in Chapter 6, and of the professional experience, with more detail in Annex III, conclusions are drawn in two main groups: the current possibilities and the potential of these types of applications with a greater development of the current commercial FPAAs.

Regarding the applications that can be implemented at this time with the devices in their current degree of commercial development:

- Those related to rapid prototyping: as it facilitates testing and trials in different areas, one of the areas developed in this thesis is the energy field in its broadest spectrum. It can also be used in other fields, such as health or transportation.
- Smart Cities - Internet of Things - sensors: FPAAs, thanks to their dynamic reconfiguration, can be part of a distributed network that needs to adapt to different signals coming from sensors in different situations and, where it is necessary, update their operation both autonomously and under supervision. In this field, the current development of FPAAs is more than enough to deal with the workload of these situations.

Also in relation to sensors, without necessarily being inside a Smart City, FPAAs can act as both a flexible tool to adapt different sensors and to adapt to unknown situations.

- Audio processing: being one of the specific applications of some of Anadigm's chips, audio processing is the ideal application for this type of device. It can benefit from dynamic reconfiguration in its two modes,

state and algorithmic, and can be applied not only in the artistic field but also in the industrial field in terms of being part of voice recognition systems, particular sounds recognition, etc.

- In certain aspects of cybersecurity: adding an analog and dynamic component, but also as an auxiliary element in terms of signal processing, as discussed in the previous point of the voice.
- Communications: in industrial environments, different communication protocols and buses may coexist, which may increase the complexity of signal processing and monitoring. FPAAs can modify their behavior over time to perform measurements or integrate different functionalities at the same time to undertake these types of tasks.

Following this work, the second group of applications that, although with great potential, would still require further development of FPAAs to be able to undertake these tasks safely and efficiently, are those related to artificial intelligence and intelligent systems.

In the first case, because a higher density of resources is required to perform activities related to neuromorphic engineering, as discussed in section 6.3.1. The resource densities required for these types of applications are far from those offered by current commercial FPAAs.

Around intelligent systems, FPAAs can already operate in conjunction with sufficiently powerful FPGAs or controllers, but it may be relevant for industrial applications to integrate this control capability into the FPAAs themselves, further simplifying the design of these types of applications and decreasing the number of possible errors.

In short, and for all the above, FPAAs and their dynamic reconfiguration offer sufficient capabilities in the industrial environment for a significant number of use cases and current situations. At the same time, its potential in other areas, where its application is currently not possible due to their lack of resource density or certain functionalities, justifies the interest in a deeper development of their characteristics and capabilities.

NEXT STEPS

As can be seen in the previous points, there are two main conclusions: the usefulness of dynamic reconfiguration in certain educational and industrial aspects and the potential achievements that a more vigorous development of these devices would have.

Regarding the former, next steps are related to the academic use of these applications within the National University of Distance Education (UNED), which both face-to-face and remote laboratories have already developed as well as constructed new practices focused on specific subjects.

Collaboration with the university for the standardization of this design methodology to include in the cycle of construction and development of a subject these types of practices and laboratories. Collaborating also in future final works in masters and other degrees for better use and progress.

Finally, in the educational field, the next step would be to export these learnings and applications to other faculties, schools, and universities for its use and further development.

On the industrial side, the next steps are related to the integration of these capabilities in some of the areas that, due to security, business objectives, and capacity within the area, are suitable. In addition, the research effort should focus on justifying further development of these devices, also collaborating with manufacturers such as Anadigm to increase the capabilities of future devices.



Referencias

REFERENCIAS

- [1] Ferranti Ltd., "Ferranti ULA 2000 Series Datasheet," Mar. 1977. Online: <https://archive.org/details/FerrantiULA2000SeriesDatasheet/mode/1up> [Accedido: agosto 2021].
- [2] C.D. Smith, "The ZX Spectrum Ula: How to Design a Microcomputer," ZXDesign Technology and Media, Jul. 2010. ISBN: 0956507107.
- [3] E.K.F. Lee y P.G. Gulak, "A CMOS Field-programmable analog array," Solid-State Circuits, IEEE Journal of, vol. 26, pp. 1860-1867, Dic 1991.
- [4] E.K.F. Lee y P.G. Gulak, "A transistor-based field programmable analog array," en Solid-State Circuits Conference, 1995. Digest of Technical Papers. 42nd ISSCC, 1995 IEEE International, pp. 198-199, 366, Feb 1995.
- [5] E. Pierzchala, M.A. Perkowski, P. Van Halen y R. Schaumann, "Current Mode amplifier/integrator for field programmable analog array," en Solid State Circuits Conference, 1995. Digest of Technical Papers. 42nd ISSCC, 1995 IEEE International, pp. 196-197, Feb 1995.
- [6] H.W. Klein, "The EPAC Architecture: An Expert Cell Approach to Field Programmable Analog Devices," Analog Integrated Circuits and Signal Processing, vol. 17, pp. 91-103, 1998.
- [7] B. Pankiewicz, M. Wojcikowski, S. Szczepanski y Y. Sun, "A CMOS field programmable analog array and its application in continuous-time OTA-C filter design," The 2001 IEEE International Symposium on Circuits and Systems pp. 5-8 vol. 1, 2001.
- [8] T.S. Hall, P. Hasler, P. y D.V. Anderson, "Field Programmable Analog Arrays: A Floating-Gate Approach," en FPL '02: Proceedings of the Reconfigurable Computing Is Going Mainstream, 12th International Conference on Field Programmable Logic and Applications, (London, UK), pp. 424-433, Springer-Verlag, 2002.
- [9] B. Pankiewicz, M. Wojcikowski, S. Szczepanski y Yichuang Sun, "A CMOS field programmable analog array and its application in continuous-time OTA-C filter design," ISCAS 2001. The 2001 IEEE International Symposium on Circuits and Systems (Cat. No.01CH37196), 2001, pp. 5-8 vol. 1, doi: 10.1109/ISCAS.2001.921774.

- [10] P.E. Hasler y C.M. Twigg, "An OTA-based Large-Scale Field Programmable Analog Array (FPAA) for faster On-Chip Communication and Computation," en *Circuits and Systems*, 2007. ISCAS 2007. IEEE International Symposium on, pp. 177-180, Mayo 2007.
- [11] S. Pavan, Y.P. Tsvividis y K. Nagaraj, "Widely programmable high-frequency continuous-time filters in digital CMOS technology," en *IEEE Journal of Solid-State Circuits*, vol. 35, no. 4, pp. 503-511, Abril 2000, doi: 10.1109/4.839910.
- [12] J. Becker y Y. Manoli, "A continuous-time field programmable analog array (FPAA) consisting of digitally reconfigurable G/sub M/-cells," 2004 IEEE International Symposium on Circuits and Systems (IEEE Cat. No.04CH37512), 2004, pp. I-1092, doi: 10.1109/ISCAS.2004.1328389.
- [13] J. Becker, F. Henrici, S. Trendelenburg, M. Ortmanns y Y. Manoli, "A Continuous-Time Hexagonal Field-Programmable Analog Array in 0.13 μm CMOS with 186MHz GBW," en *Solid-State Circuits Conference, 2008. ISSCC 2008. Digest of Technical Papers. IEEE International*, pp. 70-596, Feb. 2008.
- [14] S. George, S. Kim, S. Shah, J. Hasler, M. Collins, F. Adil, R. Wunderlich, S. Nease and S. Ramakrishnan, "A Programmable and Configurable Mixed-Mode FPAA SoC," en *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 24, no. 6, pp. 2253-2261, June 2016, doi: 10.1109/TVLSI.2015.2504119.
- [15] X. Quan, S.H.K. Embabi, y E. Sanchez-Sinencio, "A current mode based field programmable analog array architecture for signal processing applications," *Proceedings of IEEE Custom Integrated Circuits Conference, Santa Clara, 1998*, pp. 12.6.1-12.6.4.
- [16] S.H.K. Embabi, X. Quan, N. Oki, A. Manjrekar y E. Sánchez-Sinencio, "A Current-Mode Based Field-Programmable Analog Array for Signal Processing Applications." *Analog Integrated Circuits and Signal Processing*, vol. 17, no. 1, 1998, pp. 125-142.
- [17] S.H.K. Embabi, X. Quan, N. Oki, A. Manjrekar y E. Sánchez-Sinencio, "A field programmable analog signal processing array," *Proceedings of the 39th Midwest Symposium on Circuits and Systems*, 1996, pp. 151-154 vol.1, doi: 10.1109/MWSCAS.1996.594067.

- [18] D. Varghese y J.N. Ross, "A Continuous-time Hierarchical Field Programmable Analogue Array for Rapid Prototyping and Hierarchical Approach to Analogue Systems Design," 2005 18th Symposium on Integrated Circuits and Systems Design, 2005, pp. 248-253, doi: 10.1109/SBCCI.2005.4286865.
- [19] M.S. Diab y S.A. Mahmoud, "Survey on Field Programmable Analog Array Architectures Eliminating Routing Network," en IEEE Access, vol. 8, pp. 220779-220794, 2020, doi: 10.1109/ACCESS.2020.3043292.
- [20] S.H. Tyson, "Field Programmable Analog Arrays: A Floating Gate Approach," School of Electrical and Computer Engineering Georgia Institute of Technology, 2004.
- [21] Z3bu, "Schematic of switching capacitor," "Dec 11,. 2004. Online: https://en.wikipedia.org/wiki/File:Schematic_of_switching_capacitor.svg#metadata [Accedido: agosto 2021].
- [22] MOTOROLA, "MPAA020 field programmable analog array datasheet", Abril 1997. Online: <https://pdf1.alldatasheet.com/datasheet-pdf/view/5057/MOTOROLA/MPAA020.html> [Accedido: agosto 2021].
- [23] Anadigm, "Anadigm FPAA," Online: <https://www.anadigm.com/fpaa.asp> [Accedido: agosto 2021].
- [24] Anadigm, "Anadigm About Us," Online: <https://www.anadigm.com/aboutus.asp> [Accedido: agosto 2021].
- [25] S. Chang, B. Hayes-Gill y C. Paul, "Multi-function block for a switched current field programmable analog array," en 1996 Midwest Symposium en Circuits and Systems, Ago. 1996.
- [26] I.M. Pandiev y M.P. Aleksandrova, "Dynamic FPAA-based mixed-signal processing circuit for thin-film CdTe/Lead-free perovskite photodetectors," Elektronika Ir Elektrotehnika, vol. 27, pp. 22-30, 2021. doi: <https://doi.org/10.5755/j02.eie.28751>.
- [27] F. Baskaya, B. Gestner, C. Twigg, S.K. Lim, D.V. Anderson y P. Hasler, "Rapid Prototyping of Large-scale Analog Circuits With Field Programmable Analog Array," en - 15th Annual IEEE Symposium on Field-Programmable Custom Computing Machines (FCCM 2007), pp. 319-320, 2007. doi: 10.1109/FCCM.2007.34.

[28] EE Times, "U.K. startup to revive Motorola programmable analog technology," Mar. 2000. Online: <https://www.eetimes.com/u-k-startup-to-revive-motorola-programmable-analog-technology/> [Accedido: agosto 2021].

[29] Anadigm, "dpASP Solutions for Audio Applications," Online: https://www.anadigm.com/sol_audio.asp [Accedido: agosto 2021].

[30] Anadigm, "RangeMaster Chipset," Online: <https://www.anadigm.com/rangemaster.asp> [Accedido: agosto 2021].

[31] Anadigm, "Anadigm Development Tools," Online: <https://www.anadigm.com/devtools.asp> [Accedido: agosto 2021].

[32] Anadigm, "AN221E04 Datasheet Dynamically Reconfigurable FPAA With Enhanced I/O," Tech. Rep. DS030100-U006c, 2012. Online: http://www.anadigm.com/_doc/DS030100-U006.pdf [Accedido: agosto 2021].

[33] Anadigm, "AN231E04 Datasheet Rev 1.5," 2021 Online: https://www.anadigm.com/_doc/DS231000-U001.pdf [Accedido: agosto 2021].

[34] Anadigm, "AN221K04-v4 – AnadigmVortex Development Board," 2013. Online: https://www.anadigm.com/_doc/UM022104-K004.pdf [Accedido: agosto 2021].

[35] Anadigm, "Anadigm SingleApex Development Board," 2015. Online: https://www.anadigm.com/_doc/UM231001-K001.pdf [Accedido: agosto 2021].

[36] Anadigm, "AnadigmDesigner2," ver. 2.8.0.10, Enero 28, 2018. Online: [anadigm.com](http://www.anadigm.com) [Accedido: agosto 2021].

[37] J.M. Faura Enríquez, "Diseño e implementación de arquitecturas dinámicamente reconfigurables basadas en microprocesador,". Tesis Doctoral. Lectura: En la Universidad Autónoma de Madrid. Escuela Técnica Superior de Informática (España) en 2001

[38] Cypress, "Cypress PSoC," Online: <https://www.cypress.com/products/microcontrollers-mcus> [Accedido: agosto 2021].

- [39] J. Madrenas, J.M. Moreno, E. Canto, J. Cabestany, J. Faura, I. Lacadena y J.M. Insenser, "Rapid prototyping of electronic systems using FIPSOC," en *1999 7th IEEE International Conference on Emerging Technologies and Factory Automation. Proceedings ETFA '99 (Cat. No.99TH8467)*, pp. 287-296 vol.1, 1999. doi: 10.1109/ETFA.1999.815368.
- [40] Anadigm, "App Note - 209 - Application Note: Developing a State-Driven Embedded System Using the ATmega128," 2009. Online : https://www.anadigm.com/_apps/AN221009-U209.pdf [Accedido: agosto 2021].
- [41] Anadigm, "App Note - 305 - Application Note: State-Driven Control of a dpASP using a Microchip PIC." 2010. Online : https://www.anadigm.com/_apps/AN231010-U305.pdf [Accedido: agosto 2021].
- [42] A. Macho, M.G. Teruel, F. García-Loro, P. Baizan, M. Blazquez, E. Sancristobal, G. Díaz, R. Gil y M. Castro, "Dynamic reconfiguration in FPAA for technical and nontechnical education in a global environment," *Comput Appl Eng Educ*, vol. 29, pp. 911-930, 2021. doi: <https://doi.org/10.1002/cae.22329>.
- [43] A. Macho, M. Garcia Teruel, P. Baizan, M. Blazquez, F. Garcia-Loro, E. Sancristobal, G. Diaz, R. Gil y M. Castro, "Dynamic reconfiguration in FPAA and its use in education," *IEEE Frontiers in Education Conference (FIE)*, 2017, pp. 1-7, doi: 10.1109/FIE.2017.8190564.
- [44] M. Collins, J. Hasler y S. Shah, "An approach to using RASP tools in analog systems education," *2016 IEEE Frontiers in Education Conference (FIE)*, 2016, pp. 1-8, doi: 10.1109/FIE.2016.7757675.
- [45] M. Abdullah and M. Budiman, "Home-made PIC 16F877 microcontroller-based temperature control system for learning automatic control," *Computer Applications in Engineering Education*, vol. 19, pp. 10-17, 2011.
- [46] C. Choi, "Comparing microcontroller and analog methods for tracking control experiments," *2015 IEEE Frontiers in Education Conference (FIE)*, 2015, pp. 1-4, doi: 10.1109/FIE.2015.7344418.
- [47] F. Yang, T. Zhang, V. Tiwari, B. Shu, C. Zhang, Y. Wang, L. Vera-Portocarrero, S.N. Raja y Y. Guan, "Effects of Combined Electrical Stimulation of the Dorsal Column and Dorsal Roots on Wide-Dynamic-Range Neuronal Activity in Nerve-Injured Rats," *Neuromodulation*, vol. 18, pp. 592-598, 2015. doi: 10.1111/ner.12341.

[48] C.M. Twigg and P.E. Hasler, "Incorporating Large-Scale FPAA's Into Analog Design y Test Courses," en *IEEE Transactions on Education*, vol. 51, no. 3, pp. 319-324, Aug. 2008, doi: 10.1109/TE.2008.916762.

[49] thermometricscorp.com, "Platinum resistance thermometers (PRTs)," vol. 2021, Nov 27, 2017. Online:
<https://web.archive.org/web/20171127055015/http://www.thermometricscorp.com:80/pt100> [Accedido: agosto 2021].

[50] M. Dou, S.T. Sanjay, D.C. Dominguez, P. Liu, F. Xu y X. Li, "Multiplexed instrument-free meningitis diagnosis on a polymer/paper hybrid microfluidic biochip," *Biosensors and Bioelectronics*, vol. 87, pp. 865-873, 2017.

[51] A. D'Ausilio, "Arduino: A low-cost multipurpose lab equipment," *Behavior Research Methods (Online)*, vol. 44, pp. 305-13, 2012.

[52] A. Salinas-Castillo, D.P. Morales, A. Lapresta-Fernández, M. Ariza-Avidad, E. Castillo, A. Martínez-Olmos, A.J. Palma y L. Capitan-Vallvey, "Evaluation of a reconfigurable portable instrument for copper determination based on luminescent carbon dots," *Analytical and Bioanalytical Chemistry*, vol. 408, pp. 3013-3020, 2016.

[53] D.P. Morales, A. García, E. Castillo, M.A. Carvajal, L. Parrilla y A.J. Palma, "An application of reconfigurable technologies for non-invasive fetal heart rate extraction," *Med.Eng.Phys.*, vol. 35, pp. 1005-1014, 2013.

[54] H.L. Tran, Van Nam Pham y Duc Thao Nguyen, "A hardware implementation of intelligent ECG classifier," *Compel*, vol. 34, pp. 905-919, 2015.

[55] A. Malcher y P. Falkowski, "Analog Reconfigurable Circuits," *International Journal of Electronics and Telecommunications*, vol. 60, pp. 8-19, 2014.

[56] F. Pires, Q. Ferreira, C.A.V. Rodrigues, J. Morgado y F.C. Ferreira, "Neural stem cell differentiation by electrical stimulation using a cross-linked PEDOT substrate: Expanding the use of biocompatible conjugated conductive polymers for neural tissue engineering," *Biochimica Et Biophysica Acta (BBA) - General Subjects*, vol. 1850, pp. 1158-1168, 2015.

[57] E. Fabregas, G. Farias, S. Dormido-Canto, S. Dormido y F. Esquembre, "Developing a remote laboratory for engineering education," *Comput.Educ.*, vol. 57, pp. 1686-1697, 2011.

- [58] M. Tawfik, "Laboratory as a Service (LaaS) a Paradigm for Developing and Implementing Modular Remote Laboratories = Laboratorio como Servicio (LaaS): un Paradigma para Desarrollar e Implementar Laboratorios Remotos Modulares," *Laboratorio Como Servicio (LaaS) : Un Paradigma Para Desarrollar E Implementar Laboratorios Remotos Modulares*, 2013. Tesis Doctoral. Lectura: En la UNED. Universidad Nacional de Educación a Distancia (España) en 2013.
- [59] D.D. Roel y M. Kumar, "Design and implementation of higher order sigma delta modulator circuits using FPAA," *Analog Integr.Cir.Signal Proc.*, vol. 104, pp. 169-182, 2020.
- [60] A. Macho, P. Baizan, M. Blazquez, F. Garcia-Loro, E. Sancristobal, G. Diaz, R. Gil, C. Perez y M. Castro, "Work in progress: Proof of concept: Remote Laboratory Raspberry Pi + FPAA," *IEEE World Conference on Engineering Education (EDUNINE)*, 2019, pp. 1-4, doi: 10.1109/EDUNINE.2019.8875827. pp. 1-4, 2019.
- [61] I. Ashraf, M. Umer, R. Majeed, A. Mehmood, W. Aslam, M. Naveed Yasir y G.S. Choi, "Home automation using general purpose household electric appliances with Raspberry Pi and commercial smartphone," *Plos One*, vol. 15, pp. e0238480, 2020.
- [62] P. Antonov, "Command line parse," Ago 18,. 2002. Online: <https://www.codeproject.com/script/Articles/ViewDownloads.aspx?aid=2773> [Accedido: agosto 2021].
- [63] I.G. Stan, "Read last line from file," Oct 2,. 2009. Online: <https://stackoverflow.com/questions/1510141/read-last-line-from-file> [Accedido: agosto 2021].
- [64] VMware, "XAMPP Apache + MariaDB + PHP + Perl," 2021, Online: <https://www.apachefriends.org/es/index.html> [Accedido: agosto 2021].
- [65] J. Garcia-Zubia, J. Cuadros, S. Romero, U. Hernandez-Jayo, P. Orduña, M. Guenaga, L. Gonzalez-Sabate y I. Gustavsson, "Empirical Analysis of the Use of the VISIR Remote Lab in Teaching Analog Electronics," *IEEE Transactions on Education*, vol. 60, pp. 149-156, 2017.
- [66] F. Garcia-Loro, M. Blazquez, P. Baizan, P. Plaza, A. Macho, R. Fernandez, E.S. Cristobal, M. Castro y P. Orduña, "A federation of remote laboratory OERs grid of VISIR systems through PILAR Project," *International Journal of Online and Biomedical Engineering*, vol. 16, pp. 72-81, 2020.

[67] E. San Cristóbal Ruíz, "Metodología, estructura y desarrollo de interfaces intermedias para la conexión de laboratorios remotos y virtuales a plataformas educativas," 2010. Tesis Doctoral. Lectura: En la UNED. Universidad Nacional de Educación a Distancia (España) en 2010.

[68] F. García Loro, "Evaluación y aprendizaje en laboratorios remotos: propuesta de un sistema automático de evaluación formativa aplicado al laboratorio remoto VISIR," 2018. Tesis Doctoral. Lectura: En la UNED. Universidad Nacional de Educación a Distancia (España) en 2018.

[69] A.V. Fidalgo, G.R. Alves, M.A. Marques, M.C. Viegas, M.C. Costa-Lobo, U. Hernandez-Jayo, J. Garcia-Zúbia e I. Gustavsson, "Adapting Remote Labs to Learning Scenarios: Case Studies Using VISIR and RemotElectLab," *IEEE Revista Iberoamericana De Tecnologías Del Aprendizaje*, vol. 9, pp. 33-39, 2014.

[70] F. Garcia-Loro, E.S. Cristobal, G. Diaz, A. Macho, P. Baizan, M. Blazquez, M. Castro, P. Plaza, P. Orduña, M. Auer, W. Kulesza, I. Gustavsson, K. Nilsson, A. Fidalgo, G. Alves, A. Marques, U. Hernandez-Jayo, J. Garcia-Zubia, C. Kreiter, A. Pester, C. Garcia-Hernandez, R. Tavio, K. Valtonen y E. Lehtikangas, "PILAR: a Federation of VISIR Remote Laboratory Systems for Educational Open Activities," en - *2018 IEEE International Conference on Teaching, Assessment, and Learning for Engineering (TALE)*, pp. 134-141, 2018.

[71] T. Yang, J. Hu, W. Geng, Y. Fu y M. Tavakoli, "FPAA-Based Control of Bilateral Teleoperation Systems for Enhanced User Task Performance," *Presence-Teleop Virt*, vol. 26, pp. 210-227, 2017.

[72] Y. Tian, K. Cai, D. Zhang, X. Liu, F. Wang y B. Shirinzadeh, "Development of a XYZ scanner for home-made atomic force microscope based on FPAA control," *Mechanical Systems and Signal Processing*, vol. 131, pp. 222-242, 2019.

[73] M. Balato, L. Costanzo, D. Gallo, C. Landi, M. Luiso y M. Vitelli, "Design and implementation of a dynamic FPAA based photovoltaic emulator," *Solar Energy*, vol. 123, pp. 102-115, 2016.

[74] A. Nevado, C. Mora y H. Pastor, "Control Adaptativo Predictivo Experto: Metodología y Aplicación Industrial," *I Seminario de Aplicaciones Industriales de Control Avanzado – SAICA 2005*.

- [75] F. Rosenblatt, "The perceptron: A probabilistic model for information storage and organization in the brain," *Psychol.Rev.*, vol. 65, pp. 386-408, 1958.
- [76] S.T. Pérez-Suárez, "Metodologías de diseño de redes neuronales sobre dispositivos digitales programables para el procesamiento de señales en tiempo real," 2015. Tesis Doctoral. Lectura: En la Universidad de Las Palmas de Gran Canaria (España) en 2015.
- [77] M. Sekerli y R.J. Butera, "An implementation of a simple neuron model in field programmable analog arrays," en - *The 26th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*, pp. 4564-4567, 2004.
- [78] S. Vichik, "Quadratic and linear optimization with analog circuits," ProQuest Dissertations and Theses, 2015. Tesis Doctoral. Lectura: en University of California, Berkeley (Estados Unidos) en 2015.
- [79] P. Dong, G.L. Bilbro y M.Y. Chow, "Implementation of Artificial Neural Network for Real Time Applications Using Field Programmable Analog Arrays," en - *The 2006 IEEE International Joint Conference on Neural Network Proceedings*, pp. 1518-1524, 2006.
- [80] A. Natarajan y J. Hasler, "Hodgkin–Huxley Neuron and FPAA Dynamics," *IEEE Transactions on Biomedical Circuits and Systems*, vol. 12, pp. 918-926, 2018.
- [81] D.G. Moreno, A.A. Del Barrio, G. Botella y J. Hasler, "A Cluster of FPAA's to Recognize Images using Neural Networks," *IEEE Transactions on Circuits and Systems II: Express Briefs*, pp. 1, 2021.
- [82] S. Hussein y A. Mahmood, ANN-Based Speed Control Of DC Motor Using FPAA, 2013. Online:
https://www.researchgate.net/publication/337831840_ANN-Based_Speed_Control_Of_DC_Motor_Using_FPAA [Accedido: agosto 2021].
- [83] Anadigm, "Anadigm QuadApex Development Board ," 2015. Online:
https://anadigm.com/_doc/UM231004-K001.pdf [Accedido: agosto 2021].
- [84] G. Mastorakis, C.X. Mavromoustakis, J.M. Batalla y E. Pallis, "Convergence of Artificial Intelligence and the Internet of Things," *Cham : Springer International Publishing : Imprint: Springer*, 2020.

[85] F. Al-Turjman, "Artificial Intelligence in IoT," *Cham : Springer International Publishing : Imprint: Springer*, 2019.

[86] A. Silva-Juárez, E. Tlelo-Cuautle, L.G. de la Fraga y R. Li, "FPAA-based implementation of fractional-order chaotic oscillators using first-order active filter blocks," *Journal of Advanced Research*, vol. 25, pp. 77-85, 2020.

[87] S.F. Zedek, "Integration of mixed programmable architectures : applied to fault detection in heterogeneous structures; Intégration d'architectures mixtes reconfigurables : Application à la détection de défauts dans des structures hétérogènes," 2015. Tesis Doctoral. Lectura: en Université de Toulouse (Francia) en 2015.

[88] M. Laiho, J.O. Hasler, J. Zhou, C. Du, W. Lu, E. Lehtonen y J.H. Poikonen, "FPAA/Memristor Hybrid Computing Infrastructure," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 62, pp. 906-915, 2015.

[89] C. Mead, "Neuromorphic electronic systems," *Proceedings of the IEEE*, vol. 78, no. 10, pp. 1629-1636, Oct. 1990, doi: 10.1109/5.58356.

[90] Intel, "Ordenadores con sentido del olfato: el chip neuromórfico de Intel capaz de oler productos químicos peligrosos," March 16, 2020. Online: <https://newsroom.intel.es/news-releases/ordenadores-con-sentido-del-olfato-el-chip-neuromorfico-de-intel-capaz-de-oler-productos-quimicos-peligrosos/#gs.cbgi0y> [Accedido: agosto 2021].

[91] N. Imam y T.A. Cleland, "Rapid online learning and robust recall in a neuromorphic olfactory circuit," *Nature Machine Intelligence*, vol. 2, pp. 181-191, 2020.

[92] Intel, "Loihi 2: A New Generation of Neuromorphic Computing," 2021. Online: <https://www.intel.com/content/www/us/en/research/neuromorphic-computing.html> [Accedido: septiembre 2021].

[93] Intel, "Intel Advances Neuromorphic with Loihi 2, New Lava Software Framework and New Partners," vol. 2021, September 30, 2021. Online: <https://www.intel.com/content/www/us/en/newsroom/news/intel-unveils-neuromorphic-loihi-2-lava-software.html> [Accedido: septiembre 2021].

[94] R.A. Nawrocki, R.M. Voyles y S.E. Shaheen, "A Mini Review of Neuromorphic Architectures and Implementations," *IEEE Transactions on Electron Devices*, vol. 63, pp. 3819-3829, 2016.

- [95] E. Castillo Morales, "Protección de la propiedad intelectual de circuitos digitales para la síntesis de descripciones de alto nivel," 2008. Tesis Doctoral. Lectura: en Universidad de Granada (España) en 2008.
- [96] R. Suszynski y K. Wawryn, "Rapid prototyping of algorithmic A/D converters based on FPAA devices," *Polska Akademia Nauk. Bulletin of the Polish Academy of Sciences*, vol. 61, pp. 691, 2013.
- [97] D. Anderson, C. Marcjan, D. Bersch, H. Anderson, P. Hu, O. Palusinski, D. Gettman, I. Macbeth y A. Bratt, "A field programmable analog array and its application," en - *Proceedings of CICC 97 - Custom Integrated Circuits Conference*, pp. 555-558, 1997.
- [98] L. Znamirowski, O.A. Palusinski y C. Reiser, "Optimization Technique for Dynamic Reconfiguration of Programmable Analog/Digital Arrays," *Analog Integr. Cir. Signal Proc.*, vol. 31, pp. 19-30, 2002.
- [99] J. Hasler y S. Shah, "Security implications for ultra-low power configurable SoC FPAA embedded systems," *Journal of Low Power Electronics and Applications*, vol. 8, 2018.
- [100] H. Hu, X. Liu y F. Xie, "Design and Implementation of Autonomous and Non-Autonomous Time-Delay Chaotic System Based on Field Programmable Analog Array," *Entropy*, vol. 21, pp. 437, 2019.
- [101] E. Günay y K. Altun, "A performance comparison study of programmable platforms: FPAA and FPGA implementation of COOK communication system," en - *2017 European Conference on Circuit Theory and Design (ECCTD)*, pp. 1-4, 2017.
- [102] Anadigm, "dpASP Solutions for Audio Applications," 2021. Online: https://www.anadigm.com/sol_audio.asp [Accedido: agosto 2021].
- [103] P. Falkowski y A. Malcher, "Dynamically Programmable Analog Arrays in Acoustic Frequency Range Signal Processing," *Metrology and Measurement Systems*, vol. XVIII, pp. 77, 2011.
- [104] S. Bhattacharyya, S. Andryczik y D.W. Graham, "An Acoustic Vehicle Detector and Classifier Using a Reconfigurable Analog/Mixed-Signal Platform," *Journal of Low Power Electronics and Applications*, vol. 10, 2020.

[105] A.M. Khairuddin, Ku Azir, K.N.F. y P. Eh Kan, "Design and Development of Intelligent Electrodes for Future Digital Health Monitoring: A Review," IOP Conf.Ser.: Mater.Sci.Eng, vol. 318, pp. 12073, 2018.

[106] A. Macho Aroca, "Introducción a los FPAA y a su Reconfiguración Dinámica," Jun 22,. 2020. Vídeo Online:
<https://www.youtube.com/watch?v=SZdCT2jxl6A> [Accedido: agosto 2021].

[107] M. Castro, P. Plaza, A. Macho, M. Blázquez, F. Fanjul Y E. San Cristóbal, "IEEE-HKN: excelencia internacional en Ingeniería al servicio del avance tecnológico," Jul 07, 2020. Online:
<http://contenidosdigitales.uned.es/fez/view/intecca:VideoCMAV-5efc75065578f21b4f6161b8> [Accedido: agosto 2021].

[108] Google, "Alejandro Macho Aroca - Google Académico," 2021. Online:
<https://scholar.google.es/citations?user=G5Jp4REAAAAJ&hl=es> [Accedido: febrero 2022].

[109] B. Eckhouse, R. Morison, W. Mathis, W. Wade y H. Warren, "New Energy Giants Are Renewable Companies," Nov 30, 2020. Online:
<https://www.bloomberg.com/graphics/2020-renewable-energy-supermajors/> [Accedido: agosto 2021].

[110] BCAM, "BCAM - Basque Centre for Applied Mathematics," 2021. Online:
<http://www.bcamath.org/es/> [Accedido: agosto 2021].

[111] IDC, "Vídeo: IDC España Futurescape 2021," vol. 2021, Jan. 2021. Online: <https://www.idc-accelerate.com/esl/on-demand?id=bbd66d51f88b9403eadb> [Accedido: agosto 2021].

[112] C. Dilmegani, "AutoML Tech / Products of 2021 Compared: in-Depth Guide," Jun 30, 2020. Online: <https://research.aimultiple.com/automl-comparison/> [Accedido: agosto 2021].

[113] Microsoft, "Azure IoT reference architecture," 2021. Online:
https://docs.microsoft.com/en-us/azure/architecture/reference-architectures/iot?WT.mc_id=IoT-MVP-5004034 / [Accedido: agosto 2021].



Anexo I

CV del Autor

Anexo 1 de X



Anexo II

Contenido USB

Anexo 2 de 3

CONTENIDO USB

Importante: debido a la gran cantidad de archivos incluidos, se incluye una tabla que contiene todos los archivos en la ruta:

USB/1. Documentos/Listado_Ficheros.xlsx

A modo de resumen general, la información incluida en el USB es:

Tabla 6. Tabla Resumen de contenido del USB

<i>Directorio</i>	<i>Carpeta</i>	<i>Descripción</i>
1. Documentos	-	Contiene el documento en PDF de la tesis doctoral y la tabla Excel que contiene el listado de los archivos incluidos en el USB
2. Aplicaciones	1. Educación Presencial	Ejecutables de las aplicaciones del escenario relativo a la educación presencial
	2. Laboratorios Remotos	Ejecutables de las aplicaciones del escenario relativo a los laboratorios remotos
3. Desarrollo	1. Educación Presencial	Desarrollos, tanto en AnadigmDesigner2 como de la aplicación para Windows de los ejemplos de educación presencial
	2. Laboratorios Remotos	Desarrollos, tanto en AnadigmDesigner2 como de la aplicación para Windows de los ejemplos de laboratorios remotos
	3. Servidor Web	Desarrollos relacionados con la parte web, incluyendo los controles, logs y ejecutables



Anexo III

Mención Industrial: Iberdrola

Anexo 3 de 3

INTRODUCCIÓN

El transcurso de estos estudios de doctorado se ha compaginado con la práctica profesional en Iberdrola, existiendo puntos en común. En esta práctica profesional se han desarrollado objetivos y aspectos del programa de doctorado, analizando y realizando pruebas de concepto relacionadas con esta tesis doctoral. Además, gracias a estas sinergias entre el mundo industrial y el académico, se han adquirido competencias transversales que han servido para aumentar la madurez y el enfoque de esta tesis.

Debido a la naturaleza confidencial de parte de estos trabajos y sus resultados, se incluye en este anexo la información que puede ser compartida en esta tesis, a alto nivel, para comprender las sinergias y las aplicaciones de lo desarrollado en estos estudios de doctorado y cómo esta colaboración profesional/industrial ha sido beneficiosa y enriquecedora.

IBERDROLA – GESTIÓN DE LA ENERGÍA

Iberdrola es uno de los principales grupos de energía a nivel global, centrándose en la energía renovable y siendo una de las mayores compañías eléctricas por capitalización bursátil del mundo [109].

El grupo Iberdrola está presente en España, Reino Unido, México, Estados Unidos, Brasil, Irlanda, Francia, Alemania, Italia o Australia, entre otros. Esta internacionalidad junto con la cobertura desde la generación hasta los servicios al consumidor final convierte a Iberdrola en un lugar donde los retos profesionales están relacionados con un amplio espectro de situaciones, tecnologías y técnicas.

Dentro del grupo Iberdrola, la actividad se ha desarrollado dentro de la dirección de Gestión de la Energía Global, GEM por sus siglas en inglés. Esta área global dentro de la compañía es la encargada de gestionar los activos de generación y operar en los mercados. La propia naturaleza de esta actividad impone gran importancia para áreas tratadas como aplicaciones industriales en esta tesis: inteligencia artificial, ciberseguridad, tratamiento de sensores o control y actuadores, entre otros aspectos.

Más específicamente, el departamento donde se ha realizado la actividad es Estrategia Digital, realizando las tareas de gobierno, arquitectura y análisis en materia tecnológica. Las tareas principales de este equipo son:

- Construir, analizar e implementar la estrategia tecnológica de GEM, considerando tanto las diferentes geografías como las diferentes actividades y necesidades
- Estudiar y coordinar la arquitectura tecnológica del área, así como su posible evolución en diferentes etapas
- Trabajar junto con diferentes compañías e instituciones para el desarrollo de pruebas de concepto o proyectos de innovación
- Desarrollar estas mejoras tecnológicas tanto en España como en los diferentes países que conforman el grupo

El trabajo se enmarca dentro de un proyecto de innovación tecnológica y centrado en el uso de la Inteligencia Artificial (IA). Este uso de la IA forma parte de una de las aplicaciones de lo estudiado durante el doctorado. Aportando un valioso punto de vista industrial.

LA RECONFIGURACIÓN DINÁMICA

En los apartados correspondientes a las aplicaciones industriales se han analizado diferentes aplicaciones relacionadas con las estudiadas durante la práctica profesional en la empresa. Concretamente, el área de la energía presenta potencial para este tipo de componentes desde las áreas de generación hasta los servicios a los consumidores finales.

En este apartado se pretende recorrer el camino seguido a lo largo de la práctica profesional, en áreas tanto directa como no directamente relacionadas con la reconfiguración dinámica. Las actividades no relacionadas de forma inmediata con esta reconfiguración son actividades que envuelven el proceso de reconfiguración, y son necesarias, pues afectan al potencial y a las aplicaciones finales de esta técnica.

Dentro del proceso de análisis de las aplicaciones de la reconfiguración dinámica de los FPAA el primer paso es el de detectar las áreas clave donde pueden beneficiar a la práctica profesional y alinear estas posibilidades con el radio de acción del departamento y posición ocupados. En este sentido las categorías valoradas son:

- Ciberseguridad

El equipo de Estrategia Digital depende de la agrupación Estrategia Digital y Ciberseguridad, por lo que el área de ciberseguridad y sus implicaciones han sido analizadas de cuidadosamente.

La seguridad de la información y de la operación en una dirección como Gestión de la Energía Global es crítica, pues opera activos de generación claves en la estructura energética del país. La integridad de la infraestructura y de las comunicaciones es clave, dedicando líneas de comunicación, sistemas y equipos a esta tarea.

En el apartado 6.5 se han mostrado aplicaciones tanto para el cifrado de comunicaciones como de sistemas de seguridad analógicos y adaptables que tienen un fuerte potencial en esta área. Es relevante mencionar la aplicación para los equipos más antiguos o para sistemas especialmente robustos que deben trabajar con sistemas analógicos, donde la reconfiguración dinámica de los FPAA puede aportar tanto el tratamiento de estas señales analógicas de una forma cómoda y apropiada como la habilidad de modificar su comportamiento para robustecer todavía más el sistema, desde el punto de vista de la ciberseguridad.

Por su criticidad y confidencialidad las aplicaciones finales analizadas no pueden ser recogidas en esta tesis más allá de lo ya compartido.

- Prototipos – ciclo de innovación

La generación de energía eléctrica está en constante evolución, necesitando de la innovación como herramienta para su avance exponencial. Una demanda energética que obliga a producir cada vez más energía junto con la necesidad de que esta producción sea limpia y respetuosa con el medio ambiente impulsa la energía renovable, apareciendo nuevas formas de gestionar esta energía, tanto su producción como su consumo.

Las baterías, la producción distribuida por paneles solares o aerogeneradores y la disrupción que pueden, y van a, generar los vehículos eléctricos hacen que este campo requiera de un avance cada vez más rápido.

La construcción de prototipos es una de las herramientas principales en los procesos de innovación, pues permite probar ideas y productos en diferentes situaciones y poniendo en marcha conceptos variados en un corto

periodo de tiempo. Los FPAAs son dispositivos muy adecuados como elementos para la construcción de prototipos, especialmente añadiendo a la ecuación la reconfiguración dinámica. Esto, comentado ya en el apartado 6.4, tiene su aplicación en la compañía.

- **Inteligencia Artificial**

Siendo esta área una de las responsabilidades directas del departamento de Estrategia Digital, es un campo perfecto para su profundización en esta tesis doctoral, pues converge con otras tecnologías como el internet de las cosas (IoT) y, aunque confidenciales en gran parte, los resultados pueden ser compartidos en mayor medida que en áreas como la ciberseguridad o el prototipado de nuevos elementos.

Así, la colaboración en el ámbito de la empresa se ha realizado aprovechando el marco de un proyecto de innovación centrado en el uso de la inteligencia artificial, colaborando con empresas como Microsoft, DataRobot o Minsait (Indra) e instituciones como BCAM [110], el centro para la matemática aplicada del País Vasco. Este proyecto ha sido premiado por la consultora internacional IDC con el Premio IDC Futurescape Excellence Award 2021, dentro de la categoría Mejor proyecto de implantación de tecnologías disruptivas (Blockchain, Inteligencia Artificial, Robótica, 3D Printing, IoT, 5G) [111].

INTELIGENCIA ARTIFICIAL, ENERGÍA Y FPAAs

Las nuevas posibilidades de análisis y predicción que proporciona el uso de la inteligencia artificial son utilizadas en diferentes campos e industrias. El sector energético no es ajeno a esta tendencia, existiendo múltiples vías para su aprovechamiento.

Alguna de las aplicaciones donde la IA es una herramienta útil en el área de Gestión de la Energía Global son:

- **Actividades de trading – cobertura.**

Los mercados eléctricos proporcionan liquidez y cobertura para planificar y ofrecer unas condiciones mejores y más estables al cliente final. Esta actividad requiere de información para una mayor optimización, tanto la disponible por los operadores como de predicciones a futuro en

aspectos tan diversos como la previsión meteorológica o la demanda eléctrica.

En esta actividad tanto esa capacidad de análisis para entender por qué han ocurrido ciertos movimientos como la de predicción para ajustar mejor la operación a la demanda futura son cruciales.

- Operación de los activos de generación

La operación en el área energética es cada vez más compleja: mercados en tiempo real, generación distribuida, un mayor consumo y elementos de disrupción como el coche eléctrico que tiene una previsión creciente en el corto plazo.

La IA permite reaccionar a diferentes patrones, aprender de un entorno tan complejo donde el análisis individualizado no es una opción y el tratamiento de la información ha de ser rápido y debe adaptarse de forma continua. Gestión de consumo flexible o del almacenamiento son solo algunos ejemplos más allá de la gestión de las centrales tradicionales.

- Procesos – robotización

Como en gran cantidad de compañías, los procesos administrativos o no, ocupan grandes cantidades de tiempo. La robotización de procesos puede aprovechar la IA para que esta automatización sea más flexible y pueda adaptarse a un abanico de situaciones más grande, e incluso a casuísticas no previamente identificados.

En su aplicación final con los FPAA es la parte de control y de actuación la más factible debido a su necesidad de implementación física y que, además, puede beneficiarse de las propias características de los FPAA.

Para aprovechar al máximo el proyecto de inteligencia artificial mencionado y estudiar su aplicación en los FPAA se ha desligado el desarrollo de los modelos a la implementación y gestión de estos modelos en los FPAA.

Generación de los modelos – AutoML

En el ciclo de vida de un proyecto donde intervienen la IA y el ML incluye desde la adquisición de los datos hasta la puesta en producción del modelo. En este sentido el primer paso es enmarcar todo este ciclo de vida dentro de una

plataforma tecnológica, o un conjunto de ellas, que determine las herramientas y técnicas posibles.

En este proyecto el marco tecnológico es el de la plataforma en la nube de Microsoft Azure, que cuenta con herramientas y servicios que cubren todo este ciclo de vida.

Para la generación de modelos se han utilizados dos vías, siendo la primera la más tradicional y la que cuenta con un equipo de dedicado de desarrollo en lenguaje Python y que aprovecha la infraestructura como servicio (IaaS) de Microsoft, teniendo gran versatilidad, pero también unos tiempos de desarrollo mayores a la segunda vía.

El auto-ML es la segunda vía utilizada en este proyecto, dotando de mayor agilidad a la hora de probar posibles modelos y obtener modelos plenamente funcionales en ciertos escenarios. En este caso, y aunque la plataforma de Microsoft cuenta con un servicio de auto-ML, se ha utilizado la plataforma DataRobot. Esta compañía ha conseguido gran relevancia en los últimos años, siendo una de las compañías dedicadas al auto-ML que más financiación ha conseguido, con gran diferencia con respecto al resto, como se observa en la Tabla 7.

En el marco de la colaboración industrial y de las actividades en la compañía, se ha dirigido un Trabajo de Fin de Máster (TFM), el indicado en el apartado 7.2.3, cuyo objetivo ha sido conseguir, con datos exclusivamente públicos, un modelo de previsión de la demanda eléctrica industrial utilizando DataRobot y la herramienta de visualización Tableau para mostrar los resultados.

El resultado de este trabajo ha sido una serie de modelos, utilizando técnicas diferentes, con resultados dispares, adaptándose mejor o peor a las diferentes situaciones del mercado eléctrico. En la Figura 92 se muestra un subconjunto de los modelos conseguidos en la interfaz de DataRobot a modo de ejemplo.

Durante la práctica profesional se ha desarrollado, también, el modelo más tradicional para conseguir modelos precisos, sin impactar la elección de una vía u otra en la implementación final en el FPAA, en los casos de uso apropiados para ello.

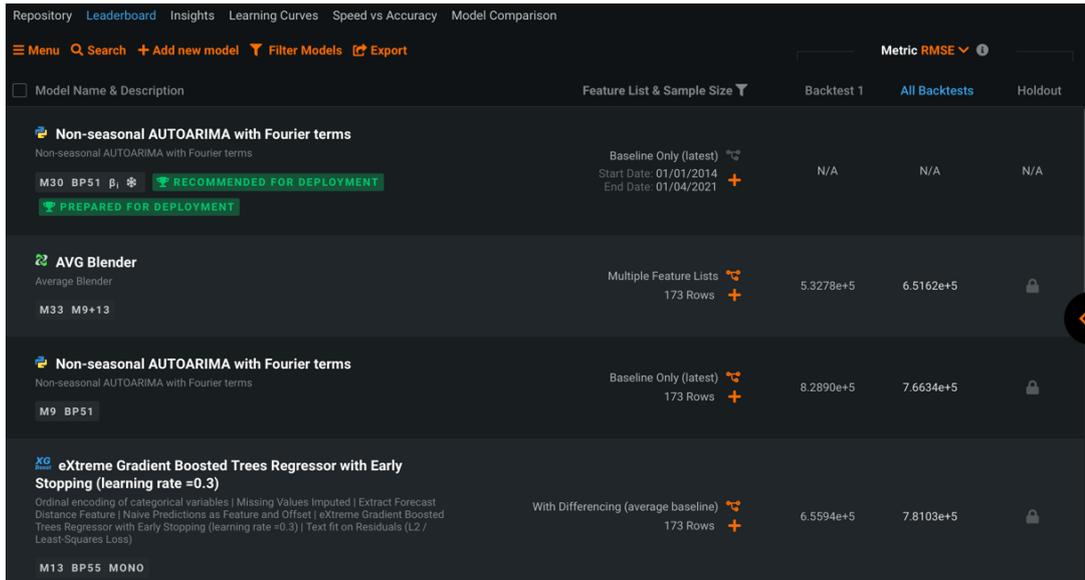


Figura 92. DataRobot: Ejemplo de los modelos conseguidos

Tabla 7. Comparación empresas de Auto-ML [112]

Compañía	Financiación	Fundación	N.º Empleados
DataRobot	\$ 430,6 M	2012	1001-5000
H2O,ai	\$ 151,1 M	2012	251-500
Dataiku	\$ 146,8 M	2013	251-500
dotData	\$ 43 M	2018	51-100
Compellon (Acquired by Hoist Finance)	\$ 11,6 M	2010	11-50
Coldlight Solutions (Acquired by PTC)	\$ 11 M	2007	1-10
PurePredictive	\$ 10,2 M	2011	11-50
Ople	\$ 10 M	2017	11-50
Predikto (Acquired by United Technologies)	\$ 7,6 M	2013	11-50
VEDA Data Solutions	\$ 7,2 M	2015	1-10
Snark AI	\$ 1,7 M	2018	1-10
MyDataModels	\$ 1 M	2018	11-50
Tazi,ai	\$ 1 M	2015	11-50
DMWay	\$ 1 M	2013	1-10

Control e implementación en hardware

Una parte fundamental de este trabajo y que está relacionado con el tema central de esta tesis doctoral es la implementación de los modelos en los entornos productivos. Estos entornos pueden ser servidores en la nube, pero también pueden ser dispositivos distribuidos, donde los FPAA pueden jugar un importante papel.

En este caso, en un entorno productivo y seguro las opciones deben de reunir ciertas características que, sin ellas, no podría plantearse su uso en situaciones reales, con clientes o en centrales de generación. Estas características son:

- Seguridad: no únicamente en lo relacionado a la ciberseguridad sino también a la robustez del sistema, métodos de comunicación, recuperación de errores, etc.
- Escalabilidad: en situaciones de trabajo comunes en los entornos profesionales de este tipo se puede trabajar con cientos o incluso miles de dispositivos que necesitan ser controlados y actualizados. La solución debe tener en cuenta esta gran cantidad de dispositivos con los que se necesita trabajar y que estos pueden estar en diferentes localizaciones.
- Control centralizado: más allá de la escalabilidad, es necesario conocer el estado de todos estos dispositivos, cómo están funcionando, su eficiencia y los diferentes parámetros internos que sea necesario conocer.
- Compatible con los sistemas actuales: aunque existen herramientas especializadas que ofrecen grandes opciones, en ocasiones no ofrecen suficiente compatibilidad con los sistemas de la compañía, por lo que puede suponer un inconveniente grave ya sea por tiempos de integración, problemas de seguridad surgidos con esa integración o falta de conocimiento dentro de la compañía para gestionar estos nuevos sistemas no compatibles con los actuales.

Teniendo en cuenta todas estas características, y comprobando que se cumple el último punto de compatibilidad, durante este trabajo se ha analizado la herramienta de Microsoft conocida como Azure IoT, y las

diferentes herramientas disponibles en dicho entorno. Este entorno permite actualizar y comunicarse con los dispositivos a actualizar/reconfigurar, prácticamente en tiempo real.

Por supuesto, este tipo de comunicación necesita dispositivos de control digitales más allá de únicamente el FPAA. En este caso una Raspberry Pi o un Arduino puede hacer estas funciones de forma eficiente, para un FPAA o varios, dependiendo de la aplicación final y de la arquitectura elegida.

Una arquitectura basada en esta herramienta puede ser completa, involucrando diferentes procesos de la compañía e integrando tanto los procesos de IA como los de negocio, realimentándose de los análisis de los resultados y del entorno. Esta arquitectura completa puede verse en la Figura 93, permitiendo controlar los diferentes dispositivos y tener el flujo de información y de órdenes en ambos sentidos.

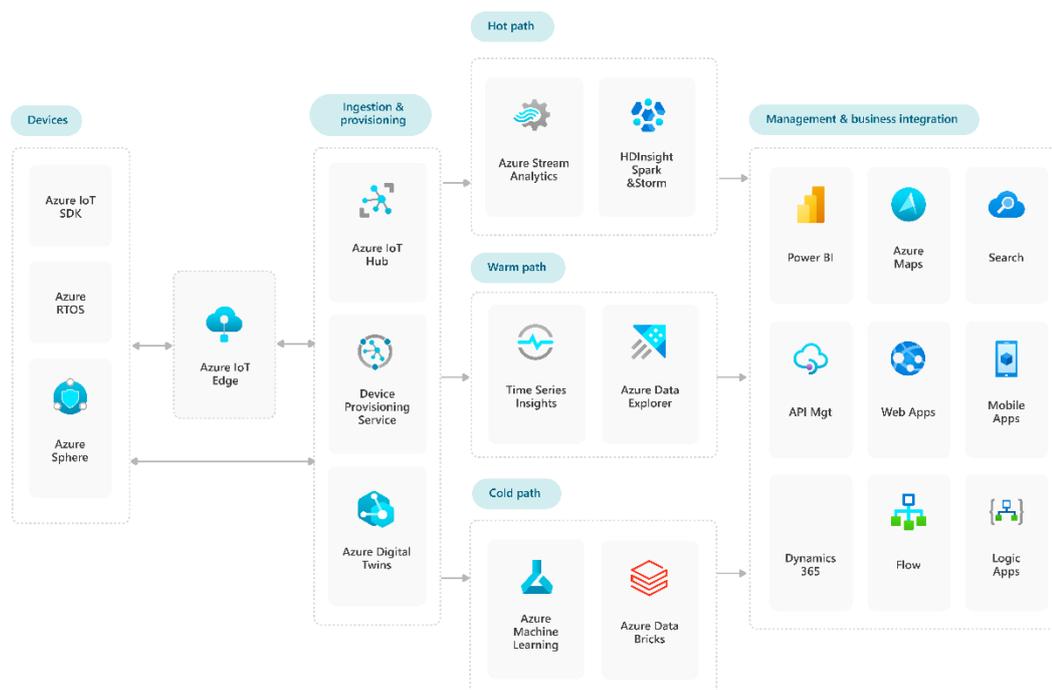


Figura 93. Arquitectura ejemplo Microsoft Azure IoT [113]

Aunque en este caso el FPAA no es el elemento que se conecta directamente a esta herramienta, si lo pueden ser sus elementos de control como un microcontrolador, y es interesante ese control en tiempo real, que no solo podría ser utilizado para ordenar reconfiguraciones dinámicas, sino para modificar por completo el software de control de esta reconfiguración. Esto

permite abordar situaciones en las que, por ejemplo, en el campo del control sea necesario modificar o actualizar el algoritmo de aprendizaje, o en un modelo de IA cambie por completo la función de un dispositivo, o de una capa de dispositivos que actúen como una capa en una red neuronal.

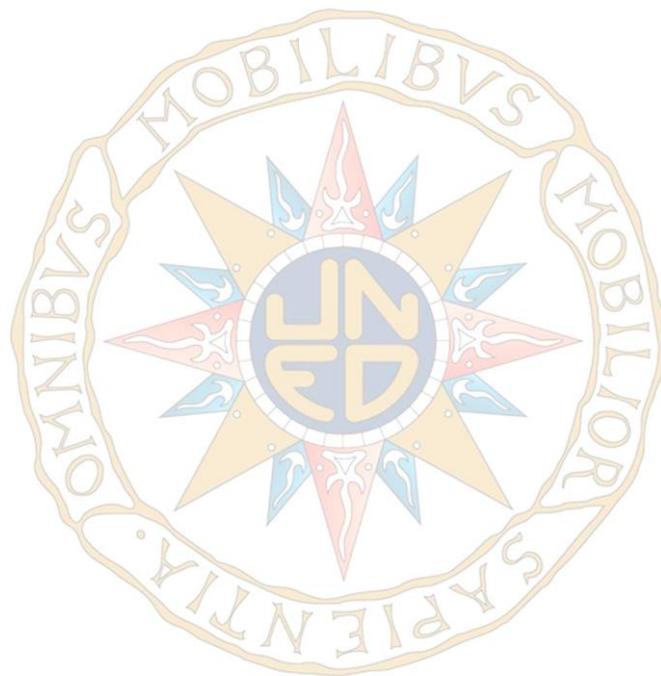
CONCLUSIONES

Sobre la aplicación de la reconfiguración dinámica en la práctica industrial se han recogido las conclusiones en el capítulo 8. En este apartado se incluyen las conclusiones específicas de la experiencia profesional en Iberdrola.

Los FPAA pueden ofrecer grandes posibilidades para grandes compañías, pudiéndose integrar en diferentes procesos dentro de la misma, ya sean internos en la parte de pruebas, prototipado o control, o externos, con dispositivos que afectan de forma directa a los clientes.

Aunque los FPAA no pueden ejercer la reconfiguración dinámica, sí pueden hacerlo a través de dispositivos de control como Arduino o Raspberry Pi. Esto puede resultar una fortaleza al conectar estos dispositivos de control a la nube y a la infraestructura de la compañía, pudiendo aumentar las posibilidades de la reconfiguración dinámica y las aplicaciones finales.

Las aplicaciones industriales pueden ser muy exigentes en cuanto a capacidad y requisitos como la seguridad, la robustez o los tiempos de respuesta, siendo áreas donde los FPAA comerciales actuales pueden mejorar de forma notable si esa diferencia de interés entre los dispositivos digitales y este tipo de dispositivos de procesamiento analógico se estrecha.



TESIS DOCTORAL
ALEJANDRO MACHO AROCA
2022